



intel.



英特尔®
FPGA
产品
目录

22.4 版本

目录

概述

- 英特尔® FPGA 和定制逻辑解决方案汇集 1

器件

- 英特尔® Agilex™ FPGA 系列
 - 英特尔 Agilex FPGA 和 SoC 2
 - 英特尔 Agilex 7 FPGA 和 SoC 概述 3
 - 英特尔 Agilex 7 FPGA 和 SoC F 系列特性 5
 - 英特尔 Agilex 7 FPGA 和 SoC I 系列特性 7
 - 英特尔 Agilex 7 FPGA 和 SoC M 系列特性 9
 - 英特尔 Agilex 5 FPGA 和 SoC 概述 11
 - 英特尔 Agilex 5 FPGA 和 SoC E 系列特性 13
 - 英特尔 Agilex 5 FPGA 和 SoC D 系列特性 15
- 第 10 代器件系列
 - 第 10 代 FPGA 和 SoC 16
 - 英特尔® Stratix® 10 FPGA 和 SoC 概述 17
 - 英特尔 Stratix 10 GX FPGA 特性 19
 - 英特尔 Stratix 10 TX FPGA 特性 21
 - 英特尔 Stratix 10 MX FPGA 特性 23
 - 英特尔 Stratix 10 DX FPGA 特性 25
 - 英特尔 Stratix 10 SX SoC 特性 27
 - 英特尔® Arria® 10 FPGA 和 SoC 概述 30
 - 英特尔 Arria 10 FPGA 特性 31
 - 英特尔 Arria 10 SoC 特性 33
 - 英特尔® Cyclone® 10 FPGA 概述 35
 - 英特尔 Cyclone 10 GX FPGA 特性 36
 - 英特尔 Cyclone 10 LP FPGA 特性 37
 - 英特尔® MAX® 10 FPGA 概述 39
 - 英特尔 MAX 10 FPGA 特性 40
- 结构化 ASIC
 - 英特尔® eASIC™ 器件概述 41
 - 英特尔 eASIC N5X 器件特性 42
 - 英特尔 eASIC N3XS 器件特性 43
 - 英特尔 eASIC N3X 器件特性 44
- 28 nm 器件系列
 - Arria V FPGA 和 SoC 特性 45
 - Cyclone V FPGA 特性 47
 - Cyclone V SoC 特性 49
- 60 nm 器件系列
 - Cyclone IV FPGA 特性 51
- MAX CPLD 系列
 - MAX V CPLD 特性 53
- 订购码 55

加速平台和卡解决方案

- 英特尔 FPGA 加速卡解决方案 63
- 英特尔® 开放式 FPGA 堆栈 66
- 英特尔 FPGA IPU F2000X-PL 67
- 英特尔 FPGA IPU C5000X-PL 68
- 英特尔 FPGA SmartNIC N6000-PL 平台 69
- 加速的工作负载解决方案 70
- 英特尔 FPGA 加速卡比较 71

设计工具, 操作系统支持和处理器

- 英特尔® Quartus® Prime 设计软件 72
- DSP Builder for Intel® FPGAs 75
- Intel® FPGA SDK for OpenCL™ 76
- 英特尔® SoC FPGA 的嵌入式软件和工具 77
- SoC FPGA 操作系统支持 78
- Nios® V 处理器 79
- RiscFree* IDE for Intel® FPGAs 80
- Nios® II 处理器 81
- Nios II 处理器嵌入式设计套件 82
- Nios II 处理器操作系统支持 83
- 可定制的处理器系列产品概述 84

知识产权

- 英特尔和英特尔合作伙伴联盟提供的 IP 功能 85
- Design Store 87

开发套件

- 英特尔 FPGA 和合作伙伴提供的开发套件 88
- 基于英特尔 FPGA 的 SoM 合作伙伴生态系统 93

合作伙伴计划

- 英特尔合作伙伴联盟 95

培训

- 培训简介 96
- 教师指导和虚拟课程 96

英特尔 FPGA 和定制逻辑解决方案汇集

英特尔提供最全面的定制逻辑解决方案系列产品—FPGA、SoC、结构化ASIC和CPLD，并提供相关的软件工具、知识产权(IP)、嵌入式处理器、客户支持和技术培训。英特尔的产品一直处于领先地位，其卓越的品质以及优质的服务将帮助您在提高设计性价比的同时，更好，更快地实现自己的奇思妙想。

FPGA、结构化 ASIC 和 CPLD

英特尔 FPGA 和 CPLD 帮助您更灵活地进行创新性，差异性的设计，并保持领先地位。我们提供从业界最高密度和性能到最具成本效益的五类 FPGA，从而满足您的各种市场要求。



英特尔 Agilex FPGA

英特尔 Agilex 产品组合包含众多产品，可充分满足从边缘到嵌入式系统，再到通信和数据中心的每一个技术领域的众多可编程逻辑需求。



英特尔 Cyclone 系列

英特尔 Cyclone FPGA 系列经专门构建，可满足低功耗、成本敏感型设计要求，使您能够加快产品上市。



英特尔 Stratix 系列

英特尔 Stratix FPGA 和 SoC 系列使您能够以较低的风险和更高的生产率将高性能的最新产品更快地推向市场。



英特尔 MAX 系列

英特尔 MAX 10 FPGA 在低成本、单芯片外形中实现了先进的处理功能，从而能够革新非易失集成。



英特尔 Arria 系列

英特尔 Arria 器件系列可提供中端水平的性能和能效。



英特尔 eASIC 器件

英特尔 eASIC 结构化 ASIC 器件与 FPGA 相比，实现了更低的功耗和更低的单位价格，与标准单元 ASIC 相比，实现了更低的一次性工程 (NRE) 和更快的上市时间，从而填补了 FPGA 与 ASIC 之间的空白。

加速平台或卡解决方案

基于英特尔 FPGA 的加速平台通过英特尔 FPGA 可编程加速卡和开发软件 (例如: Intel Acceleration Stack for Intel Xeon CPU with FPGAs and OpenVINO™ 工具套件) 在边缘、网络、云、企业和其他类型的数据中心环境中实现各种工作负载的可伸缩批量部署。

高效能设计软件、嵌入式处理、IP、开发套件和培训

和英特尔一起，您将获得全面的设计环境以及多种设计工具—它们协同工作，使您的设计可以快速建立和运行。您可以尝试参加我们的培训课程，快速开始您的设计工作。选择英特尔，了解我们如何帮助您提高效能，让您从根本上与众不同。



英特尔 Agilex FPGA 和 SoC： 一个面向互联世界的全面可编程逻辑组合

intel.cn/agilex



英特尔 Agilex 产品组合包含众多产品，可充分满足从边缘到嵌入式系统，再到通信和数据中心的每一个技术领域的众多可编程逻辑需求。在所有这些领域中，数据爆炸正在推动用于移动，处理和存储数据的新产品的需求，并从中获得可操作的见解。这些产品的开发人员需要硬件灵活性来应对不断变化的市场需求，集成多种功能，采用不断发展的标准和支持多样化的工作负载所带来的挑战。英特尔 Agilex FPGA 提供了应对这些挑战所需要的灵活性以及先进的应用优化特性和功能，可帮助开发人员快速地实现创新。

英特尔 Agilex FPGA 产品组合



英特尔 Agilex 7 FPGA 和 SoC 概述

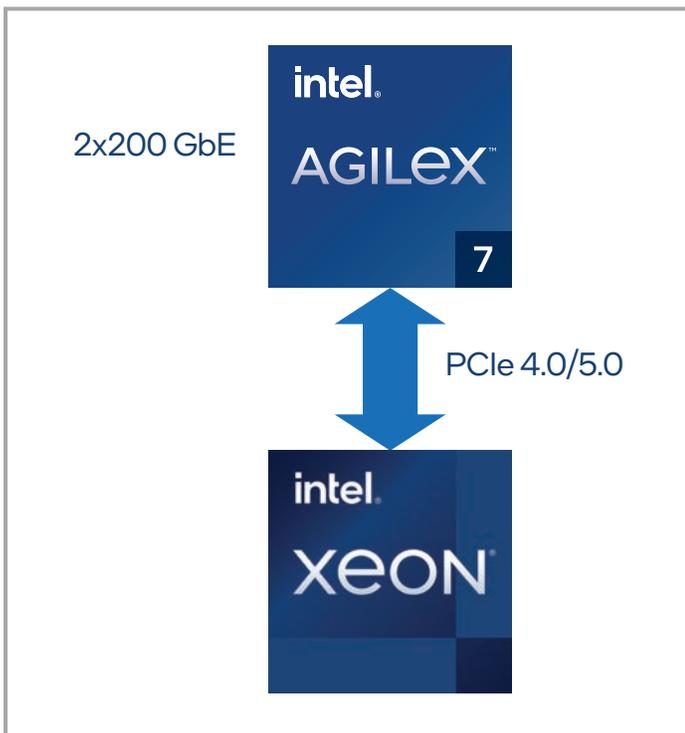
英特尔 Agilex 7 器件



英特尔 Agilex 7 器件包括业界性能最高的 FPGA，为要求最苛刻的应用提供了一系列高级功能，包括：F 系列、I 系列和 M 系列。该层级提供了业界数据速率最高的收发器—高达 116 Gbps—首个 PCIe 5.0 和 CXL 支持，并提供了集成封装内 HBM2E 存储器的选项，可实现业界最高的存储器带宽 (超过 1 TBps)。这些功能可以为通信、数据中心、国防、高性能计算、视频、高端测试/测量/医疗等领域中最密集的计算、带宽和存储器密集型使用案例提供了定制连接和加速。

F 系列 FPGA 和 SoC	I 系列 FPGA 和 SoC	M 系列 FPGA 和 SoC
F 系列器件是基于英特尔 10 nm SuperFin 工艺技术构建的通用 FPGA，提供高达 58 Gbps 的收发器数据速率，支持多种精度定点和浮点运算的高级数字信号处理 (DSP) 模块，以及高性能加密模块，该系列是众多市场中的广泛应用的理想选择。	I 系列器件提供了面向带宽密集型应用的高性能 I/O 接口。该系列采用英特尔 10 nm SuperFin 工艺技术打造而成，并且在 F 系列器件功能的基础上进行了扩展，从而提供高达 116 Gbps 的收发器速率、PCIe 5.0 支持，并且使用 CXL 实现缓存和存储器与处理器的一致性连接。	M 系列器件针对计算密集型和存储器密集型应用进行了优化，采用英特尔 7 制程技术打造而成，并且在 I 系列器件功能的基础上进行了扩展，从而可提供集成的高带宽存储器 (HBM)，用于 DDR5 存储器的高效接口，以及硬核存储器片上网络 (NoC)，以最大限度提供存储器带宽。

高效网络转换



数据路径加速 (Datapath Acceleration)

VNF 性能优化

- 负载平衡
- 数据完整性
- 网络转换

显著改进

- 吞吐量
- 抖动
- 延迟

基础架构卸载 (Infrastructure Offload)

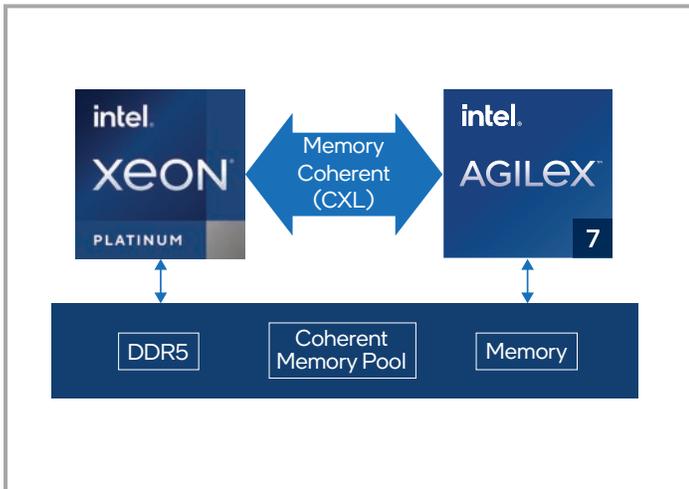
优化的体系结构

- 基础架构处理单元 (Infrastructure Processing Unit, IPU)
- vRouter
- 安全

小尺寸和低功耗

- 广泛的服务器

用于数据中心的聚合作负载加速



基础设施加速

- 网络
- 安全
- 远程存储器访问

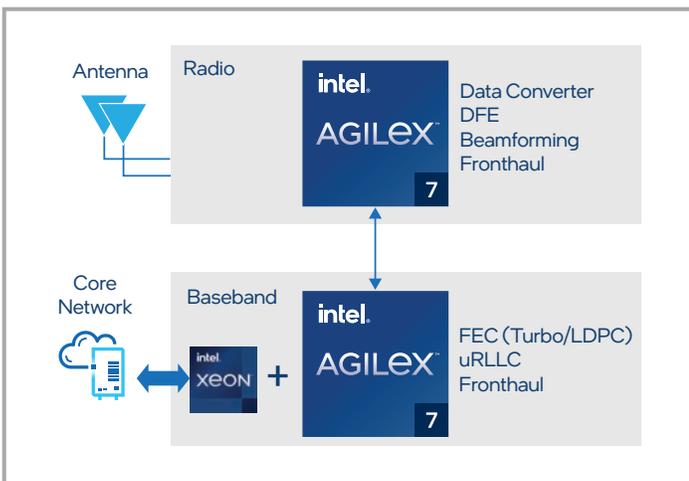
应用程序加速

- 人工智能 (AI)
- 搜索
- 视频转码
- 数据库
- 38 TFLOPs 的 DSP 性能¹

存储加速

- 压缩
- 解压缩
- 加密
- 存储器层次结构管理

5G 实现的各个阶段中的敏捷性和灵活性



自定义逻辑连续性

FPGA 灵活性

- 高度灵活性
- 快速面市

快速英特尔 eASIC 器件优化

- 功耗和成本优化

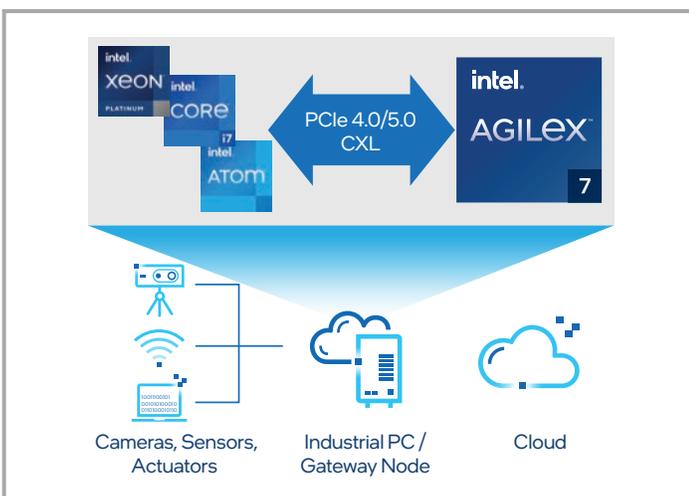
完整的自定义 ASIC 优化

- 最佳功耗¹
- 最佳性能¹
- 最优成本¹

特定于应用程序的 Tile 选项

- 数据转换器
- 矢量引擎
- 自定义计算

智能，安全，可靠的出厂加速



加速和分析

- 内联 (in-line) 协议加速
- 旁路 (look-aside) 应用程序加速

安全保障

- 安全引导
- 加密
- 认证

自定义的连接性

- 对时间敏感的网络
- 灵活的 I/O

产品和性能信息：

¹ 该比较基于英特尔 Agilex FPGA 和 SoC 系列与英特尔 Stratix 10 FPGA 系列的对比，其中使用仿真结果，可能会有变化。本文档包含正在开发的产品、服务和/或进程的信息。这里提到的所有信息如有更改，如不另行通知。如欲获得最新的预告、时间表、规格和发展蓝图，请与您的英特尔代表取得联系。

英特尔技术的功能和优势取决于系统配置，可能需要使能硬件、软件或服务激活。如需了解更多信息，请访问 intel.cn，或者咨询 OEM 或零售商。没有任何计算机系统能保证绝对安全。性能测试中使用的软件和工作负载可能仅可基于英特尔微处理器进行性能优化。

英特尔 Agilex 7 FPGA 和 SoC F 系列特性

请查看第 55 页上的器件订购码。

产品系列	AGF 006	AGF 008	AGF 012	AGF 014	AGF 019	AGF 022	AGF 023	AGF 027	
资源	逻辑单元 (LE)	573,480	764,640	1,178,525	1,437,240	1,918,975	2,208,075	2,308,080	2,692,760
	自适应逻辑模块 (ALM)	194,400	259,200	399,500	487,200	650,500	748,500	782,400	912,800
	ALM 寄存器	777,600	1,036,800	1,598,000	1,948,800	2,602,000	2,994,000	3,129,600	3,651,200
	高性能加密模块	0	0	0	0	2	0	2	0
	eSRAM 存储器模块	0	0	2	2	1	0	1	0
	eSRAM 存储器容量 (Mb)	0	0	36	36	18	0	18	0
	M20K 存储器模块	2,844	3,792	5,900	7,110	8,500	10,900	10,464	13,272
	M20K 存储器容量 (Mb)	56	74	115	139	166	212	204	259
	MLAB 存储器数量	9,720	12,960	19,975	24,360	32,525	37,425	39,120	45,640
	MLAB 存储器容量 (Mb)	6	8	12	15	20	23	24	28
	I/O PLL	12	12	16	16	10	16	10	16
	精度可调数字信号处理 (DSP) 模块	1,640	2,296	3,743	4,510	1,354	6,250	1,640	8,528
	18 x 19 乘法器	3,280	4,592	7,486	9,020	2,708	12,500	3,280	17,056
	每秒单精度或半精度兆浮点运算 (TFLOPS)	2.5 / 5.0	3.5 / 6.9	6.0 / 12.0	6.8 / 13.6	2.0 / 4.0	9.4 / 18.8	2.5 / 5.0	12.8 / 25.6
	最大 EMIF x72	2	2	4	4	2	4	2	4
	最大可用器件资源	最大差分 (RX 或 TX) 对	192	288	384	384	240	384	240
最大 AIB 接口		2	2	2	2	4	4	4	4
支持的存储器件		DDR4, QDR IV							
安全数据管理器		AES-256/SHA-256 比特流加密/认证, 物理不可克隆功能 (PUF), ECDSA 256/384 引导代码认证, 边缘通道攻击保护							
硬核处理器系统		集成 32 KB I/D 高速缓存, 高达 1.50 GHz 的四核 64 位 Arm Cortex-A53, NEON 处理器, 1 MB L2 高速缓存, 直接存储器访问 (DMA), 系统存储器管理单元, 高速缓存一致性单元, 硬核存储控制器, USB 2.0x2, 1G EMAC x3, UART x2, 串行外设接口 (SPI) x4, I2C x5, 通用计时器 x7, 看门狗计时器 x4							
Tile 资源	F-Tile	PCI Express hard IP 模块 (4.0 x16) 或者可分叉的 2X PCIe 4.0 x8 (EP) 或 4X 4.0 x4 (RP) 收发器通道数量: 32 Gbps (NRZ) 上的16个通道/58 Gbps (PAM4) 上的12个通道 - RS & KP FEC 高级网络支持: - 可分叉的 400 GbE hard IP 模块 (10/25/50/100/200/400 GbE FEC/PCS/MAC) - 可分叉的 200 Gb hard IP 模块 (10/25/50/100/200 Gbps FEC/PCS) 600G Interlaken IEEE 1588 v2 支持 PMA direct							
	E-Tile	收发器通道数量: 28.9 Gbps (NRZ) 上高达 24 个通道/58 Gbps (PAM4) 上的 12 个通道 - RS & KP FEC 网络支持: - 400GbE (4 x 100GbE hard IP 模块 (10/25 GbE FEC/PCS/MAC)) IEEE 1588 v2 支持 PMA direct							
	P-Tile	PCIe hard IP 模块 (4.0 x16) 或者可分叉的 2x PCIe 4.0 x8 (EP) 或 4x 4.0 x4 (RP) SR-IOV 8PF / 2kVF VirtIO 支持 可扩展 IOV							

产品系列	AGF 006	AGF 008	AGF 012	AGF 014	AGF 019	AGF 022	AGF 023	AGF 027
F-Tile - 封装选项和 I/O 管脚		GPIO (LVDS) / F-Tile 32G NRZ (58G PAM4)						
1546A (F-Tile x2) (37.5 mm x 34 mm, 0.92 mm Hex)	384(192)/ 32(24)	384(192)/ 32(24)						
2340A (F-Tile x2) (45 mm x 42 mm, 0.92 mm Hex)	576 (288)/ 32(24)	576 (288)/ 32(24)	744(372)/ 32(24)	744(372)/ 32(24)	480(240)/ 32(24)	744(372)/ 32(24)	480(240)/ 32(24)	744(372)/ 32(24)
3184C (F-Tile x4) (56 mm x 45 mm, 0.92 mm Hex)					480(240)/ 64(48)	720(360)/ 64(48)	480(240)/ 64(48)	720(360)/ 64(48)
E-Tile 和 P-Tile - 封装选项和 I/O 管脚		GPIO (LVDS) / E-Tile 28.9G NRZ (57.8G PAM4) / P-Tile 16G PCIe						
2486A (E-Tile x1 & P-Tile x1) (55 mm x 42.5 mm, 1.0 mm Hex)			768(384)/ 16(8)/16	768(384)/ 16(8)/16				
2581A (E-Tile x1 & P-Tile x2) (50 mm x 40.5 mm, 0.92/0.94 mm Hex) ²					480(240)/ 24(12)/32	624(312)/ 24(12)/32	480(240)/ 24(12)/32	624(312)/ 24(12)/32

注释：

1. 当使用 100GE MAC 时仅支持 KP-FEC 的 4 个实例。
2. 从 AGF 019/023 到 AGF 022/027 器件的有条件的移植路径。

英特尔 Agilex 7 FPGA 和 SoC I 系列特性

请查看第 55 页上的器件订购码。

产品系列	AGI019	AGI023	AGI022	AGI027	AGI035	AGI040	
资源	逻辑单元 (LE)	1,918,975	2,308,080	2,208,075	2,692,760	3,540,000	4,047,400
	自适应逻辑模块 (ALM)	650,500	782,400	748,500	912,800	1,200,000	1,372,000
	ALM 寄存器	2,602,000	3,129,600	2,994,000	3,651,200	4,800,000	5,488,000
	高性能加密模块	2	2	0	0	4	4
	eSRAM 存储器模块	1	1	0	0	3	3
	eSRAM 存储器容量 (Mb)	18	18	0	0	54	54
	M20K 存储器模块	8,500	10,464	10,900	13,272	14,931	19,908
	M20K 存储器容量 (Mb)	166	204	212	259	292	389
	MLAB 存储器数量	32,525	39,120	37,425	45,640	60,000	68,600
	MLAB 存储器容量 (Mb)	20	24	23	28	37	42
	架构 PLL	5	5	12	12	6	6
	I/O PLL	10	10	16	16	12	12
	精度可调数字信号处理 (DSP) 模块	1,354	1,640	6,250	8,528	9,594	12,792
	18 x 19 乘法器	2,708	3,280	12,500	17,056	19,188	25,584
	每秒单精度或半精度兆浮点运算 (TFLOPS)	2.4 / 4.9	2.4 / 4.9	9.4 / 18.8	12.8 / 25.6	14.3 / 28.7	19.1 / 38.3
	最大可用器件资源	最大 EMIF x72 ¹	3	3	4	4	4
最大差分 (RX 或 TX) 对		240	240	360	360	288	288
最大 AIB 接口		4	4	4	4	6	6
支持的存储器件		DDR4 和 QDR IV					
安全数据管理器		AES-256/SHA-256 比特流加密/认证, 物理不可克隆功能 (PUF), ECDSA 256/384 引导代码认证, 边侧通道攻击保护					
硬核处理器系统		集成 32 KB I/D 高速缓存, 高达 1.50 GHz 的四核 64 位 Arm Cortex-A53, NEON 处理器, 1 MB L2 高速缓存, 直接存储器访问 (DMA), 系统存储器管理单元, 高速缓存一致性单元, 硬核存储控制器, USB 2.0x2, 1G EMAC x3, UART x2, 串行外设接口 (SPI) x4, I2C x5, 通用计时器 x7, 看门狗计时器 x4				n/a	
Tile 资源	F-Tile	PCI Express (PCIe) hard IP 模块 (4.0 x16) 或者可分叉的 2x PCIe 4.0 x8 (EP) 或 4x 4.0 x4 (RP) 收发器通道数量: - 4 个通道运行在 116 Gbps (PAM4) / 58 Gbps (NRZ) - 16 个通道运行 32 Gbps (NRZ) / 12 个通道运行 58 Gbps (PAM4) - RS & KP FEC 高级网络支持: - 可分叉的 400 GbE hard IP 模块 (10/25/50/100/200/400 GbE FEC/PCS/MAC) - 可分叉的 200 Gb hard IP 模块 (10/25/50/100/200 Gbps FEC/PCS) IEEE 1588 支持 PMA direct					
	R-Tile	Compute Express Interface (CXL) - 链路宽度 x16 通道, x8 通道 PCIe hard IP 模块 (5.0 x16) 或者可分叉的 2x PCIe 5.0 x8 (EP) 或 4x 5.0 x4 (RP) 支持 8 PFs/2k VF 的 Virtualization (SR-IOV) 可扩展 IOV VirtIO 支持 精确时间管理 PIPE direct					

产品系列	AGI019	AGI023	AGI022	AGI027	AGI035	AGI040
F-Tile - 封装选项和 I/O 管脚	GPIO (LVDS) / F-Tile 32G NRZ(58G PAM4) / 高速收发器 58G NRZ (116G PAM4) 通道					
3184B (F-Tile x4) (56 mm x 45 mm, 0.92 mm Hex)	480(240)/ 64(48)/8(8)	480(240)/ 64(48)/8(8)	720(360)/ 64(48)/8(8)	720(360)/ 64(48)/8(8)		
3948A (F-Tile x6) (56 mm x 56 mm, 0.92 mm Hex)					576(288)/ 96(72)/24(24)	576(288)/ 96(72)/24(24)
F-Tile 和 R-Tile - 封装选项和 I/O 管脚	GPIO (LVDS) / F-Tile 32G NRZ(58G PAM4) / 高速收发器 58G NRZ (116G PAM4) 通道 / R-Tile 32G PCIe (CXL) 通道					
1805A (F-Tile x1 & R-Tile x 1) (42.5 mm x 42.5 mm, 1.025 mm Hex)	480(240)/16(12)/ 0(0)/16(16)	480(240)/16(12)/ 0(0)/16(16)				
2957A (F-Tile x1 & R-Tile x 3) (56 mm x 45 mm, 1.0 / 0.92 mm Hex)			720(360)/16(12)/ 4(4)/48(32)	720(360)/16(12)/ 4(4)/48(32)		
3184A (F-Tile x3 & R-Tile x 1) (56 mm x 45 mm, 0.92 mm Hex)			720(360)/48(36)/ 8(8)/16(16)	720(360)/48(36)/ 8(8)/16(16)		

英特尔 Agilex 7 FPGA 和 SoC M 系列特性

请查看第 55 页上的器件订购码。

产品系列		AGM 032	AGM 039
资源	逻辑单元 (LE)	3,245,000	3,851,520
	自适应逻辑模块 (ALM)	1,100,000	1,305,600
	ALM 寄存器	4,400,000	5,222,400
	M20K 存储器模块	15,932	18,960
	M20K 存储器容量 (Mb)	311	370
	MLAB 存储器数量	55,000	65,280
	MLAB 存储器容量 (Mb)	33	40
	高带宽 DRAM 存储器容量 (HBM2E) (千兆字节)	16 / 32	16 / 32
	架构 PLL	8	8
	I/O PLL	16	16
	精度可调数字信号处理 (DSP) 模块	9,375	12,300
	18 x 19 乘法器	18,750	24,600
	每秒单精度或半精度兆浮点运算 (TFLOPS)	14 / 28	18.4 / 37
	最大 EMIF x72	4	4
最大可用器件资源	支持的存储器件	LPDDR5, DDR5, DDR4, QDR IV, Intel® Optane™ Persistent Memory	
	最大 AIB 接口	4	
	安全数据管理器	AES-256/SHA-256 比特流加密/认证, 物理不可克隆功能 (PUF), ECDSA 256/384 引导代码认证, 边侧通道攻击保护	
	硬核处理器系统	集成 32 KB I/D 高速缓存, 高达 1.41 GHz 的四核 64 位 Arm Cortex -A53, NEON 处理器, 1 MB L2 高速缓存, 直接存储器访问 (DMA), 系统存储器管理单元, 高速缓存一致性单元, 硬核存储控制器, USB 2.0x2, 1G EMAC x3, UART x2, SPI x4, I2C x5, 通用计时器 x7, 看门狗计时器 x4	
Tile 资源	F-Tile	PCI Express (PCIe) hard IP 模块 (4.0 x16) 或者可分叉的 2x PCIe 4.0 x8 (EP) 或 4x 4.0 x4 (RP) 收发器通道数量: - 4 个通道运行在 116 Gbps (PAM4) / 58 Gbps (NRZ) - 16 个通道运行在 32 Gbps (NRZ) /12 个通道运行在 58 Gbps (PAM4) - RS & KP FEC 高级网络支持: - 可分叉的 400 GbE hard IP 模块 (10/25/50/100/200/400 GbE FEC/PCS/MAC) - 可分叉的 200 Gb hard IP 模块 (10/25/50/100/200 Gbs FEC/PCS) IEEE 1588 支持 PMA direct	
	R-Tile	Compute Express Interface (CXL) - 链路宽度 x16 通道, x8 通道 PCIe hard IP 模块 (5.0 x16) 或者可分叉的 2x PCIe 5.0 x8 (EP) 或 4x 5.0 x4 (RP) 支持 8 PFs/2k VFs 的 Virtualization (SR-IOV) 可扩展 IOV VirtIO 支持 精确时间管理 PIPE direct	

器件：英特尔 Agilex FPGA 系列

产品系列	AGM 032	AGM 039
封装选项 (非 HBM2E 封装)	GPIO (LVDS) / F-Tile 32G NRZ (58G PAM4) / 高速收发器 58G NRZ (116G PAM4) / R-Tile 32G PCIe (CXL) 通道	
3184B (F-Tile x4) (56 mm x 45 mm, 0.92 mm Hex)	720(360) / 64(48) / 8(8)	720(360) / 64(48) / 8(8)
3687A (F-Tile x3, R-Tile x1) (56 mm x 52.5 mm, 0.92 mm Hex)	768(384) / 48(36) / 8(8) / 16(16)	768(384) / 48(36) / 8(8) / 16(16)

产品系列	AGM 032	AGM 039
封装选项 (HBM2E 封装)	GPIO (LVDS) / F-Tile 32G NRZ (58G PAM4) / 高速收发器 58G NRZ (116G PAM4) / R-Tile 32G PCIe (CXL) 通道	
4700A (F-Tile x3, R-Tile x1, HBM2E) (56 mm x 66 mm, 0.92 mm Hex)	768(384) / 48(36) / 8(8) / 16(16)	768(384) / 48(36) / 8(8) / 16(16)
4700B (F-Tile x4, HBM2E) (56 mm x 66 mm, 0.92 mm Hex)	768(384) / 64(48) / 8(8)	768(384) / 64(48) / 8(8)

英特尔 Agilex 5 FPGA 和 SoC 概述

英特尔 Agilex 5 器件



英特尔 Agilex 5 器件用于要求高性能、低功耗和更小尺寸的广泛应用。该层级包括性能优化的 D 系列 FPGA 和功耗优化的 E 系列 FPGA。英特尔 Agilex 5 器件还具有业界首个采用 AI 张量模块的增强型 DSP，可提供高效的 AI 和数字信号处理 (DSP) 功能，以及 FPGA 业界首个由双 Arm Cortex-A76 内核和双 Cortex-A55 内核组成的非对称应用处理器系统，使您能够优化其工作负载的性能和能效。这些特性使它们成为边缘和核心范围内的中端 FPGA 应用的理想选择，包括：无线和有线通信、视频和广播设备、工业应用、测试和测量产品、医疗电子和国防应用。

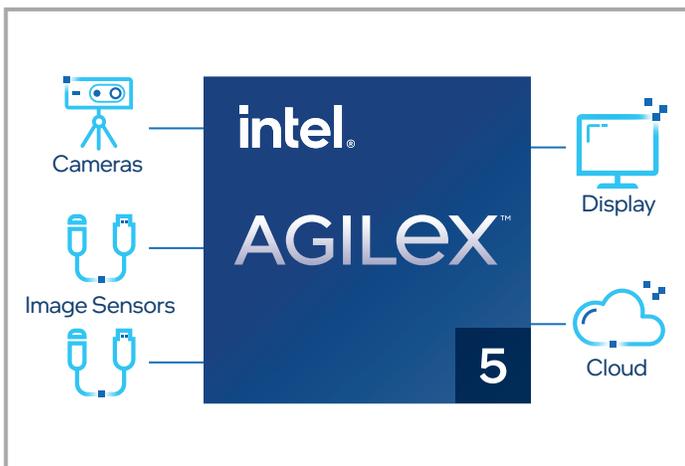
E 系列 FPGA 和 SoC

E 系列 FPGA 和 SoC 经过优化以降低功耗并减小尺寸——与 Cyclone V 器件相比，在实现了高达 2.5 倍的更高性能的同时，功耗降低了 50%，特性还包括高达 24x28 Gbps 的收发器速率，PCIe 4.0x4、6x25GbE、3,600 Mbps DDR5、双核 A55 和双核 A76 使其成为边缘、嵌入式以及更多智能应用的理想选择。

D 系列 FPGA 和 SoC

D 系列 FPGA 和 SoC 经过优化以提高性能并降低功耗——与英特尔 Stratix 10 FPGA 器件相比，在实现了高达 1.5 倍的更高性能的同时，功耗降低了 42%，特性还包括高达 32x28 Gbps 的收发器速率，PCIe 4.0x8、16x25GbE、4,000 Mbps DDR5、双核 A55 和双核 A76 使其成为多个市场中的各种应用的理想选择。

图像传感器处理



联机图像处理 (Inline image processing)

- 像素缺陷校正
- 晕染校正
- 自适应降噪

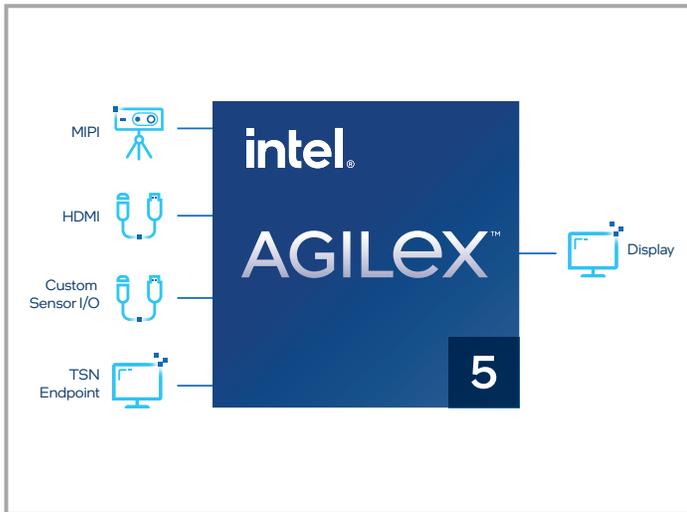
定制的连接方式 (Customized Connectivity)

- 高清多媒体接口 (HDMI)
- MIPI D-PHY

硬核处理器系统 (Hard Processor System)

- 灵活的嵌入式软件栈
- 图形化用户界面

自主移动机器人



灵活的 I/O

- MIPI
- HDMI
- 时间敏感型网络 (TSN)
- LVDS

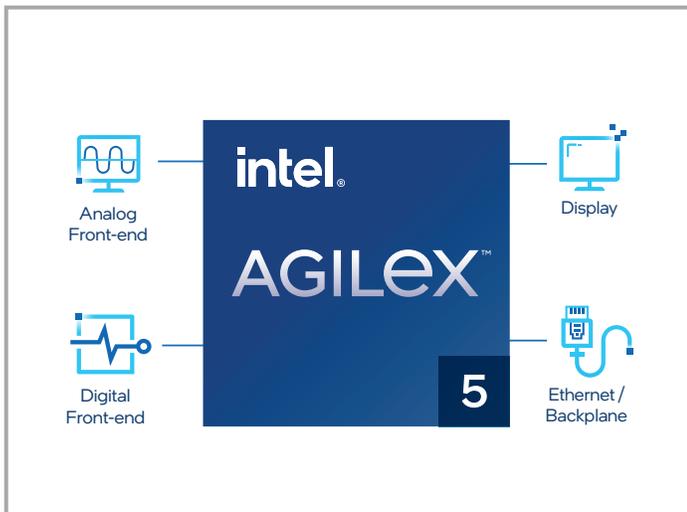
FPGA 加速

- 传感器融合
- 云点处理

硬核处理器系统

- RTOS
- 管理程序功能
- 网络功能
- 用户应用

临床系统



功耗优化

- 低密度选项
- 电池供电的临床设备

FPGA 加速

- 定制图像处理
- AR/VR 创新
- 确定性低延迟

硬核处理器系统

- 实时波形分析
- 面向人机交互的图形控制 (HMI)

英特尔 Agilex 5 FPGA 和 SoC E 系列特性

产品系列		器件组 A FPGA				
		A5E 013A	A5E 028A	A5E 043A	A5E 052A	A5E 065A
资源	逻辑单元 (LE)	138,060	282,256	434,240	523,920	656,080
	自适应逻辑模块 (ALM)	46,800	95,680	147,200	177,600	222,400
	ALM 寄存器	187,200	382,720	588,800	710,400	889,600
	M20K 存储器模块	358	716	1,050	1,288	1,611
	M20K 存储器容量 (Mb)	6.99	13.98	20.51	25.16	31.46
	MLAB 存储器数量	2,340	4,784	6,720	8,440	11,120
	MLAB 存储器容量 (Mb)	1.43	2.92	4.10	5.15	6.79
	I/O PLL	4	4	8	8	8
	架构提供的 (fabric-feeding) I/O PLL ¹	8	10	11	13	13
	精度可调数字信号处理 (DSP) 模块	188	376	564	676	846
	18 x 19 乘法器	376	752	1,128	1,352	1,692
	Peak TOPS INT8	5.78	11.55	17.33	20.78	25.99
最大可用器件资源	1.6 Gbps 的 LVDS 对	96	96	192	192	192
	DDR4/5 和 LPDDR4/5 接口 (x32)	2	2	4	4	4
	MIPI D-PHY 接口	14	14	28	28	28
	28 Gbps 的差分 (RX 或 TX) 对	4	12	16	24	24
	PCIe 4.0 x4 实例	1	3	4	6	6
	高速 I/O (HSIO)	192	192	384	384	384
	高压 I/O (HVIO)	200	200	120	120	120
	安全数据管理器	安全数据管理器 AES-256/SHA-256/384 比特流加密/认证, 物理不可克隆功能 (PUF), ECDSA 256/384 引导代码认证, 安全引导, 平台认证, 防篡改功能, 供应商授权的引导, 黑钥配置				
	硬核处理器系统	多核系统, 集成 32 KB I/D 高速缓存和 128 KB L2 高速缓存, 高达 1.5 GHz 的 32 位/64 位双核 Arm Cortex-A55, 集成 64 KB I/D 高速缓存和 256 KB L2 高速缓存, 高达 1.8 GHz 的双核 Arm Cortex-A76, 以及高达 2 MB L3 共享高速缓存, 多通道直接存储器访问 (DMA), 512 KB 片上 RAM, USB 3.1 x1, USB 2.0 OTG x2, TSN MAC x3, UART x2, SPI M x2, SPI S x2, I3C x2, I2C x5, NAND x1, SDMMC x1, Osc timer x2, SP timer x2, watchdog x5, GPIO x2。				
	收发器	PCI Express (PCIe) hard IP up to PCIe 4.0 x4 EP and RP 收发器通道数: 高达 24 个 28 Gbps 通道 (NRZ) Ethernet IP: 高达 6 x10/25 GbE hard IP (MAC, PCS, and FEC)				
封装选项和 I/O 管脚						
封装代码 (封装尺寸, 最小球距, 网格阵列模式)		HVIO/HSIO/收发器				
B32A ² (32 mm x 32 mm, 0.65 mm, balls any-where)		200/192/4	200/192/12	120/384/16	120/384/24	120/384/24

注释:

1. Fabric-feeding IOPLL 数量包括收发器组中的系统 PLL。如果系统 PLL 没有用于收发器, 那么可以重新用于内核架构。
2. 关于器件组 A FPGA 与器件组 B FPGA 之间的有条件移植路径, 请参考英特尔 Agilex 5 器件移植指南应用笔记 (将在 Q2'23 发布) 来了解移植详情。

产品系列		器件组 B FPGA							
		A5E 005B	A5E 007B	A5E 008B	A5E 013B	A5E 028B	A5E 043B	A5E 052B	A5E 065B
资源	逻辑单元 (LE)	50,445	69,030	85,196	138,060	282,256	434,240	523,920	656,080
	自适应逻辑模块 (ALM)	17,100	23,400	28,880	46,800	95,680	147,200	177,600	222,400
	ALM 寄存器	68,400	93,600	115,520	187,200	382,720	588,800	710,400	889,600
	M20K 存储器模块	130	179	229	358	716	1,050	1,288	1,611
	M20K 存储器容量 (Mb)	2.54	3.50	4.47	6.99	13.98	20.51	25.16	31.46
	MLAB 存储器数量	850	1,170	1,780	2,340	4,784	6,720	8,440	11,120
	MLAB 存储器容量 (Mb)	0.52	0.71	1.09	1.43	2.92	4.10	5.13	6.79
	I/O PLL	2	2	4	4	4	8	8	8
	架构提供的 (fabric-feeding) I/O PLL ¹	5	5	8	8	10	11	13	13
	精度可调数字信号处理 (DSP) 模块	65	94	116	188	376	564	676	846
	18 x 19 乘法器	130	188	232	376	752	1,128	1,352	1,692
	Peak TOPS INT8	1.7	2.46	3.05	4.93	9.85	14.46	17.72	22.17
最大可用器件资源	1.6 Gbps 的 LVDS 对	48	48	96	96	96	192	192	192
	DDR4/5 和 LPDDR4/5 接口 (x32)	1	1	2	2	2	4	4	4
	MIPI D-PHY 接口	7	7	14	14	14	28	28	28
	17 Gbps 的差分 (RX 或 TX) 对	0	0	4	4	12	16	24	24
	PCIe 3.0 x4 实例	0	0	1	1	3	4	6	6
	高速 I/O (HSIO)	96	96	192	192	192	384	384	384
	高压 I/O (HVIO)	160	160	200	200	200	120	120	120
	安全数据管理器	安全数据管理器 AES-256/SHA-256/384 比特流加密/认证, 物理不可克隆功能 (PUF), ECDSA 256/384 引导代码认证, 安全引导, 平台认证, 防篡改功能, 供应商授权的引导, 黑钥配置							
	硬核处理器系统	NA	多核系统, 集成 32 KB I/D 高速缓存和 128 KB L2 高速缓存, 高达 1.33 GHz 的 32 位/64 位双核 Arm Cortex-A55, 集成 64 KB I/D 高速缓存和 256 KB L2 高速缓存, 高达 1.6 GHz 的双核 Arm Cortex-A76, 以及高达 2 MB L3 共享高速缓存, 多通道直接存储器访问 (DMA), 512 KB 片上 RAM, USB 3.1 x1, USB 2.0 OTG x2, TSN MAC x3, UART x2, SPI M x2, SPI S x2, I3C x2, I2C x5, NAND x1, SDMMC x1, Osc timer x2, SP timer x2, watchdog x5, GPIO x2。						
	收发器	NA	PCI Express (PCIe) hard IP up to PCIe 3.0 x4 EP and RP 收发器通道数: 高达 24 个 17 Gbps 通道 (NRZ) Ethernet IP: 高达 6 x10 GbE hard IP (MAC, PCS, and FEC)						

封装选项和 I/O 管脚

封装代码(封装尺寸, 最小球距, 网格阵列模式)	HVIO/HSIO/收发器							
B15A (15 mm x15 mm, 0.65 mm, balls anywhere)	80/62	80/62						
M16A (16 mm x16 mm, 0.5 mm, standard)			40/192/4	40/192/4	40/192/8			
B23B (23 mm x23 mm, 0.65 mm, balls anywhere)	160/96	160/96	160/192	160/192	160/192			
B23A (23 mm x23 mm, 0.65 mm, balls anywhere)			120/96/4	120/96/4	120/96/12	120/96/12	120/96/12	120/96/12
B32A ² (32 mm x 32 mm, 0.65 mm, balls anywhere)			200/192/4	200/192/4	200/192/12	120/384/16	120/384/24	120/384/24

注释:

1. Fabric-feeding IOPLL 数量包括收发器组中的系统 PLL。如果系统 PLL 没有用于收发器, 那么可以重新用于内核架构。
2. 关于器件组 A FPGA 与器件组 B FPGA 之间的有条件移植路径, 请参考英特尔 Agilex 5 器件移植指南应用笔记 (将在 Q2'23 发布) 来了解移植详情。

英特尔 Agilex 5 FPGA 和 SoC D 系列特性

产品系列		A5D 010	A5D 025	A5D 031	A5D 051	A5D 064
资源	逻辑单元 (LE)	103,250	254,054	318,600	515,070	644,280
	自适应逻辑模块 (ALM)	35,000	86,120	108,000	174,600	218,400
	ALM 寄存器	140,000	344,480	432,000	698,400	873,600
	M20K 存储器模块	534	1,281	1,602	2,563	3,204
	M20K 存储器容量 (Mb)	10.43	25.02	31.29	50.06	62.58
	MLAB 存储器数量	1780	3420	5,400	8,440	10,920
	MLAB 存储器容量 (Mb)	1.09	2.09	3.30	5.15	6.67
	I/O PLL	8	8	8	8	8
	架构提供的 (fabric-feeding) I/O PLL ¹	11	11	11	13	13
	精度可调数字信号处理 (DSP) 模块	276	736	920	1,472	1,840
	18 x 19 乘法器	552	1,472	1,840	2,944	3,680
	Peak TOPS INT8	8.48	22.61	28.26	45.22	56.22
	最大可用器件资源	1.6 Gbps 的 LVDS 对	192	192	192	192
DDR4 接口 (x64)		2	2	2	2	2
DDR4/5 和 LPDDR4/5 接口 (x32)		4	4	4	4	4
MIPI D-PHY 接口		28	28	28	28	28
28 Gbps 的差分 (RX 或 TX) 对		16	16	16	24	32
PCIe 4.0 x4 实例		4	4	4	6	8
PCIe 4.0 x8 实例		2	2	2	3	4
高速 I/O (HSIO)		384	384	384	384	384
高压 I/O (HVIO)		60	60	60	60	60
安全数据管理器		安全数据管理器 AES-256/SHA-256/384 比特流加密/认证, 物理不可克隆功能 (PUF), ECDSA 256/384 引导代码认证, 安全引导, 平台认证, 防篡改功能, 供应商授权的引导, 黑钥配置				
硬核处理器系统	多核系统, 集成 32 KB I/D 高速缓存和 128 KB L2 高速缓存, 高达 1.5 GHz 的 32 位/64 位双核 Arm Cortex-A55, 集成 64 KB I/D 高速缓存和 256 KB L2 高速缓存, 高达 1.8 GHz 的双核 Arm Cortex-A76, 以及高达 2 MB L3 共享高速缓存, 多通道直接存储器访问 (DMA), 512 KB 片上 RAM, USB 3.1 x1, USB 2.0 OTG x2, TSN MAC x3, UART x2, SPI M x2, SPI S x2, I3C x2, I2C x5, NAND x1, SDMMC x1, Osc timer x2, SP timer x2, watchdog x5, GPIO x2。					
收发器	PCI Express (PCIe) hard IP up to PCIe 4.0 x8 EP and RP 收发器通道数: 高达 32 个 28 Gbps 通道 (NRZ) Ethernet IP: 高达 16 x10/25 GbE hard IP (MAC, PCS, and FEC)					

封装选项和 I/O 管脚

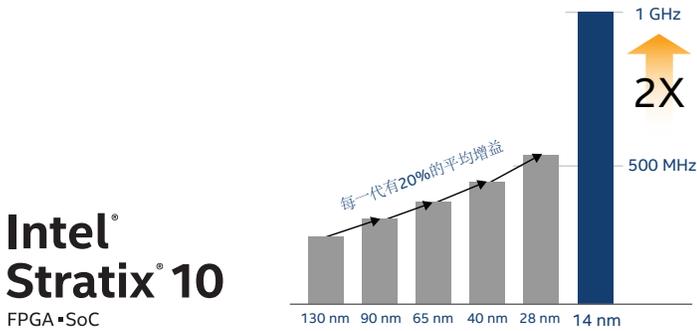
封装代码 (封装尺寸, 最小球距, 网格阵列模式)	HVIO/HSIO/收发器				
B23A (23 mm x 23 mm, 0.65 mm, balls anywhere)	60/192/8	60/192/8	60/192/8		
B32A (32 mm x 32 mm, 0.65 mm, balls anywhere)	60/384/16	60/384/16	60/384/16	60/384/24	60/384/32

注释:

1. Fabric-feeding IOPLL 数量包括收发器组中的系统 PLL。如果系统 PLL 没有用于收发器, 那么可以重新用于内核架构。

第10代 FPGA 和 SoC

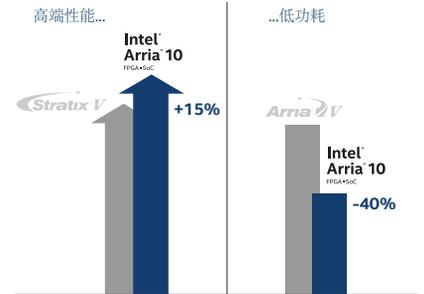
英特尔的第10代 FPGA 和 SoC 基于工艺技术和体系结构进行了优化，在最低功耗下实现业界的最高性能和最高级系统集成度。第10代器件系列包括英特尔 Stratix 10 FPGA 和 SoC，英特尔 Arria 10 FPGA 和 SoC，英特尔 Cyclone 10 FPGA 和英特尔 MAX 10 FPGA。



- 开创性英特尔 Hyperflex FPGA 体系结构实现的 2 倍内核性能†
- 最高节省了 70% 的功耗†
- 具有高达 10.2 M 逻辑单元 (LE) 的最高密度 FPGA
- 64 位四核 ARM Cortex-A53 处理器系统
- 每秒高达 10 tera 浮点操作 (TFLOPS) 单精度浮点吞吐量
- 基于英特尔的 14 nm Tri-Gate 工艺技术

Intel® Arria® 10

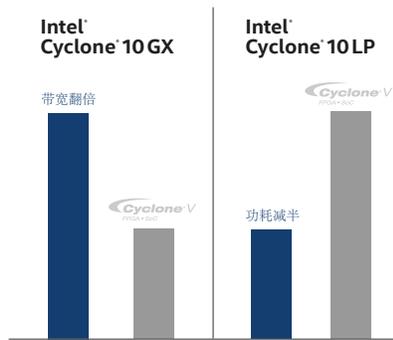
FPGA • SoC



- 高于当前高端器件 15% 的性能†
- 节省了 40% 的中端功耗†
- 1.5 GHz 双核 ARM Cortex-A9 处理器
- IP 内核支持，包括 100G Ethernet、150G/300G Interlaken 和 PCI Express 3.0
- 基于 TSMC 的 20 nm 工艺技术

Intel® Cyclone® 10

FPGA



英特尔 Cyclone 10 GX

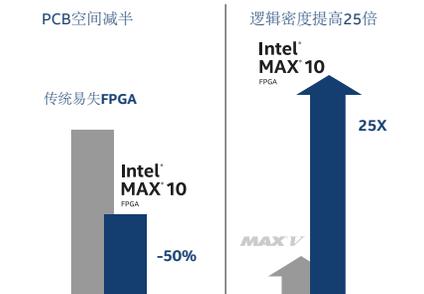
- 针对高带宽、高性能应用进行了优化
- 业界首款低成本 FPGA，支持 12.5 Gbps 收发器 I/O
- 高性能 1,866 Mbps 外部存储器接口
- 1.434 Gbps LVDS I/O
- 业界首款低成本 FPGA，具有符合 IEEE 754 的硬核浮点 DSP 模块

英特尔 Cyclone 10 LP

- 针对成本和功耗敏感的应用进行了优化
- 芯片到芯片桥接
- I/O 扩展
- 控制应用

Intel® MAX® 10

FPGA



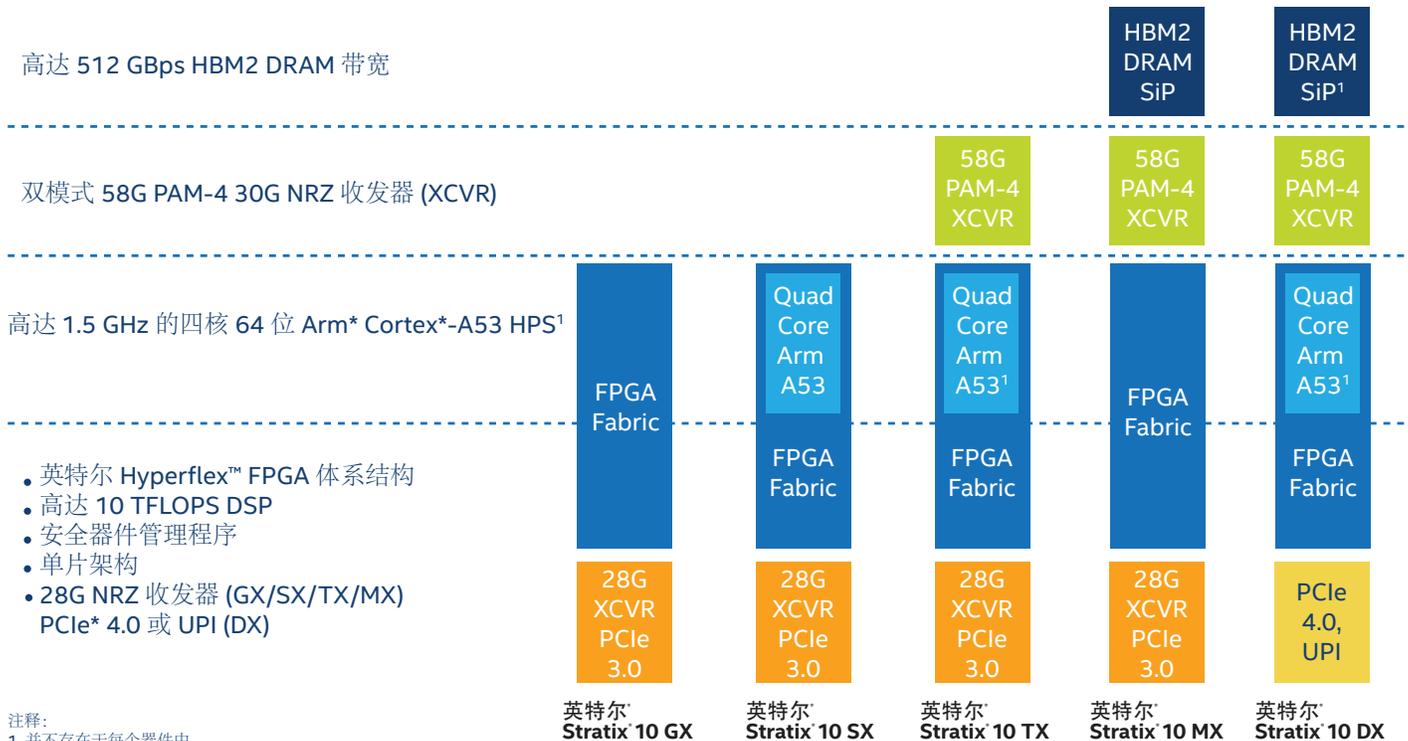
- 单芯片、双配置非易失 FPGA
- 减少传统易失 FPGA 一半 PCB 空间的最佳系统组件集成
- 大规模的 IP 包括模拟到数字转换器 (ADC)、DSP 和 Nios II 嵌入式软核处理器

英特尔 Stratix 10 FPGA 和 SoC 概述

intel.cn/stratix10

英特尔 FPGA 和 SoC 在性能、能效、密度和系统集成方面具有业内无以伦比的突破性优势。具有革命性的英特尔 Hyperflex FPGA 体系结构，采用基于英特尔 14 nm Tri-Gate 工艺，英特尔 Stratix 10 器件的内核性能是上一代高性能 FPGA 的 2 倍，功耗最多降低 70%[†]。

英特尔® Stratix® 10 器件系列



上图给出了早期客户使用英特尔 Stratix 10 Hyperflex FPGA 体系结构所达到的内核性能。通过 2 倍的性能提升，多个终端市场的客户实现了吞吐量方面的显著提高，并减少面积资源的使用，功耗最多降低了 70%[†]。

英特尔 10 FPGA 和 SoC 系统集成方面的突破包括：

- 异构 3D 系统级封装 (SiP) 集成
- 密度最高的单片 FPGA 架构，有 1020 万个逻辑单元
- IEEE 754 兼容单精度浮点数字信号处理 (DSP)，吞吐量高达 10 TFLOPS
- 具有最全面安全功能的 Secure Device Manager (SDM)
- 集成了高达 1.5 GHz 的四核 64 位 Arm Cortex-A53 硬核处理器系统
- 双模式 28.9 Gbps 非归零 (NRZ) 和 57.8 Gbps PAM-4 收发器
- HBM2 DRAM SiP，实现高达 512 GBps 的带宽

器件：第10代器件系列

英特尔 Stratix 10 器件具备以上卓越的功能与性能，在解决终端市场下一代高性能设计难题方面，它是独一无二，不可替代的，其中包括有线和无线通信、计算、存储、军事、广播、医疗和测试测量等领域。

通信



- 400G/500G/1T 光传输
- 200G/400G 桥接和聚合
- 982 MHz 远程射频头
- 移动回传 (mobile backhaul)
- 5G 无线通信

计算和存储



- 数据中心服务器加速
- 高性能计算 (HPC)
- 石油和天然气勘探
- 生物科学

国防



- 下一代雷达
- 保密通信
- 航空电子设备和制导系统

广播



- 高端广播工作室
- 高端广播分布
- 前端编码器 (Headend encoder) 或者 EdgeQAM 或者融合多业务接入平台 (CMAP)

英特尔 Stratix 10 GX FPGA 特性

请查看第 56 页上的器件订购码。

产品系列	GX 400	GX 650	GX 850	GX 1100	GX 1650	GX 2100	GX 2500	GX 2800	GX 1660	GX 2110	GX 10M
逻辑单元 (LE) ¹	378,000	612,000	841,000	1,325,000	1,624,000	2,005,000	2,422,000	2,753,000	1,679,000	2,073,000	10,200,000
自适应逻辑模块 (ALM)	128,160	207,360	284,960	449,280	550,540	679,680	821,150	933,120	569,200	702,720	3,466,080
ALM 寄存器	512,640	829,440	1,139,840	1,797,120	2,202,160	2,718,720	3,284,600	3,732,480	2,276,800	2,810,880	13,864,320
来自 Intel Hyperflex FPGA 体系结构的超级寄存器 (Hyper-Register)	几百万个超级寄存器分布在一整片 FPGA 上										
可综合的可编程时钟树	几百个可综合的时钟树										
M20K 存储器模块	1,537	2,489	3,477	5,461	5,851	6,501	9,963	11,721	6,162	6,847	12,950
M20K 存储器容量 (Mb)	30	49	68	107	114	127	195	229	120	134	253
MLAB 存储器容量 (Mb)	2	3	4	7	8	11	13	15	9	11	55
精度可调数字信号处理 (DSP) 模块	648	1,152	2,016	2,592	3,145	3,744	5,011	5,760	3,326	3,960	3,456
18 x 19 乘法器	1,296	2,304	4,032	5,184	6,290	7,488	10,022	11,520	6,652	7,920	6,912
Peak 定点性能 (TMACS) ²	2.6	4.6	8.1	10.4	12.6	15.0	20.0	23.0	13.3	15.8	13.8
Peak 浮点性能 (TFLOPS) ³	1.0	1.8	3.2	4.1	5.0	6.0	8.0	9.2	5.3	6.3	5.5
安全器件管理器	AES-256/SHA-256 比特流加密/认证, 物理不可克隆功能 (PUF), ECDSA 256/384 引导代码认证, 边侧通道攻击保护										
硬核处理器系统 ⁴	集成 32 KB I/D 高速缓存, 高达 1.5 GHz 的四核 64 位 Arm Cortex-A53, NEON 处理器, 1 MB L2 高速缓存, 直接存储器访问 (DMA), 系统存储器管理单元, 高速缓存一致性单元, 硬核存储控制器, USB 2.0 x2, 1G EMAC x3, UART x2, SPI x4, I2C x5, 通用计时器 x7, 看门狗计时器 x4										
最大用户 I/O 管脚	374	392	688	688	704	704	1160	1160	688	688	2,304
最高速 1.6 Gbps LVDS 对 (RX 或 TX)	120	192	336	336	336	336	576	576	336	336	1152 ⁵
全双工收发器总数	24	24	48	48	96	96	96	96	48	48	48
GXT 全双工收发器数量 (高达 28.3 Gbps)	16	16	32	32	64	64	64	64	32	32	-
GX 全双工收发器数量 (高达 17.4 Gbps)	8	8	16	16	32	32	32	32	16	16	48
PCI Express 硬核知识产权 (IP) 模块 (Gen3.0 x16)	1	1	2	2	4	4	4	4	2	2	4 ⁶
支持的存储器件	DDR4, DDR3, DDR2, DDR, QDR II, QDR II+, RLDRAM II, RLDRAM 3, HMC, MoSys										

封装选项和 I/O 管脚：通用 I/O (GPIO) 数量，高电压 I/O 数量，LVDS 对和收发器数量^{7,8}

F1152 管脚 (35 mm x 35 mm, 1.0 mm 间距)	374,56,120,24	392,8,192,24	-	-	-	-	-	-	-	-	-
F1760 管脚 (42.5 mm x 42.5 mm, 1.0 mm 间距)	-	-	688,16,336,48	688,16,336,48	688,16,336,48	688,16,336,48	688,16,336,48	688,16,336,48	688,16,336,48	688,16,336,48	688,16,336,48
F2397 管脚 (50 mm x 50 mm, 1.0 mm 间距)	-	-	-	-	704,32,336,96	704,32,336,96	704,32,336,96	704,32,336,96	-	-	-
F2912 管脚 (55 mm x 55 mm, 1.0 mm 间距)	-	-	-	-	-	-	1160,8,576,24	1160,8,576,24	-	-	-
F4938 管脚 (70 mm x 74 mm, 1.0 mm 间距)	-	-	-	-	-	-	-	-	-	-	2304, 32, 1152, 48

注释：

- 英特尔 FPGA 中的 LE 数量和英特尔产品是可比的，同竞争性 FPGA 相比是保守的。
- 定点性能假设使用预加器。
- 浮点性能是 IEEE-754 兼容单精度。
- 四核 Arm Cortex-A53 硬核处理器系统仅存在于英特尔 Stratix 10 SX SoC 中。
- 1.4 Gbps LVDS 最大速率 (GX 10M)。
- 对 GX 10M 的 PCIe 3.0 x8 支持。
- 每种封装的一部分管脚用于高电压，3.0 V 和 2.5 V 接口。
- 所有数据都是初步的，可能会随时更改，恕不另行通知。

392,8,192,24 数字表示 GPIO 总数量，高电压 I/O 数量，LVDS 对和收发器数量。

表示管脚移植路径。

英特尔 Stratix 10 TX FPGA 特性

请查看第 56 页上的器件订购码。

产品系列	TX 400	TX 850	TX 850	TX 1100	TX 1100	TX 1650	TX 2100	TX 2500	TX 2500	TX 2800	TX 2800
逻辑单元 (LE) ¹	378,000	841,000	841,000	1,325,000	1,325,000	1,679,000	2,073,000	2,422,000	2,422,000	2,753,000	2,753,000
自适应逻辑模块 (ALM)	128,160	284,960	284,960	449,280	449,280	569,200	702,720	821,150	821,150	933,120	933,120
ALM 寄存器	512,640	1,139,840	1,139,840	1,797,120	1,797,120	2,276,800	2,810,880	3,284,600	3,284,600	3,732,480	3,732,480
来自 Intel Hyperflex FPGA 体系结构的超级寄存器 (Hyper-Register)	几百万个超级寄存器分布在一整片 FPGA 上										
可综合的可编程时钟树	几百个可综合的时钟树										
eSRAM 存储器模块	-	-	-	-	-	2	2	-	-	-	-
eSRAM 存储器容量 (Mb)	-	-	-	-	-	94.5	94.5	-	-	-	-
M20K 存储器模块	1,537	3,477	3,477	5,461	5,461	6,162	6,847	9,963	9,963	11,721	11,721
M20K 存储器容量 (Mb)	30	68	68	107	107	120	134	195	195	229	229
MLAB 存储器容量 (Mb)	2	4	4	7	7	9	11	13	13	15	15
精度可调数字信号处理 (DSP) 模块	648	2,016	2,016	2,592	2,592	3,326	3,960	5,011	5,011	5,760	5,760
18 x 19 乘法器	1,296	4,032	4,032	5,184	5,184	6,652	7,920	10,022	10,022	11,520	11,520
Peak 定点性能 (TMACS) ²	2.6	8.1	8.1	10.4	10.4	13.3	15.8	20.0	20.0	23.0	23.0
Peak 浮点性能 (TFLOPS) ³	1.0	3.2	3.2	4.1	4.1	5.3	6.3	8.0	8.0	9.2	9.2
安全器件管理器	AES-256/SHA-256 比特流加密/认证, 物理不可克隆功能 (PUF), ECDSA 256/384 引导代码认证, 边侧通道攻击保护										
硬核处理器系统 ⁴	集成 32 KB I/D 高速缓存, 高达 1.5 GHz 的四核 64 位 Arm Cortex-A53, NEON 处理器, 1 MB L2 高速缓存, 直接存储器访问 (DMA), 系统存储器管理单元, 高速缓存一致性单元, 硬核存储控制器, USB 2.0 x2, 1G EMAC x3, UART x2, SPI x4, I2C x5, 通用计时器 x7, 看门狗计时器 x4										
最大用户 I/O 管脚	Yes	Yes	Yes	Yes	Yes	-	-	Yes	Yes	Yes	Yes
最高速 1.6 Gbps LVDS 对 (RX 或 TX)	384	440	440	440	440	440	440	440	296	440	296
全双工收发器总数	144	216	216	216	216	216	216	216	144	216	144
GXE 收发器数量 - PAM4 (高达 57.8 Gbps) 或者 NRZ (高达 28.9 Gbps)	24	48	72	48	72	96	96	96	144	96	144
GXT 收发器数量 - NRZ (高达 28.3 Gbps)	12 PAM-4 24 NRZ	12 PAM-4 24 NRZ	24 PAM-4 48 NRZ	12 PAM-4 24 NRZ	24 PAM-4 48 NRZ	36 PAM-4 72 NRZ	36 PAM-4 72 NRZ	36 PAM-4 72 NRZ	60 PAM-4 120 NRZ	36 PAM-4 72 NRZ	60 PAM-4 120 NRZ
GX 收发器数量 - NRZ (高达 17.4 Gbps)	0	16	16	16	16	16	16	16	16	16	16
PCI Express 硬核知识产权 (IP) 模块 (3.0 x16)	0	8	8	8	8	8	8	8	8	8	8
100G Ethernet (no FEC) 硬核 IP 模块	0	1	1	1	1	1	1	1	1	1	1
100G Ethernet MAC + FEC 硬核 IP 模块	0	1	1	1	1	1	1	1	1	1	1
支持的存储器件	4	4	8	4	8	12	12	12	20	12	20
支持的存储器件	DDR4, DDR3, DDR2, DDR, QDR II, QDR II+, RLD RAM II, RLD RAM 3, HMC, MoSys										

封装选项和 I/O 管脚：通用 I/O (GPIO) 数量, 高电压 I/O 数量, LVDS 对, E-Tile 收发器数量和 H-Tile 收发器数量^{5,6}

F1152 管脚 (35mm x 35mm, 1.0mm 间距)	384,0,144,24,0										
F1760 管脚 (42.5 mm x 42.5 mm, 1.0 mm 间距)		440,8,216,24,24	-	440,8,216,24,24	-	-	-	-	-	-	-
F2397 管脚 (50 mm x 50 mm, 1.0 mm 间距)	-	-	440,8,216,48,24	-	440,8,216,48,24	440,8,216,72,24	440,8,216,72,24	440,8,216,72,24	-	440,8,216,72,24	-
F2912 管脚 (55 mm x 55 mm, 1.0 mm 间距)	-	-	-	-	-	-	-	-	296,8,144,120,24	-	296,8,144,120,24

注释：

- 英特尔 FPGA 中的 LE 数量和英特尔产品是可比的, 同竞争性 FPGA 相比是保守的。
- 定点性能假设使用预加器。
- 浮点性能是 IEEE-754 兼容单精度。
- 四核 Arm Cortex-A53 硬核处理器系统仅存在于 select Intel Stratix 10 TX 器件中。
- 每种封装的一部分管脚用于高电压, 3.0 V 和 2.5 V 接口。
- 所有数据都是初步的, 可能会随时更改, 恕不另行通知。

296,8,144,120,24 数字表示 GPIO 总数量, 高电压 I/O 数量, LVDS 对, GXE (E-Tile) 收发器数量和 GXT+GX (H-Tile) 收发器数量。

表示管脚移植路径。

产品系列	硬核处理器系统 (HPS)
处理器	四核 64 位 Arm Cortex-A53 MPCore 处理器
处理器最大频率	1.5 GHz ¹
处理器高速缓存和协处理器	<ul style="list-style-type: none"> L1 指令高速缓存 (32 KB) 带纠错码 (ECC) 的 L1 数据高速缓存 (32 KB) 带 ECC 的 Level 2 高速缓存 (1 MB) 浮点单元 (FPU) 单精度和双精度 Arm NEON* 媒体引擎 Arm CoreSight* 调试和跟踪技术 系统存储器管理单元 (SMMU) 高速缓存一致性单元 (CCU)
Scratch pad RAM	256 KB
HPS DDR 存储器	DDR4 和 DDR3 (高达 64 bit, 具有 ECC)
DMA 控制器	8 通道
EMAC	3X 集成 DMA 的 10/100/1000 Ethernet 介质访问控制器 (EMAC)
USB on-the-go (OTG) 控制器	2X 集成 DMA 的 USB OTG
UART 控制器	2X UART 16550 兼容
串行外设接口 (SPI) 控制器	4X SPI
I ² C 控制器	5X I ² C
Quad SPI 闪存控制器	1X SIO, DIO, QIO SPI 闪存支持
SD/SDIO/MMC 控制器	1X 支持 DMA 和 CE-ATA 的 eMMC 4.5
NAND 闪存控制器	<ul style="list-style-type: none"> 1X ONFI 1.0 或更新版本 8 和 16 bit 支持
通用计时器	4X
软件可编程的通用 I/O (GPIO)	最大 48 个 GPIO
HPS DDR 共享的 I/O	3X 48 - 可以分配给 HPS, 用于 HPS DDR 访问
Direct I/O	48 个 I/O, 将 HPS 外设直接连接到 I/O
看门狗计时器 (watchdog timer)	4X
安全	安全器件管理器, 高级加密标准 (AES) AES-256/SHA-256 比特流加密/认证, PUF, ECDSA 256/384 引导代码认证, 边侧通道攻击保护

注释：

- 具有过驱动特性。

英特尔 Stratix 10 MX FPGA 特性

请查看第 56 页上的器件订购码。

产品系列	MX 1650	MX 1650	MX 1650	MX 2100	MX 2100	MX 2100	MX 2100
逻辑单元 (LE) ¹	1,679,000	1,679,000	1,679,000	2,073,000	2,073,000	2,073,000	2,073,000
自适应逻辑模块 (ALM)	569,200	569,200	569,200	702,720	702,720	702,720	702,720
ALM 寄存器	2,276,800	2,276,800	2,276,800	2,810,880	2,810,880	2,810,880	2,810,880
来自 Intel Hyperflex FPGA 体系结构的超级寄存器 (Hyper-Register)	几百万个超级寄存器分布在一整片 FPGA 上						
可综合的可编程时钟树	几百个可综合的时钟树						
HBM2 高带宽 DRAM 存储器 (GB)	8	16	8	8	8	16	8
eSRAM 存储器模块	2	2	2	2	2	2	2
eSRAM 存储器容量 (Mb)	94.5	94.5	94.5	94.5	94.5	94.5	94.5
M20K 存储器模块	6,162	6,162	6,162	6,847	6,847	6,847	6,847
M20K 存储器容量 (Mb)	120	120	120	134	134	134	134
MLAB 存储器容量 (Mb)	9	9	9	11	11	11	11
精度可调数字信号处理 (DSP) 模块	3,326	3,326	3,326	3,960	3,960	3,960	3,960
18 x 19 乘法器	6,652	6,652	6,652	7,920	7,920	7,920	7,920
Peak 定点性能 (TMACS) ²	13.3	13.3	13.3	15.8	15.8	15.8	15.8
Peak 浮点性能 (TFLOPS) ³	5.3	5.3	5.3	6.3	6.3	6.3	6.3
安全器件管理器	AES-256/SHA-256 比特流加密/认证, 物理不可克隆功能 (PUF), ECDSA 256/384 引导代码认证, 边侧通道攻击保护						
硬核处理器系统 ⁴	-	-	-	-	-	-	-
最大用户 I/O 管脚	656	656	584	640	656	656	584
LVDS pairs 1.6 Gbps (RX 或 TX)	312	312	288	312	312	312	288
全双工收发器总数	96	96	96	48	96	96	96
GXE 收发器数量 - PAM4 (高达 57.8 Gbps) 或者 NRZ (高达 28.9 Gbps)	0	0	36 PAM-4 72 NRZ	0	0	0	36 PAM-4 72 NRZ
GXT 收发器数量 - NRZ (高达 28.3 Gbps)	64	64	16	32	64	64	16
GX 收发器数量 - NRZ (高达 17.4 Gbps)	32	32	8	16	32	32	8
PCI Express 硬核知识产权 (IP) 模块 (3.0 x16)	4	4	1	2	4	4	1
100G Ethernet MAC (no FEC) 硬核 IP 模块	4	4	1	2	4	4	1
100G Ethernet MAC + FEC 硬核 IP 模块	0	0	12	0	0	0	12
支持的存储器件	DDR4, DDR3, DDR2, DDR, QDR II, QDR II+, RLDRAM II, RLDRAM 3, HMC, MoSys						

封装选项和 I/O 管脚：通用 I/O (GPIO) 数量, 高电压 I/O 数量, LVDS 对, E-Tile 收发器数量和 H-Tile 收发器数量^{5,6}

F2597 管脚 (52.5 mm x 52.5 mm, 1.0mm 间距)	656, 32, 312, 0, 96	656, 32, 312, 0, 96	-	640, 16, 312, 0, 48	656, 32, 312, 0, 96	656, 32, 312, 0, 96	-
F2912 管脚 (55 mm x 55 mm, 1.0 mm 间距)	-	-	584, 8, 288, 72, 24	-	-	-	584, 8, 288, 72, 24

注释：

- 英特尔 FPGA 中的 LE 数量和英特尔产品是可比的, 同竞争性 FPGA 相比是保守的。
- 定点性能假设使用预加器。
- 浮点性能是 IEEE-754 兼容单精度。
- 四核 Arm Cortex-A53 硬核处理器系统不存在于英特尔 Stratix 10 MX 器件中。
- 每种封装的一部分管脚用于高电压, 3.0 V 和 2.5 V 接口。
- 所有数据都是初步的, 可能会随时更改, 恕不另行通知。

656,32,312,0,96 数字表示 GPIO 总数量, 高电压 I/O 数量, LVDS 对, E-Tile 收发器数量和 H-Tile 收发器数量。

表示管脚移植路径。

英特尔 Stratix 10 DX FPGA 特性

请查看第 57 页上的器件订购码。

产品系列	DX 1100	DX 2100	DX 2800
逻辑单元 (LE) ¹	1,325,000	2,073,000	2,753,000
自适应逻辑模块 (ALM)	449,280	702,720	933,120
ALM 寄存器	1,797,120	2,810,880	3,732,480
来自 Intel Hyperflex FPGA 体系结构的超级寄存器 (Hyper-Register)	几百万个超级寄存器分布在一整片 FPGA 上		
可综合的可编程时钟树	几百个可综合的时钟树		
HBM2 高带宽 DRAM 存储器堆栈	–	2	–
HBM2 高带宽 DRAM 存储器容量 (GB)	–	8	–
eSRAM 存储器模块	–	2	–
eSRAM 存储器容量 (Mb)	–	94.5	–
M20K 存储器模块	5,461	6,847	11,721
M20K 存储器容量 (Mb)	107	134	229
MLAB 存储器容量 (Mb)	7	11	15
精度可调数字信号处理 (DSP) 模块	2,592	3,960	5,760
18 x 19 乘法器	5,184	7,920	11,520
Peak 定点性能 (TMACS) ²	10.4	15.8	23.0
Peak 浮点性能 (TFLOPS) ³	4.1	6.3	9.2
安全器件管理器	AES-256/SHA-256 比特流加密/认证, 物理不可克隆功能 (PUF), ECDSA 256/384 引导代码认证, 边侧通道攻击保护		
硬核处理器系统 ⁴	集成 32 KB I/D 高速缓存, 高达 1.5 GHz 的四核 64 位 Arm Cortex-A53, NEON 处理器, 1 MB L2 高速缓存, 直接存储器访问 (DMA), 系统存储器管理单元, 高速缓存一致性单元, 硬核存储控制器, USB 2.0 x2, 1G EMAC x3, UART x2, SPI x4, I2C x5, 通用计时器 x7, 看门狗计时器 x4		
	Yes	–	–
最大用户 I/O 管脚	528	612	816
最大 LVDS 对 1.6 Gbps (RX 或 TX)	264	306	408
全双工收发器总数 - 非归零 (NRZ)	32	84	84
GXE 收发器数量 - PAM4 (高达 57.8 Gbps) 或者 NRZ (高达 28.9 Gbps)	8 PAM-4, or 16 NRZ	12 PAM-4, or 24 NRZ	4 PAM-4, or 8 NRZ
GXP 收发器数量 - NRZ (高达 16 Gbps)	16	60	76
UPI/PCI Express 4.0 x16 硬核知识产权 (IP) 模块 (对 UPI 或 PCIe 操作是可配置的)	–	3	3
PCI Express 4.0 x16 硬核 IP 模块 (仅支持 PCIe)	1	–	1
100G Ethernet 介质访问控制 (MAC) + 前向纠错 (FEC) 硬核 IP 模块	4	4	2
支持的存储器件	DDR4, DDR3, DDR2, DDR, QDR II, QDR II+, RLDRAM II, RLDRAM 3		
封装选项和 I/O 管脚: 通用 I/O (GPIO) 数量, 高电压 I/O 数量, LVDS 对, P-Tile 收发器数量和 E-Tile 收发器数量			
F1760 管脚 (42.5 mm x 42.5 mm, 1.0 mm 间距)	528,0,264,16,16	–	–
F2597 管脚 (52.5 mm x 52.5 mm, 1.0 mm 间距)	–	612,0,306,60,24	–
F2912 管脚 (55 mm x 55 mm, 1.0 mm 间距)	–	–	816,0,408,76,8

注释:

- 英特尔 FPGA 中的 LE 数量和英特尔产品是可比的, 同竞争性 FPGA 相比是保守的。
- 定点性能假设使用预加器。
- 浮点性能是 IEEE-754 兼容单精度。
- 四核 Arm Cortex-A53 硬核处理器系统仅存在于 select Intel Stratix 10 DX 器件中。
- 所有数据都是初步的, 可能会随时更改, 恕不另行通知。

816,0,408,76,8 数字表示 GPIO 总数量, 高电压 I/O 数量, LVDS 对, P-Tile 收发器数量, E-Tile 收发器数量。

产品系列	硬核处理器系统 (HPS)
处理器	四核 64 位 Arm Cortex-A53 MPCore 处理器
处理器最大频率	1.5 GHz ¹
处理器高速缓存和协处理器	<ul style="list-style-type: none"> L1 指令高速缓存 (32 KB) 带纠错码 (ECC) 的 L1 数据高速缓存 (32 KB) 带 ECC 的 Level 2 高速缓存 (1 MB) 浮点单元 (FPU) 单精度和双精度 Arm NEON 媒体引擎 Arm CoreSight 调试和跟踪技术 系统存储器管理单元 (SMMU) 高速缓存一致性单元 (CCU)
Scratch pad RAM	256 KB
HPS DDR 存储器	DDR4, DDR3 (高达 64 bit, 具有 ECC)
DMA 控制器	8 通道
EMAC	3X 集成 DMA 的 10/100/1000 Ethernet 介质访问控制器 (EMAC)
USB on-the-go (OTG) 控制器	2X 集成 DMA 的 USB OTG
UART 控制器	2X UART 16550 兼容
串行外设接口 (SPI) 控制器	4X SPI
I ² C 控制器	5X I ² C
Quad SPI 闪存控制器	1X SIO, DIO, QIO SPI 闪存支持
SD/SDIO/MMC 控制器	1X 支持 DMA 和 CE-ATA 的 eMMC 4.5
NAND 闪存控制器	<ul style="list-style-type: none"> 1X ONFI 1.0 或更新版本 8 和 16 bit 支持
通用计时器	4X
软件可编程的通用 I/O (GPIO)	最大 48 个 GPIO
HPS DDR 共享的 I/O	3X 48 - 可以分配给 HPS, 用于 HPS DDR 访问
Direct I/O	48 个 I/O, 将 HPS 外设直接连接到 I/O
看门狗计时器 (watchdog timer)	4X
安全	安全器件管理器, 高级加密标准 (AES) AES-256/SHA-256 比特流加密/认证, PUF, ECDSA 256/384 引导代码认证, 边侧通道攻击保护

注释:

- 具有过驱动特性。

英特尔 Stratix 10 SX SoC 特性

请查看第 56 页上的器件订购码。

产品系列	SX 400	SX 650	SX 850	SX 1100	SX 1650	SX 2100	SX 2500	SX 2800
逻辑单元 (LE) ¹	378,000	612,000	841,000	1,325,000	1,624,000	2,005,000	2,422,000	2,753,000
自适应逻辑模块 (ALM)	128,160	207,360	284,960	449,280	550,540	679,680	821,150	933,120
ALM 寄存器	512,640	829,440	1,139,840	1,797,120	2,202,160	2,718,720	3,284,600	3,732,480
来自 Intel Hyperflex FPGA 体系结构的超级寄存器 (Hyper-Register)	几百万个超级寄存器分布在一整片 FPGA 上							
可综合的可编程时钟树	几百个可综合的时钟树							
M20K 存储器模块	1,537	2,489	3,477	5,461	5,851	6,501	9,963	11,721
M20K 存储器容量 (Mb)	30	49	68	107	114	127	195	229
MLAB 存储器容量 (Mb)	2	3	4	7	8	11	13	15
精度可调数字信号处理 (DSP) 模块	648	1,152	2,016	2,592	3,145	3,744	5,011	5,760
18 x 19 乘法器	1,296	2,304	4,032	5,184	6,290	7,488	10,022	11,520
Peak 定点性能 (TMACS) ²	2.6	4.6	8.1	10.4	12.6	15.0	20.0	23.0
Peak 浮点性能 (TFLOPS) ³	1.0	1.8	3.2	4.1	5.0	6.0	8.0	9.2
安全器件管理器	AES-256/SHA-256 比特流加密/认证, 物理不可克隆功能 (PUF), ECDSA 256/384 引导代码认证, 边侧通道攻击保护							
硬核处理器系统 ⁴	集成 32 KB I/D 高速缓存, 高达 1.5 GHz 的四核 64 位 Arm Cortex-A53, NEON 处理器, 1 MB L2 高速缓存, 直接存储器访问 (DMA), 系统存储器管理单元, 高速缓存一致性单元, 硬核存储控制器, USB 2.0 x2, 1G EMAC x3, UART x2, SPI x4, I2C x5, 通用计时器 x7, 看门狗计时器 x4							
最大用户 I/O 管脚	374	392	688	688	704	704	1160	1160
最高速 1.6 Gbps LVDS 对 (RX 或 TX)	120	192	336	336	336	336	576	576
全双工收发器总数	24	24	48	48	96	96	96	96
GXT 全双工收发器数量 (高达 28.3 Gbps)	16	16	32	32	64	64	64	64
GX 全双工收发器数量 (高达 17.4 Gbps)	8	8	16	16	32	32	32	32
PCI Express 硬核知识产权 (IP) 模块 (3.0 x16)	1	1	2	2	4	4	4	4
支持的存储器件	DDR4, DDR3, DDR2, DDR, QDR II, QDR II+, RLD RAM II, RLD RAM 3, HMC, MoSys							

封装选项和 I/O 管脚：通用 I/O (GPIO) 数量, 高电压 I/O 数量, LVDS 对和收发器数量^{5,6}

F1152 管脚 (35 mm x 35 mm, 1.0 mm 间距)	374,56,120,24	392,8,192,24	-	-	-	-	-	-
F1760 管脚 (42.5 mm x 42.5 mm, 1.0 mm 间距)	-	-	688,16,336,48	688,16,336,48	688,16,336,48	688,16,336,48	688,16,336,48	688,16,336,48
F2397 管脚 (50 mm x 50 mm, 1.0 mm 间距)	-	-	-	-	704,32,336,96	704,32,336,96	704,32,336,96	704,32,336,96
F2912 管脚 (55 mm x 55 mm, 1.0 mm 间距)	-	-	-	-	-	-	1160,8,576,24	1160,8,576,24

注释：

- 英特尔 FPGA 中的 LE 数量和英特尔产品是可比的, 同竞争性 FPGA 相比是保守的。
- 定点性能假设使用预加器。
- 浮点性能是 IEEE-754 兼容单精度。
- 四核 Arm Cortex-A53 硬核处理器系统仅存在于英特尔 Stratix 10 SX SoC 中。
- 每种封装的一部分管脚用于高电压, 3.0 V 和 2.5 V 接口。
- 所有数据都是初步的, 可能会随时更改, 恕不另行通知。

392,8,192,24 数字表示 GPIO 总数量, 高电压 I/O 数量, LVDS 对和收发器数量。

表示管脚移植路径。

产品系列	硬核处理器系统 (HPS)
处理器	四核 64 位 Arm Cortex-A53 MPCore* 处理器
处理器最大频率	1.5 GHz ¹
处理器高速缓存和协处理器	<ul style="list-style-type: none"> L1 指令高速缓存 (32 KB) 带纠错码 (ECC) 的 L1 数据高速缓存 (32 KB) 带 ECC 的 Level 2 高速缓存 (1 MB) 浮点单元 (FPU) 单精度和双精度 Arm NEON* 媒体引擎 Arm CoreSight* 调试和跟踪技术 系统存储器管理单元 (SMMU) 高速缓存一致性单元 (CCU)
Scratch pad RAM	256 KB
HPS DDR 存储器	DDR4 和 DDR3 (高达 64 bit, 具有 ECC)
直接存储器访问 (DMA) 控制器	8 通道
EMAC	3X 集成 DMA 的 10/100/1000 Ethernet 介质访问控制器 (EMAC)
USB on-the-go (OTG) 控制器	2X 集成 DMA 的 USB OTG
UART 控制器	2X UART 16550 兼容
串行外设接口 (SPI) 控制器	4X SPI
I ² C 控制器	5X I ² C
Quad SPI 闪存控制器	1X SIO, DIO, QIO SPI 闪存支持
SD/SDIO/MMC 控制器	1X 支持 DMA 和 CE-ATA 的 eMMC 4.5
NAND 闪存控制器	<ul style="list-style-type: none"> 1X ONFI 1.0 或更新版本 8 和 16 bit 支持
通用计时器	4X
软件可编程的通用 I/O (GPIO)	最大 48 个 GPIO
HPS DDR 共享的 I/O	3X 48 - 可以分配给 HPS, 用于 HPS DDR 访问
Direct I/O	48 个 I/O, 将 HPS 外设直接连接到 I/O
看门狗计时器 (watchdog timer)	4X
安全	安全器件管理器, 高级加密标准 (AES) AES-256/SHA-256 比特流加密/认证, PUF, ECDSA 256/384 引导代码认证, 边侧通道攻击保护

注释：

- 具有过驱动特性。

能够满足您的性能 要求的加速卡

基于英特尔® FPGA 的加速解决方案使更快，更高效地移动，处理和存储数据成为可能。英特尔及其合作伙伴提供的可编程加速卡 (Programmable Acceleration Card (PAC))，基础设施处理单元 (Infrastructure Processing Unit (IPU)) 和 SmartNIC 在经过生产验证的卡上提供硬件可编程性，从而实现网络，无线，云和数据中心应用中的工作负载的快速设计和部署。



**Silicom FPGA
SmartNIC N5010**



**Inventec FPGA
IPU C5020X**



**Silicom FPGA IPU
C5010X**



**Silicom FPGA SmartNIC
N6010**



**WNC FPGA SmartNIC
WSN6050**

若要了解详细信息，请访问：

[intel.com/content/www/us/en/products/details/fpga/platforms/pac.html](https://www.intel.com/content/www/us/en/products/details/fpga/platforms/pac.html)

英特尔 Arria 10 FPGA 和 SoC 概述

intel.cn/arria10

英特尔 Arria 10 FPGA 和 SoC 基于 20 nm 的工艺，实现了超高的性能，与同类器件相比，可提供高出一个速度等级的内核性能。英特尔 Arria 10 FPGA 和 SoC 与上一代的 FPGA 和 SoC 相比最高降低了 40% 的功耗，并具有业界的唯一硬核浮点 DSP 模块，速度高达每秒 1,500 giga 浮点操作 (GFLOP)[†]。英特尔 Arria 10 FPGA 和 SoC 是以下终端市场应用的理想选择。

无线



应用

- 远程射频头
- 移动回传 (mobile backhaul)
- 有源天线
- 基站
- 4G/Long Term Evolution (LTE) macro eNB
- 宽带码分多址 (W-CDMA)

云服务和存储



应用

- 闪存缓存
- 云
- 服务器
- 金融
- 生物科学
- 石油和天然气
- 数据中心服务器加速

广播



应用

- 交换机
- 服务器
- 编码器/解码器
- 采集卡
- 编辑
- 监视器
- 多屏系统

英特尔 Arria 10 FPGA 特性

请查看第 57 页上的器件订购码。

产品系列	GX160	GX220	GX270	GX320	GX480	GX570	GX660	GX900	GX1150	GT900	GT1150
部品编号参考	10AX016	10AX022	10AX027	10AX032	10AX048	10AX057	10AX066	10AX090	10AX115	10AT090	10AT115
LE (K)	160	220	270	320	480	570	660	900	1,150	900	1,150
系统逻辑单元 (K)	210	288	354	419	629	747	865	1,180	1,506	1,180	1,506
自适应逻辑模块 (ALM)	61,510	83,730	101,620	118,730	181,790	217,080	250,540	339,620	427,200	339,620	427,200
寄存器	246,040	334,920	406,480	474,920	727,160	868,320	1,002,160	1,358,480	1,708,800	1,358,480	1,708,800
M20K 存储器模块	440	588	750	891	1,438	1,800	2,133	2,423	2,713	2,423	2,713
M20K 存储器 (Mb)	9	11	15	17	28	35	42	47	53	47	53
MLAB 存储器 (Mb)	1.0	1.8	2.4	2.8	4.3	5.0	5.7	9.2	12.7	9.2	12.7
硬核单精度浮点乘法器/加法器	156/156	191/191	830/830	985/985	1,368/1,368	1,523/1,523	1,688/1,688	1,518/1,518	1,518/1,518	1,518/1,518	1,518/1,518
18 x 19 乘法器	312	382	1,660	1,970	2,736	3,046	3,376	3,036	3,036	3,036	3,036
Peak 定点性能 (GMACS) ¹	343	420	1,826	2,167	3,010	3,351	3,714	3,340	3,340	3,340	3,340
Peak 定点性能 (GFLOPS)	140	172	747	887	1,231	1,371	1,519	1,366	1,366	1,366	1,366
全局时钟网络	32	32	32	32	32	32	32	32	32	32	32
局域时钟	8	8	8	8	8	8	16	16	16	16	16
支持的 I/O 电压电平 (V)	1.2, 1.25, 1.35, 1.8, 2.5, 3.0 3 V I/O pins only: 3 V LVTTTL, 2.5 V CMOS										
支持的 I/O 标准	DDR and LVDS I/O pins: POD12, POD10, Differential POD12, Differential POD10, LVDS, RSDS, mini-LVDS, LVPECL All I/Os: 1.8 V CMOS, 1.5 V CMOS, 1.2 V CMOS, SSTL-135, SSTL-125, SSTL-18 (I and II), SSTL-15 (I and II), SSTL-12, HSTL-18 (I and II), HSTL-15 (I and II), HSTL-12 (I and II), HSUL-12, Differential SSTL-135, Differential SSTL-125, Differential SSTL-18 (I and II), Differential SSTL-15 (I and II), Differential HSTL-12, Differential HSTL-18 (I and II), Differential HSTL-15 (I and II), Differential HSUL-12 (I and II), Differential HSUL-12										
最大 LVDS 通道 (1.6 G)	120	120	168	168	222	324	270	384	384	312	312
最大用户 I/O 管脚	288	288	384	384	492	696	696	768	768	624	624
收发器数量 (17.4 Gbps)	12	12	24	24	36	48	48	96	96	72	72
收发器数量 (25.78 Gbps)	-	-	-	-	-	-	-	-	-	6	6
PCI Express 硬核 IP 模块 (3.0 x8)	1	1	2	2	2	2	2	4	4	4	4
最大 3 V I/O 管脚	48	48	48	48	48	48	48	-	-	-	-
支持的存储器件	DDR4, DDR3, DDR2, QDR IV, QDR II+, QDR II+ Xtreme, LPDDR3, LPDDR2, RDRAM 3, RDRAM II, LDRAM II, HMC										

封装选项²和 I/O 管脚³: 通用 I/O (GPIO) 数量, 高电压 I/O 数量, LVDS 对⁴和收发器数量

U19	U484 管脚 (19 mm)	192, 48, 72, 6	192, 48, 72, 6	-	-	-	-	-	-	-	-
F27	F672 管脚 (27 mm)	240, 48, 96, 12	240, 48, 96, 12	240, 48, 96, 12	240, 48, 96, 12	-	-	-	-	-	-
F29	F780 管脚 (29 mm)	288, 48, 120, 12	288, 48, 120, 12	360, 48, 156, 12	360, 48, 156, 12	360, 48, 156, 12	-	-	-	-	-
F34	F1152 管脚 (35 mm)	-	-	384, 48, 168, 24	384, 48, 168, 24	492, 48, 222, 24	492, 48, 222, 24	492, 48, 222, 24	504, 0, 252, 24	504, 0, 252, 24	-
F35	F1152 管脚 (35 mm)	-	-	384, 48, 168, 24	384, 48, 168, 24	396, 48, 174, 36	396, 48, 174, 36	396, 48, 174, 36	-	-	-
KF40	F1517 管脚 (40 mm)	-	-	-	-	-	696, 96, 324, 36	696, 96, 324, 36	-	-	-
NF40	F1517 管脚 (40 mm)	-	-	-	-	-	588, 48, 270, 48	588, 48, 270, 48	600, 0, 300, 48	600, 0, 300, 48	-
RF40	F1517 管脚 (40 mm)	-	-	-	-	-	-	-	342, 0, 154, 66	342, 0, 154, 66	-
NF45	F1932 管脚 (45 mm)	-	-	-	-	-	-	-	768, 0, 384, 48	768, 0, 384, 48	-
SF45	F1932 管脚 (45 mm)	-	-	-	-	-	-	-	624, 0, 312, 72	624, 0, 312, 72	624, 0, 312, 72
UF45	F1932 管脚 (45 mm)	-	-	-	-	-	-	-	480, 0, 240, 96	480, 0, 240, 96	-

注释:

1. 定点性能假设使用预加器。
2. 除了 0.8 mm 间距的 U19 (U484) 以外, 所有封装都是 1.0 mm 间距的球栅阵列。
3. 每种封装的一部分管脚用于 3.3 V 和 2.5 V 接口。
4. 每个 LVDS 对可配置成差分输入或差分输出。
5. 某些封装可能不会外合 (bond out) 所有的 PCI Express 硬核 IP 模块。

6. 所有数据在印刷时都是正确的, 可能会随时更改, 恕不另行通知。有关最新的信息, 请访问 www.intel.cn/fpga。

192, 48, 72, 6 数字表示 GPIO 数量, 高电压 I/O 数量, LVDS 对和收发器数量。

表示管脚移植。

英特尔 Arria 10 SoC 特性

请查看第 57 页上的器件订购码。

产品系列	SX 160	SX 220	SX 270	SX 320	SX 480	SX 570	SX 660	
资源	部品编号参考	10AS016	10AS022	10AS027	10AS032	10AS048	10AS057	10AS066
	LE (K)	160	220	270	320	480	570	660
	系统逻辑单元 (K)	210	288	354	419	629	747	865
	ALM	61,510	83,730	101,620	118,730	181,790	217,080	250,540
	寄存器	246,040	334,920	406,480	474,920	727,160	868,320	1,002,160
	M20K 存储器模块	440	588	750	891	1,438	1,800	2,133
	M20K 存储器 (Mb)	9	11	15	17	28	35	42
	MLAB 存储器 (Mb)	1.0	1.8	2.4	2.8	4.3	5.0	5.7
	硬核单精度浮点乘法器/加法器	156/156	191/191	830/830	985/985	1,368/1,368	1,523/1,523	1,688/1,688
	18 x 19 乘法器	312	382	1,660	1,970	2,736	3,046	3,376
	Peak 定点性能 (GMACS) ¹	343	420	1,826	2,167	3,010	3,351	3,714
	Peak 浮点性能 (GFLOPS)	140	172	747	887	1,231	1,371	1,519
时钟、最大 I/O 管脚和体系结构特性	全局时钟网络	32	32	32	32	32	32	32
	局域时钟	8	8	8	8	8	8	16
	支持的 I/O 电压电平 (V)	1.2, 1.25, 1.35, 1.8, 2.5, 3.0						
	支持的 I/O 标准	3 V I/O pins only: 3 V LVTTTL, 2.5 V CMOS						
		DDR and LVDS I/O pins: POD12, POD10, Differential POD12, Differential POD10, LVDS, RSDS, mini-LVDS, LVPECL						
		All I/Os: 1.8 V CMOS, 1.5 V CMOS, 1.2 V CMOS, SSTL-135, SSTL-125, SSTL-18 (1 and II), SSTL-15 (I and II), SSTL-12, HSTL-18 (I and II), HSTL-15 (I and II), HSTL-12 (I and II), HSUL-12, Differential SSTL-135, Differential SSTL-125, Differential SSTL-18 (I and II), Differential SSTL-15 (I and II), Differential SSTL-12, Differential HSTL-18 (I and II), Differential HSTL-15 (I and II), Differential HSTL-12 (I and II), Differential HSUL-12						
	最大 LVDS 通道 (1.6 G)	120	120	168	168	222	270	270
	最大用户 I/O 管脚	288	288	384	384	492	696	696
	收发器数量 (17.4 Gbps)	12	12	24	24	36	48	48
	收发器数量 (25.78 Gbps)	-	-	-	-	-	-	-
PCI Express 硬核 IP 模块 (3.0 x8)	1	1	2	2	2	2	2	
最大 3 V I/O 管脚	48	48	48	48	48	48	48	
支持的存储器件	DDR4, DDR3, DDR2, QDR IV, QDR II+, QDR II+ Xtreme, LPDDR3, LPDDR2, RDRAM 3, RDRAM II, LDRAM II, HMC							

封装选项²和 I/O 管脚³: 通用 I/O (GPIO) 数量, 高电压 I/O 数量, LVDS 对⁴和收发器数量

U19	U484 管脚 (19 mm)	192, 48, 72, 6	192, 48, 72, 6	-	-	-	-	-
F27	F672 管脚 (27 mm)	240, 48, 96, 12	240, 48, 96, 12	240, 48, 96, 12	240, 48, 96, 12	-	-	-
F29	F780 管脚 (29 mm)	288, 48, 120, 12	288, 48, 120, 12	360, 48, 156, 12	360, 48, 156, 12	360, 48, 156, 12	-	-
F34	F1152 管脚 (35 mm)	-	-	384, 48, 168, 24	384, 48, 168, 24	492, 48, 222, 24	492, 48, 222, 24	492, 48, 222, 24
F35	F1152 管脚 (35 mm)	-	-	384, 48, 168, 24	384, 48, 168, 24	396, 48, 174, 36	396, 48, 174, 36	396, 48, 174, 36
KF40	F1517 管脚 (40 mm)	-	-	-	-	-	696, 96, 324, 36	696, 96, 324, 36
NF40	F1517 管脚 (40 mm)	-	-	-	-	-	588, 48, 270, 48	588, 48, 270, 48

注释:

1. 定点性能假设使用预加器。
2. 除了 0.8 mm 间距的 U19 (U484) 以外, 所有封装都是 1.0 mm 间距的球栅阵列。
3. 每种封装的一部分管脚用于 3.3 V 和 2.5 V 接口。
4. 每个 LVDS 对可配置成差分输入或差分输出。
5. 某些封装可能不会外合 (bond out) 所有的 PCI Express 硬核 IP 模块。
6. 所有数据在印刷时都是正确的, 可能会随时更改, 恕不另行通知。有关最新的信息, 请访问 www.intel.cn/fpga。

192, 48, 72, 6 数字表示 GPIO 数量, 高电压 I/O 数量, LVDS 对和收发器数量。
表示管脚移植。

产品系列	硬核处理器系统 (HPS)
处理器	双核 Arm Cortex-A9 MPCore 处理器
处理器最大频率	1.2 - 1.5 GHz ¹
处理器高速缓存和协处理器	<ul style="list-style-type: none"> • L1 指令高速缓存 (32 KB) • L1 数据高速缓存 (32 KB) • 共享的 Level 2 高速缓存 (512 KB) • FPU 单精度和双精度 • ARM Neon 媒体引擎 • ARM CoreSight 调试和跟踪技术 • 侦测控制单元 (SCU) • 加速一致性端口 (ACP)
Scratch pad RAM	256 KB
HPS DDR 存储器	DDR4 和 DDR3 (高达 64 bit, 具有 ECC)
DMA 控制器	8 通道
EMAC	3X 集成 DMA 的 10/100/1000 EMAC
USB OTG 控制器	2X 集成 DMA 的 USB OTG
UART 控制器	2X UART 16550 兼容
SPI 控制器	4X SPI
I ² C 控制器	5X I ² C
Quad SPI 闪存控制器	1X SIO, DIO, QIO SPI 闪存支持
SD/SDIO/MMC 控制器	1X 支持 DMA 和 CE-ATA 的 eMMC 4.5
NAND 闪存控制器	<ul style="list-style-type: none"> • 1X ONFI 1.0 或更新版本 • 8 和 16 bit 支持
通用计时器	7X
软件可编程的 GPIO	最多 54 个 GPIO
直接共享的 I/O	48 个 I/O, 将 HPS 外设直接连接到 I/O
看门狗计时器 (watchdog timer)	4X
安全	安全引导, AES 和安全散列算法

注释:

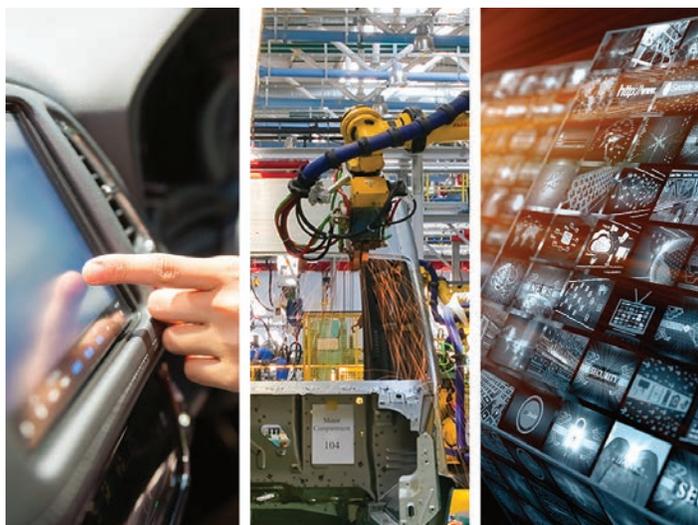
1. 具有过驱动特性。

英特尔 Cyclone 10 FPGA 概述

intel.cn/cyclone10

与前几代英特尔 Cyclone FPGA 相比，英特尔 Cyclone 10 FPGA 可节省更多的成本和功耗。通过基于 12.5G 收发器的功能、1.4 Gbps LVDS 和 1,866 Mbps DDR3 SDRAM，英特尔 Cyclone 10 GX FPGA 可为用户提供高带宽，并且具有在低成本 FPGA 中包含硬核浮点 DSP 模块的特性。英特尔 Cyclone 10 LP 器件提供低静态功耗、成本优化的功能。

- 英特尔 Cyclone 10 GX FPGA 针对高带宽进行了优化[†]
- 英特尔 Cyclone 10 LP FPGA 针对功耗和成本敏感的应用进行了优化

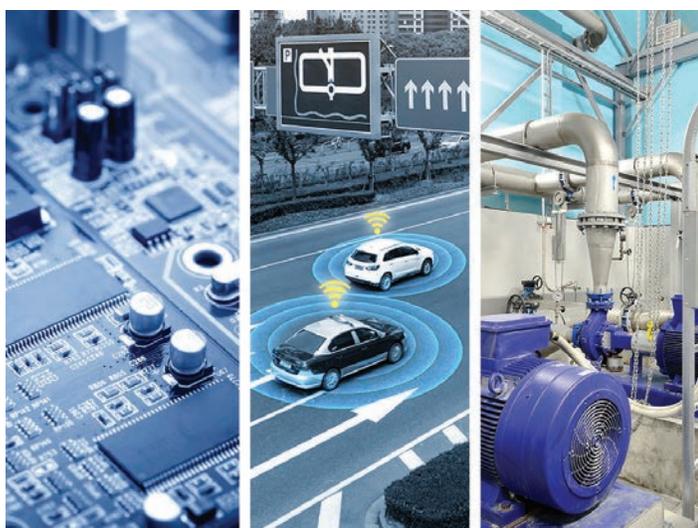


英特尔 Cyclone 10 GX FPGA

- 低成本 12.5 Gbps 收发器
- 1,866 Mbps 72 位宽 DDR3 SDRAM 接口
- 1.4 Gbps LVDS
- 业界首款具有硬核浮点模块的低成本 FPGA

GX 应用

- 嵌入式视觉相机
- 工业机器人
- 机器视觉
- 可编程逻辑控制器
- 专业视听系统



英特尔 Cyclone 10 LP FPGA

- 针对功耗敏感的应用进行的设计
- 简化的核心电源要求
- 高 I/O 数量与封装密度比率
- 嵌入式 Nios II 软核处理器支持

LP 应用

- I/O 扩展
 - 接口连接
 - 芯片到芯片桥接
 - 传感器融合
- 工业马达控制

[†]相比上一代 Cyclone FPGA，成本比较基于标价。测试在特定系统中对特定测试中的组件性能进行测量。硬件、软件或者配置上的不同都将影响实际性能。当您考虑购买时，请进行多方咨询以评估性能。关于性能和基准结果的更多信息，请访问 www.intel.cn/benchmarks。

英特尔 Cyclone 10 GX FPGA 特性

请查看第 58 页上的器件订购码。

产品系列	10CX085	10CX105	10CX150	10CX220	
资源	逻辑单元 (LE) ¹	85,000	104,000	150,000	220,000
	自适应逻辑模块 (ALM)	31,000	38,000	54,770	80,330
	ALM 寄存器	124,000	152,000	219,080	321,320
	M20K 存储器模块	291	382	475	587
	M20K 存储器容量 (Kb)	5,820	7,640	9,500	11,740
	MLAB 存储器容量 (Kb)	653	799	1,152	1,690
	精度可调数字信号处理 (DSP) 模块	84	125	156	192
	18 x 19 乘法器	168	250	312	384
	Peak 定点性能 (GMACS) ²	151	225	281	346
	Peak 浮点性能 (GFLOPS) ³	59	88	109	134
I/O 和体系结构特性	全局时钟网络	32	32	32	32
	局域时钟	8	8	8	8
	最大用户 I/O 管脚	192	284	284	284
	最大 LVDS 对 1.4 Gbps (RX 或 TX)	72	118	118	118
	最大收发器数量 (12.5 Gbps)	6	12	12	12
	最大 3 V I/O 管脚	48	48	48	48
	PCI Express 硬核 IP 模块 (2.0 x4) ⁴	1	1	1	1
	支持的存储器件	DDR3, DDR3L, LPDDR3			

封装选项和 I/O 管脚：通用 I/O (GPIO) 数量，3V I/O 数量，LVDS 对，收发器总数⁵

U484 管脚 (19 mm x 19 mm, 0.8 mm 间距)	188, 48, 70, 6	188, 48, 70, 6	188, 48, 70, 6	188, 48, 70, 6
F672 管脚 (27 mm x 27 mm, 1.0 mm 间距)	192, 48, 72, 6	236, 48, 94, 10	236, 48, 94, 10	236, 48, 94, 10
F780 管脚 (29 mm x 29 mm, 1.0 mm 间距)		284, 48, 118, 12	284, 48, 118, 12	284, 48, 118, 12

注释：

- 英特尔 FPGA 中的 LE 数量和 Intel 产品是可比的，同竞争性 FPGA 相比是保守的。
- 定点性能假设使用预加器。
- 浮点性能是 IEEE-754 兼容单精度。
- U484 封装中的 Hard PCI Express IP core x2。
- 每个 LVDS 对都能够配置成一个差分输入或者一个差分输出。
- 每种封装的一部分管脚用于高电压，3.0 V 和 2.5 V 接口。
- 所有数据在印刷时都是正确的，可能会随时更改，恕不另行通知。关于最新信息，请访问 www.intel.cn/fpga。

284,48,118,12 数字表示 GPIO 数量，3V I/O 数量，LVDS 对和收发器总数量。

表示管脚移植路径。

英特尔 Cyclone 10 LP FPGA 特性

请查看第 58 页上的器件订购码。

产品系列		10CL006	10CL010	10CL016	10CL025	10CL040	10CL055	10CL080	10CL120
资源	逻辑单元 (LE) ¹	6,000	10,000	16,000	25,000	40,000	55,000	80,000	120,000
	M9K 存储器模块	30	46	56	66	126	260	305	432
	M9K 存储器容量 (Kb)	270	414	504	594	1,134	2,340	2,745	3,888
	DSP 模块 (18 x 18 乘法器)	15	23	56	66	126	156	244	288
	锁相环 (PLL)	2	2	4	4	4	4	4	4
I/O 和体系结构特性	全局时钟网络	10	10	20	20	20	20	20	20
	最大用户 I/O 管脚	176	176	340	150	325	321	423	525
	最大 LVDS 通道	65	65	137	52	124	132	178	230

封装选项和 I/O 管脚：通用 I/O (GPIO) 数量，LVDS 对²

E144 管脚 (22 mm x 22mm, 0.5 mm 间距)	88, 22	88, 22	78, 19	76, 18					
M164 管脚 (8 mm x 8 mm, 0.5 mm 间距)		101, 26	87, 22						
U256 管脚 (14 mm x 14 mm, 0.8 mm 间距)	176, 65	176, 65	162, 53	150, 52					
U484 管脚 (19 mm x 19 mm, 0.8 mm 间距)			340, 137		325, 124	321, 132	289, 110		
F484 管脚 (23 mm x 23 mm, 1.0 mm 间距)			340, 137		325, 124	321, 132	289, 110	277, 103	
F780 管脚 (29 mm x 29 mm, 1.0 mm 间距)							423, 178	525, 230	

注释：

- 英特尔 FPGA 中的 LE 数量和 Intel 产品是可比的，同竞争性 FPGA 相比是保守的。
- 包括专用以及仿真 LVDS 对。
- 所有数据在印刷时都是正确的，可能会随时更改，恕不另行通知。关于最新信息，请访问 www.intel.cn/fpga。

71, 22 数字表示 GPIO 数量，LVDS 对数量。

表示管脚移植路径。

英特尔 MAX 10 FPGA 概述

intel.cn/max10

英特尔 MAX 10 FPGA 具有先进的处理能力，是一款低成本，小型化，具备瞬时接通功能的可编程逻辑器件，是一款革命性的非易失集成器件。

英特尔 MAX 10 FPGA 采用了 TSMC 的 55 nm 闪存技术制造，支持瞬时接通配置，因此，能够迅速控制上电或者系统中其他组件的初始化。器件具备 FPGA 所有特性，例如：DSP、模拟功能、Nios II Gen2 嵌入式软核处理器和存储控制器等。

英特尔 MAX 10 FPGA 具有成熟可靠的 FPGA 功能，对多种大批量低成本应用进行了优化，包括以下几个方面：

汽车



- 采用了 TSMC 的 55 nm 大容量闪存工艺制造，满足汽车工业严格的安全和质量要求
- 集成闪存提供了瞬时接通功能，适合需要快速启动的应用，例如：高级辅助驾驶系统 (ADAS) 和信息娱乐显示中的后视摄像机
- 适用于电动汽车 (EV) 的基于 FPGA 的信号处理加速器，例如：电机控制、电池管理和电源转换等

工业



- 小封装，提高了设计安全性和可靠性，并且降低了系统成本
- 精确的环境状态检测以及高效的实时控制功能，适合电机控制、I/O 模组和物联网 (IoT) 应用
- 单芯片，支持多种工业以太网协议和机器到机器 (M2M) 通信

通信



- 模拟功能实现电路板环境检测，支持在一个器件中集成上电时序和系统监视电路
- 数量较多的高速 I/O 以及通过 Nios II 软核处理器实现基于软件的系统管理，在高级可靠的单芯片系统控制器中集成了电路板管理功能

英特尔 MAX 10 FPGA 特性

请查看第 58 页上的器件订购码。

产品系列	10M02	10M04	10M08	10M16	10M25	10M40	10M50
LE (K)	2	4	8	16	25	40	50
模块存储器 (Kb)	108	189	378	549	675	1,260	1,638
用户闪存 ¹ (KB)	12	16 – 156	32 – 172	32 – 296	32 – 400	64 – 736	64 – 736
18 x 18 乘法器	16	20	24	45	55	125	144
PLL ²	1, 2	1, 2	1, 2	1, 4	1, 4	1, 4	1, 4
内部配置	Single	Dual	Dual	Dual	Dual	Dual	Dual
模数转换器 (ADC), 温度感应二极管 (TSD) ³	-	1, 1	1, 1	1, 1	2, 1	2, 1	2, 1
外部存储器接口 (EMIF)	Yes ⁴	Yes ⁴	Yes ⁴	Yes ⁵	Yes ⁵	Yes ⁵	Yes ⁵

封装选项和 I/O 管脚：功能集合选项，GPIO，真 LVDS 发送器⁹/接收器⁹

V36 (D) ⁶	WLCSP (3 mm, 0.4 mm 间距)	C, 27, 3/10	-	-	-	-	-	-
V81 (S)	WLCSP (4 mm, 0.4 mm 间距)			L, 58, 7/25				
V81 (D) ⁷	WLCSP (4 mm, 0.4 mm 间距)	-	-	C/F, 56, 7/25	-	-	-	-
Y180 (S)	WLCSP (6x5 mm, 0.35 mm 间距)				L, 125, 10/53			
E144 (S) ⁶	EQFP (22 mm, 0.5 mm 间距)	C, 101, 7/45	C/A, 101, 10/41	C/A, 101, 10/41	C/A, 101, 10/41	C/A, 101, 10/41	C/A, 101, 10/42	C/A, 101, 10/42
M153 (S)	MBGA (8 mm, 0.5 mm 间距) ⁸	C, 112, 9/49	C/A, 112, 9/49	C/A, 112, 9/49	-	-	-	-
U169 (S)	UBGA (11 mm, 0.8 mm 间距)	C, 130, 9/58	C/A, 130, 9/58	C/A, 130, 9/58	C/A, 130, 9/58	-	-	-
U324 (S)	UBGA (15 mm, 0.8 mm 间距)	C, 246, 15/114	C/A, 246, 15/114	C/A, 246, 15/114	C/A, 246, 15/114			
U324 (D)	UBGA (15 mm, 0.8 mm 间距)	C, 160, 9/73	C/A, 246, 15/114	C/A, 246, 15/114	C/A, 246, 15/114	-	-	-
F256 (D)	FBGA (17 mm, 1.0 mm 间距)	-	C/A, 178, 13/80					
F484 (D)	FBGA (23 mm, 1.0 mm 间距)	-	-	C/A, 250, 15/116	C/A, 320, 22/151	C/A, 360, 24/171	C/A, 360, 24/171	C/A, 360, 24/171
F672 (D)	FBGA (27 mm, 1.0 mm 间距)	-	-	-	-	-	C/A, 500, 30/241	C/A, 500, 30/241

注释：

1. 额外用户闪存的可用性取决于配置选项。
2. 可用的 PLL 数取决于封装选项。
3. ADC 或 TSD 的可用性根据封装类型的不同而不同。管脚较少的封装不访问 ADC 硬核 IP。
4. 仅 SRAM。
5. SRAM、DDR3 SDRAM、DDR2 SDRAM 或 LPDDR2。
6. “D” = 双电源 (1.2 V/2.5 V)，“S” = 单电源 (3.3 V 或 3.0 V)。
7. V81 封装不支持模拟功能集合。10M08 V81 F 器件支持带 RSU 的双映像。
8. “Easy PCB” 使用 0.8 mm PCB 设计规则。
9. 底部 bank 上的某些 LVDS 通道可配置成 TX 或 RX，请参考英特尔 MAX 10 High-Speed LVDS I/O User Guide 来了解详细信息。
10. 所有数据在印刷时都是正确的，可能会随时更改，恕不另行通知。有关最新的信息，请访问 www.intel.cn/fpga。

C, 27, 3/7 表示功能集合选项，GPIO 数量和 LVDS 发送器或接收器数量。功能集合选项：
C = 紧凑(单映像)，F = 闪存(带有 RSU 的双映像)，A = 模拟(模拟功能模块)。
每个都有增添的数量。
■ 表示管脚移植。

英特尔 eASIC 器件概述

intel.cn/easic

英特尔 eASIC 器件是结构化 ASIC，一种介于 FPGA 与标准单元 ASIC 的中间技术，相比 FPGA，它的单位成本更低、功耗更低。相比标准单元 ASIC，这些器件提供更快的上市时间和更低的一次性工程成本。全新的英特尔 eASIC N5X 器件 (曾用代号 Diamond Mesa) 包含一个硬核处理器系统和安全器件管理器，与英特尔 FPGA 兼容以扩展英特尔的逻辑产品系列。

英特尔 eASIC N5X 器件

- 16 nm 工艺
- 高达 8000 万个等效 ASIC 门
- 250 Mb 的真双端口存储器
- 32.44 Gbps 高速收发器
- 四核 Arm Cortex-A53 硬核处理器系统

英特尔 eASIC N3XS 器件

- 28 nm 工艺
- 高达 5200 万个等效 ASIC 门
- 124 Mb 的真双端口存储器
- 28 Gbps 高速收发器

英特尔 eASIC N3X 器件

- 28 nm
- 高达 500 万个等效逻辑门
- 高达 15.049 Kb 的真双端口存储器
- 多达 18 个 12.5 Gbps 高速收发器

英特尔 eASIC N5X 器件特性

产品系列	N5X007	N5X015	N5X024	N5X047	N5X088
eCells (M) ¹	0.70	1.47	2.38	4.65	8.83
等效 ASIC 门 (M)	7	1.5	2.4	4.7	8.8
M10K 存储器	1752	3,684	6,004	11,780	22,372
M10K 存储器 (Mb)	17.94	37.72	61.48	120.63	229.09
128b 寄存器文件	12,488	26,180	42,560	82,992	157,640
128b 寄存器文件 (Mb)	1.6	3.35	5.45	10.62	20.18
安全设备管理器	安全数据管理器 AES-256/SHA-256 比特流加密/认证, ECDSA 256/384 引导代码认证, 侧通道攻击保护; 三个独立的用户根密钥—供应商认证引导 (VAB), 安全数据目标存储 (SDOS), 基于时间和优先级的密钥吊销				
硬核处理器系统	集成 32 KB I/D 高速缓存, 高达 1.5 GHz 的四核 64 位 Arm Cortex-A53, NEON 处理器, 1 MB L2 高速缓存, 直接存储器访问 (DMA), 系统存储器管理单元, 高速缓存一致性单元, DDR4/LPDDR4/LPDDR4x 的硬核存储器控制器, USB 2.0x2, 1G EMAC x3, UART x2, 串行外设接口 (SPI) x4, I2C x5, 通用计时器 x7, 看门狗计时器 x4				
SoC I/O EMIF / 管脚复用 / 专用	140 / 48 / 24	140 / 48 / 24	140 / 48 / 24	140 / 48 / 24	140 / 48 / 24
最大 GPIO	416	560	682	682	1114
收发器 32	16	24	32	64	80

封装示例 – 可根据应用程序要求对封装进行定制

FC676, FC1085 (27x27 mm)	Yes	–	–	–	–
FC780, FC1221 (29x29 mm)	Yes	Yes	–	–	–
FC896, FC1440 (31x31 mm)	Yes	Yes	Yes	–	–
FC1152 (35x35 mm)	Yes	Yes	Yes	–	–
FC1517 (40x40 mm)	–	Yes	Yes	Yes	Yes
FC1760 (42.5x42.5 mm)	–	–	Yes	Yes	Yes
FC1932 (45x45 mm)	–	–	–	–	Yes
FC2205 (47.5x47.5 mm)	–	–	–	–	Yes
FC2397 (50x50 mm)	–	–	–	–	Yes

注释:

1. eCell 可配置成逻辑、加法器和/或寄存器, 大致等同于一个 4-input I 逻辑单元容量。

英特尔 eASIC N3XS 器件特性

产品系列	N3XSTe3	N3XSTe5	N3XSTe9	N3XSTe11	N3XSTe15
等效 eCell (K)	410	1,040	1,558	3,863	5,262
等效 ASIC 门 (M)	4	10	16	39	52
LCell	556,800	1,412,880	2,115,840	5,247,840	7,147,920
ACell	172,800	438,480	656,640	1,628,640	2,218,320
eDFF	230,400	584,640	875,520	2,171,520	2,957,760
bRAM18K 模块 (18 Kbit size)	456	1,176	1,776	4,446	6,084
bRAM18K (Kbits)	8,405	21,676	32,735	81,949	112,140
Regfile2K 模块 (2 Kbit size)	450	1,161	1,751	4,431	5,977
Regfile2K (Kbits)	922	2,378	3,607	9,075	12,241
总存储器 (Kbits)	9,327	24,054	36,342	91,023	124,381
PLL	6	12	14	20	24
MGIO 16 (16.3 Gbps)	8	12	32	24	32
MGIO 28 (28 Gbps)	0	0	0	24	32
传统 I/O	62	62	62	62	62
高速 I/O	232	372	522	738	882

封装示例 - 可根据应用程序要求对封装进行定制

CS484	Yes	-	-	-	-
FC484	Yes	Yes	-	-	-
FC529	-	Yes	Yes	-	-
FC572	Yes	Yes	Yes	-	-
FC676	Yes	Yes	Yes	Yes	-
FC780	-	Yes	Yes	Yes	Yes
FC1152	-	-	Yes	Yes	Yes
FC1517	-	-	-	-	Yes

英特尔 eASIC N3X 器件特性

产品系列	N3XT 500
eCells	503,424
eDFFs	346,104
Full Adders	503,424
bRAM Kbits	15,409
bRAM blocks	1,672
PLL	16
DLL	42
MGIO-T	18 (12.5 Gbps)

封装示例 – 可根据应用程序要求对封装进行定制

CS160 (7x11 mm)	4/30
FC484 (23 mm)	8/316
FC672 (27 mm)	8/316
FC780 (29 mm)	14/336
FC896 (31 mm)	18/336
FC1152 (35 mm)	18/392

Arria V FPGA 和 SoC 特性

请查看第 59 页上的器件订购码。

产品系列	Arria V GX FPGA ¹								Arria V GT FPGA ¹				Arria V GZ FPGA ¹				Arria V SX SoC ¹		Arria V ST SoC ¹	
	5AGXA1	5AGXA3	5AGXA5	5AGXA7	5AGXB1	5AGXB3	5AGXB5	5AGXB7	5AGTC3	5AGTC7	5AGTD3	5AGTD7	5AGZE1	5AGZE3	5AGZE5	5AGZE7	5ASXB3	5ASXB5	5ASTD3	5ASTD5
LE (K)	75	156	190	242	300	362	420	504	156	242	362	504	220	360	400	450	350	462	350	462
ALM	28,302	58,900	71,698	91,680	113,208	136,880	158,491	190,240	58,900	91,680	136,880	190,240	83,020	135,840	150,960	169,800	132,075	174,340	132,075	174,340
寄存器	113,208	235,600	286,792	366,720	452,832	547,520	633,964	760,960	235,600	366,720	547,520	760,960	332,080	543,360	603,840	679,200	528,300	697,360	528,300	697,360
M10K 存储器模块	800	1,051	1,180	1,366	1,510	1,726	2,054	2,414	1,051	1,366	1,726	2,414	-	-	-	-	1,729	2,282	1,729	2,282
M20K 存储器模块	-	-	-	-	-	-	-	-	-	-	-	-	585	957	1,440	1,700	-	-	-	-
M10K 存储器 (Kb)	8,000	10,510	11,800	13,660	15,100	17,260	20,540	24,140	10,510	13,660	17,260	24,140	-	-	-	-	17,290	22,820	17,290	22,820
M20K 存储器 (Kb)	-	-	-	-	-	-	-	-	-	-	-	-	11,700	19,140	28,800	34,000	-	-	-	-
MLAB 存储器 (Kb)	463	961	1,173	1,448	1,852	2,098	2,532	2,906	961	1,448	2,098	2,906	2,594	4,245	4,718	5,306	2,014	2,658	2,014	2,658
精度可调 DSP 模块	240	396	600	800	920	1,045	1,092	1,156	396	800	1,045	1,156	800	1,044	1,092	1,139	809	1,090	809	1,090
18 x 18 乘法器	480	792	1,200	1,600	1,840	2,090	2,184	2,312	792	1,600	2,090	2,312	1,600	2,088	2,184	2,278	1,618	2,180	1,618	2,180
处理器内核 (Arm Cortex-A9)	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	Dual	Dual	Dual	Dual
最大 CPU 时钟频率 (GHz)	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	1.05 ²	1.05 ²	1.05 ²	1.05 ²
全局时钟网络	16	16	16	16	16	16	16	16	16	16	16	16	16	16	16	16	16	16	16	16
PLL ³ (FPGA)	10	10	12	12	12	12	16	16	10	12	12	16	20	20	24	24	14	14	14	14
PLL (HPS)	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	3	3	3	3
支持的 I/O 电压电平 (V)	1.2, 1.5, 1.8, 2.5, 3.0, 3.3 ⁴																			
支持的 I/O 标准	LVTTTL, LVCMOS, PCI, PCI-X, LVDS, mini-LVDS, RSDS, LVPECL, SSTL-18 (I and II), SSTL-15 (I and II), SSTL-2 (I and II), HSTL-18 (I and II), HSTL-15 (I and II), HSTL-12 (I and II), Differential SSTL-18 (I and II), Differential SSTL-15 (I and II), Differential SSTL-2 (I and II), Differential HSTL-18 (I and II), Differential HSTL-15 (I and II), Differential HSTL-12 (I and II), Differential HSUL-12																			
最大 LVDS 对 (接收器/收发器)	80/67	80/67	136/120	136/120	176/160	176/160	176/160	176/160	80/70	136/120	176/160	176/160	108/99	108/99	168/166	168/166	136/120	136/120	136/120	136/120
收发器数量 (6.5536 Gbps)	9	9	24	24	24	24	36	36	3	6	6	6	-	-	-	-	30	30	30	30
收发器数量 (10.3125 Gbps) ⁵	-	-	-	-	-	-	-	-	4	12	12	20	-	-	-	-	-	-	16	16
收发器数量 (12.5 Gbps)	-	-	-	-	-	-	-	-	-	-	-	-	24	24	36	36	-	-	-	-
PCI Express 硬核 IP 模块 (2.0 x4)	1	1	2	2	2	2	2	2	1	2	2	2	-	-	-	-	2	2	2	2
PCI Express 硬核 IP 模块 (2.0 x8, 3.0)	-	-	-	-	-	-	-	-	-	-	-	-	1	1	1	1	-	-	-	-
GPIO (FPGA)	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	540	540	540	540
GPIO (HPS)	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	208	208	208	208
硬核存储控制器 ⁶ (FPGA)	2	2	4	4	4	4	4	4	2	4	4	4	-	-	-	-	3	3	3	3
硬核存储控制器 (HPS)	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	1	1	1	1
支持的存储器件	DDR3, DDR2, DDR II+ ⁷ , QDR II, QDR II+, RLD RAM II, RLD RAM 3 ⁸ , LPDDR ⁷ , LPDDR2 ⁷																			

封装选项和 I/O 管脚：GPIO 数量和收发器数量

F672 管脚 (27 mm, 1.0 mm 间距)	336 9,0	336 9,0	336 9,0	336 9,0	-	-	-	-	336 3,4	-	-	-	-	-	-	-	-	-	-	-
H780 pin (29 mm, 1.0 mm 间距)	-	-	-	-	-	-	-	-	-	-	-	-	342 12	342 12	-	-	-	-	-	-
F896 管脚 (31 mm, 1.0 mm 间距)	416 9,0	416 9,0	384 18,0	384 18,0	384 18,0	384 18,0	-	-	416 3,4	384 6,8	384 6,8	-	-	-	-	-	250, 208 12+0	250, 208 12+0	250, 208 12+6	250, 208 12+6
F896 管脚 (31 mm, 1.0 mm 间距)	320 9,0	320 9,0	320 9,0	320 9,0	320 9,0	-	-	-	320 3,4	320 3,4	320 3,4	-	-	-	-	-	-	-	-	-
F1152 管脚 (35 mm, 1.0 mm 间距)	-	-	544 24,0	544 24,0	544 24,0	544 24,0	544 24,0	544 24,0	-	544 6,12	544 6,12	544 6,12	414 24	414 24	534 24	534 24	385, 208 18+0	385, 208 18+0	385, 208 18+8	385, 208 18+8
F1517 管脚 (40 mm, 1.0 mm 间距)	-	-	-	-	704 24,0	704 24,0	704 36,0	704 36,0	-	-	704 6,12	704 6,20	-	-	674 36	674 36	540, 208 30+0	540, 208 30+0	540, 208 30+16	540, 208 30+16

注释：

- 所有数据在印刷时都是正确的，可能会随时更改，恕不另行通知。有关最新的信息，请访问 www.intel.cn/fpga。
- 1.15 V 操作。
- PLL 数量包括通用小数分频 PLL 以及收发器小数分频 PLL。
- 对于 Arria V GZ 器件，3.3 V 兼容的 I/O 电压需要 3.0 V 电源。
- 一对 10 Gbps 收发器通道可以被配置成 3 个 6 Gbps 收发器通道。
- 支持 16 比特和 32 比特 ECC。
- 不以 Intel FPGA IP 的形式提供这些存储器接口。
- 该存储器接口仅用于 Arria V GZ 器件。

- 336** 对于 Arria V GX 和 GT 器件，上面的数字表示可以使用的用户 I/O 管脚以及下面的数字表示 6.5536 Gbps 和 10.3125 Gbps 收发器的数量。一对 10 Gbps 收发器通道可以配置成三个 6 Gbps 收发器通道。对于 Arria V GZ 器件，上面的数字表示可以使用的用户 I/O 管脚以及下面的数字表示 12.5 Gbps 收发器的数量。
- 250, 208** 上面的值表示可用的 FPGA 用户 I/O 管脚以及 HPS I/O 管脚；下面的值表示 6.5536 Gbps 加上 10.3125 Gbps 收发器的数量。
- 管脚移植 (相同的 V_{cc}、GND、ISP 和输入管脚)。用户 I/O 数量可能少于表中标出的管脚移植的数量。
- 只有使用多达 320 个 I/O 管脚，9 个 6.5536 Gbps 收发器数量 (Arria V GX 器件)，以及高达 4 个 10.3125 Gbps 收发器数量 (Arria V GT 器件) 才有可能管脚移植。

Cyclone V SoC 特性

请查看第 60 页上的器件订购码。

产品系列		Cyclone V SE SoC ¹				Cyclone V SX SoC ¹				Cyclone V ST SoC ¹		
		5CSEA2	5CSEA4	5CSEA5	5CSEA6	5CSXC2	5CSXC4	5CSXC5	5CSXC6	5CSTD5	5CSTD6	
资源	LE (K)	25	40	85	110	25	40	85	110	85	110	
	ALM	9,434	15,094	32,075	41,509	9,434	15,094	32,075	41,509	32,075	41,509	
	寄存器	37,736	60,376	128,300	166,036	37,736	60,376	128,300	166,036	128,300	166,036	
	M10K 存储器模块	140	270	397	557	140	270	397	557	397	557	
	M10K 存储器 (Kb)	1,400	2,700	3,970	5,570	1,400	2,700	3,970	5,570	3,970	5,570	
	MLAB 存储器 (Kb)	138	231	480	621	138	231	480	621	480	621	
	精度可调 DSP 模块	36	84	87	112	36	84	87	112	87	112	
	18 x 18 乘法器	72	168	174	224	72	168	174	224	174	224	
时钟、最大 I/O 管脚和体系结构特性	处理器内核 (Arm Cortex-A9)	Single or dual	Single or dual	Single or dual	Single or dual	Dual	Dual	Dual	Dual	Dual	Dual	
	最大 CPU 时钟频率 (MHz)	925	925	925	925	925	925	925	925	925	925	
	全局时钟网络	16	16	16	16	16	16	16	16	16	16	
	PLL ² (FPGA)	5	5	6	6	5	5	6	6	6	6	
	PLL (HPS)	3	3	3	3	3	3	3	3	3	3	
	支持的 I/O 电压电平 (V)	1.1, 1.2, 1.5, 1.8, 2.5, 3.3										
	支持的 I/O 标准	LVTTTL, LVCMOS, PCI, PCI-X, LVDS, mini-LVDS, RSDS, LVPECL, SSTL-18 (I and II), SSTL-15 (I and II), SSTL-2 (I and II), HSTL-18 (I and II), HSTL-15 (I and II), HSTL-12 (I and II), Differential SSTL-18 (I and II), Differential SSTL-15 (I and II), Differential SSTL-2 (I and II), Differential HSTL-18 (I and II), Differential HSTL-15 (I and II), Differential HSTL-12 (I and II), Differential HSUL-12, HiSpi, SLVS, Sub-LVDS										
	最大 LVDS 对 (接收器/收发器)	37/32	37/32	72/72	72/72	37/32	37/32	72/72	72/72	72/72	72/72	72/72
	收发器数量 (3.125 Gbps)	-	-	-	-	6	6	9	9	-	-	
	收发器数量 (6.144 Gbps)	-	-	-	-	-	-	-	-	9 ³	9 ³	
PCI Express 硬核 IP 模块 (1.0)	-	-	-	-	2	2	2 ⁴	2 ⁴	-	-		
PCI Express 硬核 IP 模块 (2.0)	-	-	-	-	-	-	-	-	2	2		
GPIO (FPGA)	145	145	288	288	145	145	288	288	288	288		
GPIO (HPS)	181	181	181	181	181	181	181	181	181	181		
硬核存储控制器 ⁵ (FPGA)	1	1	1	1	1	1	1	1	1	1		
硬核存储控制器 ⁵ (HPS)	1	1	1	1	1	1	1	1	1	1		
支持的存储器件	DDR3, DDR2, LPDDR2											

封装选项和 I/O 管脚：通用 I/O (GPIO) 数量和收发器数量

U484 管脚 (19 mm, 0.8 mm 间距)	66, 151 0	66, 151 0	66, 151 0	66, 151 0						
U672 管脚 (23 mm, 0.8 mm 间距)	145, 181 0	145, 181 0	145, 181 0	145, 181 0	145, 181 6	145, 181 6	145, 181 6	145, 181 6		
F896 管脚 (31 mm, 1.0 mm 间距)			288, 181 0	288, 181 0			288, 181 9	288, 181 9	288, 181 9	288, 181 9

注释：

- 所有数据在印刷时都是正确的，可能会随时更改，恕不另行通知。有关最新的信息，请访问 www.intel.cn/fpga。
- PLL 数量包括通用小数分频 PLL 以及收发器小数分频 PLL。
- 所显示的收发器数量用于 ≤ 5 Gbps。6 Gbps 通道数量支持取决于封装和通道使用情况。请参考 [Cyclone V Device Handbook Volume 2: Transceivers](#) 来获得相关指南。
- U672 封装中有一个 PCI Express 硬核 IP 模块。
- 支持 16 和 32 比特 ECC。

66, 151
0

上面的值表示可以使用的 FPGA 用户 I/O 管脚和 HPS I/O 管脚；下面的值表示 3.125 Gbps 或 5 Gbps 收发器数量。

管脚移植 (相同的 V_{cc}、GND、ISP 和输入管脚)。用户 I/O 管脚数量可能少于表中标出的管脚移植的数量。

对于 SoC：如果仅使用高达 138 GPIO，那么可以实现该管脚移植。

Cyclone IV FPGA 特性

请查看第 61 页上的器件订购码。

产品系列		Cyclone IV GX FPGA ¹							Cyclone IV E FPGA ¹								
		EP4CGX15	EP4CGX22	EP4CGX30	EP4CGX50	EP4CGX75	EP4CGX110	EP4CGX150	EP4CE6	EP4CE10	EP4CE15	EP4CE22	EP4CE30	EP4CE40	EP4CE55	EP4CE75	EP4CE115
资源	LE (K)	14	21	29	50	74	109	150	6	10	15	22	29	40	56	75	114
	M9K 存储器模块	60	84	120	278	462	666	720	30	46	56	66	66	126	260	305	432
	嵌入式存储器 (Kb)	540	756	1,080	2,502	4,158	5,490	6,480	270	414	504	594	594	1,134	2,340	2,745	3,888
	18 x 18 乘法器	0	40	80	140	198	280	360	15	23	56	66	66	116	154	200	266
时钟、最大 I/O 管脚和体系结构特性	全局时钟网络	20	20	20	30	30	30	30	10	10	20	20	20	20	20	20	20
	PLL	3	4	4	8	8	8	8	2	2	4	4	4	4	4	4	4
	支持的 I/O 电压电平 (V)	1.2, 1.5, 1.8, 2.5, 3.3															
	支持的 I/O 标准	LVTTTL, LVCMOS, PCI, PCI-X, LVDS, mini-LVDS, RSDS, LVPECL, SSTL-18 (I and II), SSTL-15 (I and II), SSTL-2 (I and II), HSTL-18 (I and II), HSTL-15 (I and II), HSTL-12 (I and II), Differential SSTL-18 (I and II), Differential SSTL-15 (I and II), Differential SSTL-2 (I and II), Differential HSTL-18 (I and II), Differential HSTL-15 (I and II), Differential HSTL-12 (I and II), Differential HSUL-12															
	仿真 LVDS 通道	9	40	40	73	73	139	139	66	66	137	52	224	224	160	178	230
	最大 LVDS 对, 840 Mbps (接收/发送)	7/7	14/14	14/14	49/49	49/49	59/59	59/59	-	-	-	-	-	-	-	-	-
	收发器数量 ² (2.5 Gbps/3.125 Gbps)	2/0	2, 0 / 4, 0	4, 0 / 0, 4 ³	0, 8	0, 8	0, 8	0, 8	-	-	-	-	-	-	-	-	-
PCI Express 硬核 IP 模块 (基本规范, Rev 1.1, 2.0 等)	1	1	1	1	1	1	1	-	-	-	-	-	-	-	-	-	
支持的存储器件	DDR2, DDR, SDR																

封装选项和 I/O 管脚：通用 I/O (GPIO) 数量和收发器数量

E144 管脚 ⁴ (22 mm, 0.5 mm 间距)	-	-	-	-	-	-	-	-	91	91	81	79	-	-	-	-	-
M164 管脚 (8 mm, 0.5 mm 间距)	-	-	-	-	-	-	-	-	-	-	90	-	-	-	-	-	-
M256 管脚 (9 mm, 0.5 mm 间距)	-	-	-	-	-	-	-	-	-	-	166	-	-	-	-	-	-
U256 管脚 (14 mm, 0.8 mm 间距)	-	-	-	-	-	-	-	-	179	179	165	153	-	-	-	-	-
U484 管脚 (19 mm, 0.8 mm 间距)	-	-	-	-	-	-	-	-	-	-	-	-	328	328	324	292	-
F169 管脚 (14 mm, 1.0 mm 间距)	72 2	72 2	72 2	-	-	-	-	-	-	-	-	-	-	-	-	-	-
F256 管脚 (17 mm, 1.0 mm 间距)	-	-	-	-	-	-	-	-	179	179	165	153	-	-	-	-	-
F324 管脚 (19 mm, 1.0 mm 间距)	-	150 4	150 4	-	-	-	-	-	-	-	-	-	193	193	-	-	-
F484 管脚 (23 mm, 1.0 mm 间距)	-	-	290 4	290 4	290 4	270 4	270 4	-	-	-	343	-	328	328	324	292	280
F672 管脚 (27 mm, 1.0 mm 间距)	-	-	-	310 8	310 8	393 8	393 8	-	-	-	-	-	-	-	-	-	-
F780 管脚 (29 mm, 1.0 mm 间距)	-	-	-	-	-	-	-	-	-	-	-	-	532	532	374	426	528
F896 管脚 (31 mm, 1.0 mm 间距)	-	-	-	-	-	475 8	475 8	-	-	-	-	-	-	-	-	-	-

注释：

- 所有数据在印刷时都是正确的，可能会随时更改，恕不另行通知。有关最新的信息，请访问 www.intel.cn/fpga。
- 收发器性能随产品系列和封装选择的不同而有所不同。
- EP4CGX30 仅支持 F484 封装选项中的 3.125 Gbps 收发器。
- 增强薄型四方扁平封装 (EQFP)。

72
2

上面的值表示可用的用户 I/O 管脚数量；下面的值表示 2.5 Gbps 或者 3.125 Gbps 收发器数量。

管脚移植 (相同的 Vcc、GND、ISP 和输入管脚)。用户 I/O 管脚数量可能少于表中标出的管脚移植的数量。

MAX V CPLD 特性

请查看第 62 页上的器件订购码。

产品系列		MAX V CPLD ¹							
		5M40Z	5M80Z	5M160Z	5M240Z	5M570Z	5M1270Z	5M2210Z	
资源	LE	40	80	160	240	570	1,270	2,210	
	等价宏单元 ²	32	64	128	192	440	980	1,700	
	管脚至管脚延 (ns)	7.5	7.5	7.5	7.5	9.0	6.2	7.0	
	用户闪存 (Kb)	8	8	8	8	8	8	8	
	可转换到存储器的逻辑 ³	Yes	Yes	Yes	Yes	Yes	Yes	Yes	
时钟、最大 I/O 管脚和体系结构特性	内部振荡器	✓	✓	✓	✓	✓	✓	✓	
	快速上电复位	✓	✓	✓	✓	✓	✓	✓	
	边界扫描 JTAG	✓	✓	✓	✓	✓	✓	✓	
	JTAG ISP	✓	✓	✓	✓	✓	✓	✓	
	快速输入寄存器	✓	✓	✓	✓	✓	✓	✓	
	可编程寄存器上电	✓	✓	✓	✓	✓	✓	✓	
	JTAG 转换器	✓	✓	✓	✓	✓	✓	✓	
	实时 ISP	✓	✓	✓	✓	✓	✓	✓	
	MultiVolt I/Os (V)	1.2, 1.5, 1.8, 2.5, 3.3					1.2, 1.5, 1.8, 2.5, 3.3, 5.0 ⁴		
	I/O 电源组	2	2	2	2	2	4	4	
	最大输出使能	54	54	79	114	159	271	271	
	LVTTTL/LVCMOS	✓	✓	✓	✓	✓	✓	✓	
	LVDS 输出	✓	✓	✓	✓	✓	✓	✓	
	32 bit, 66 MHz PCI 兼容	-	-	-	-	-	✓ ⁴	✓ ⁴	
	施密特触发器	✓	✓	✓	✓	✓	✓	✓	
	可编程摆率	✓	✓	✓	✓	✓	✓	✓	
	可编程上拉电阻	✓	✓	✓	✓	✓	✓	✓	
可编程 GND 管脚	✓	✓	✓	✓	✓	✓	✓		
开漏输出	✓	✓	✓	✓	✓	✓	✓		
总线保持	✓	✓	✓	✓	✓	✓	✓		

封装选项和 I/O 管脚⁵

E64 管脚 (9 mm, 0.4 mm 间距)	54	54	54	-	-	-	-
T100 管脚 ⁶ (16 mm, 0.5 mm 间距)	-	79	79	79	74	-	-
T144 管脚 ⁶ (22 mm, 0.5 mm 间距)	-	-	-	114	114	114	-
M64 管脚 (4.5 mm, 0.5 mm 间距)	30	30	-	-	-	-	-
M68 管脚 (5 mm, 0.5 mm 间距)	-	52	52	52	-	-	-
M100 管脚 (6 mm, 0.5 mm 间距)	-	-	79	79	74	-	-
M144 管脚 (7 mm, 0.5 mm 间距)	-	-	-	-	-	-	-
M256 管脚 (11 mm, 0.5 mm 间距)	-	-	-	-	-	-	-
U256 管脚 (14 mm, 0.8 mm 间距)	-	-	-	-	-	-	-
F100 管脚 (11 mm, 1.0 mm 间距)	-	-	-	-	-	-	-
F256 管脚 (17 mm, 1.0 mm 间距)	-	-	-	-	159	211	204
F324 管脚 (19 mm, 1.0 mm 间距)	-	-	-	-	-	271	271

注释:

1. 所有数据在印刷时都是正确的, 可能会随时更改, 恕不另行通知。

有关最新的信息, 请访问 www.intel.cn/fpga。

2. 典型的等价宏单元。

3. 未使用的 LE 可以转换为存储器。LE RAM 可用最大容量取决于例化后存储器的存储器模式、深度和宽度配置。

4. 必须使用外部电阻才能承受 5.0 V 电压。

5. 关于特定封装的温度等级 (商用、工业扩展温度), 请参考英特尔在线产品选择指南。

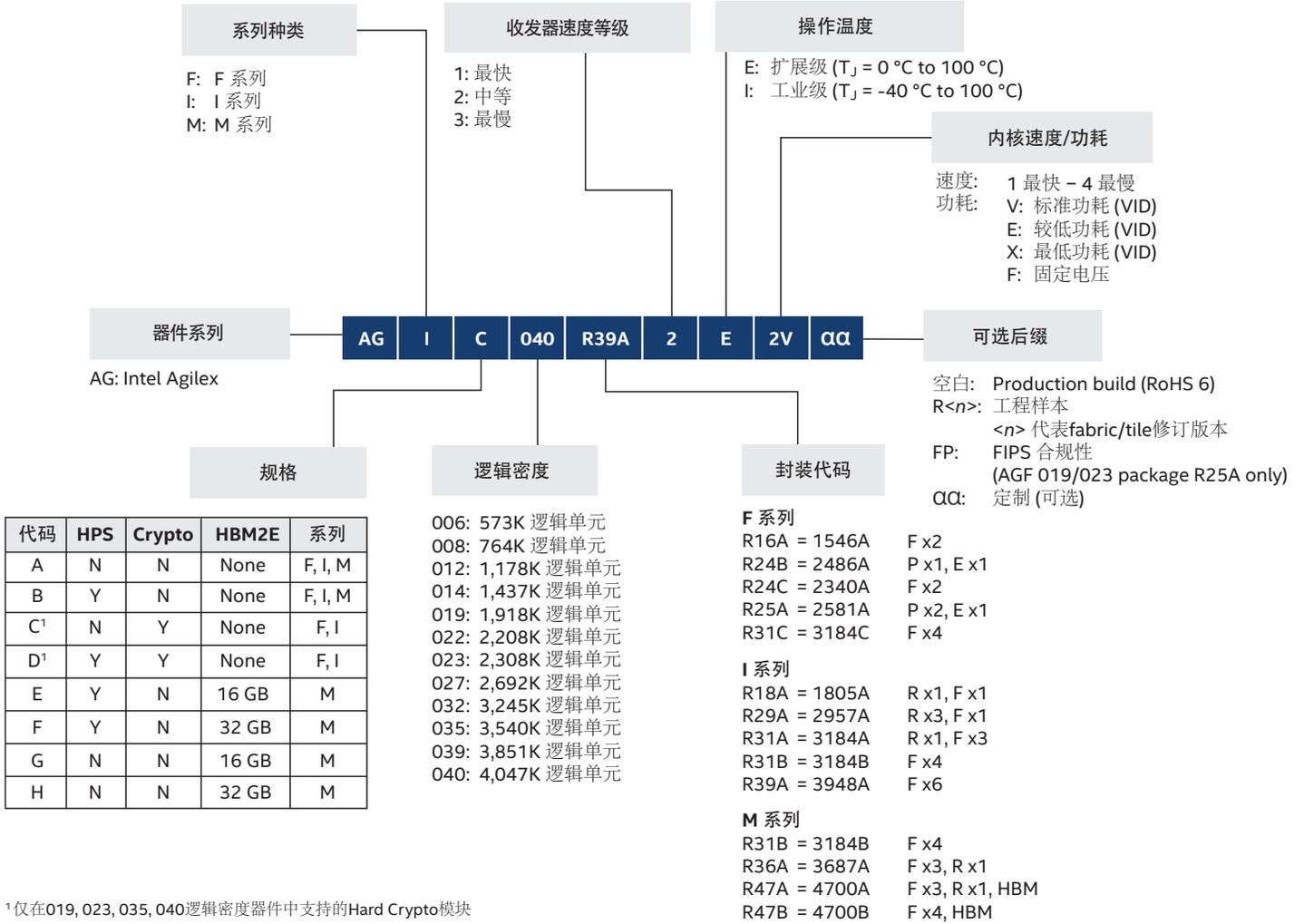
6. 薄型四方扁平封装 (TQFP)。

54 数字表示可用的用户 I/O 管脚。

管脚移植 (相同的 V_{CC}、GND、ISP 和输入管脚)。用户 I/O 管脚数量可能少于表中标出的管脚移植的数量。

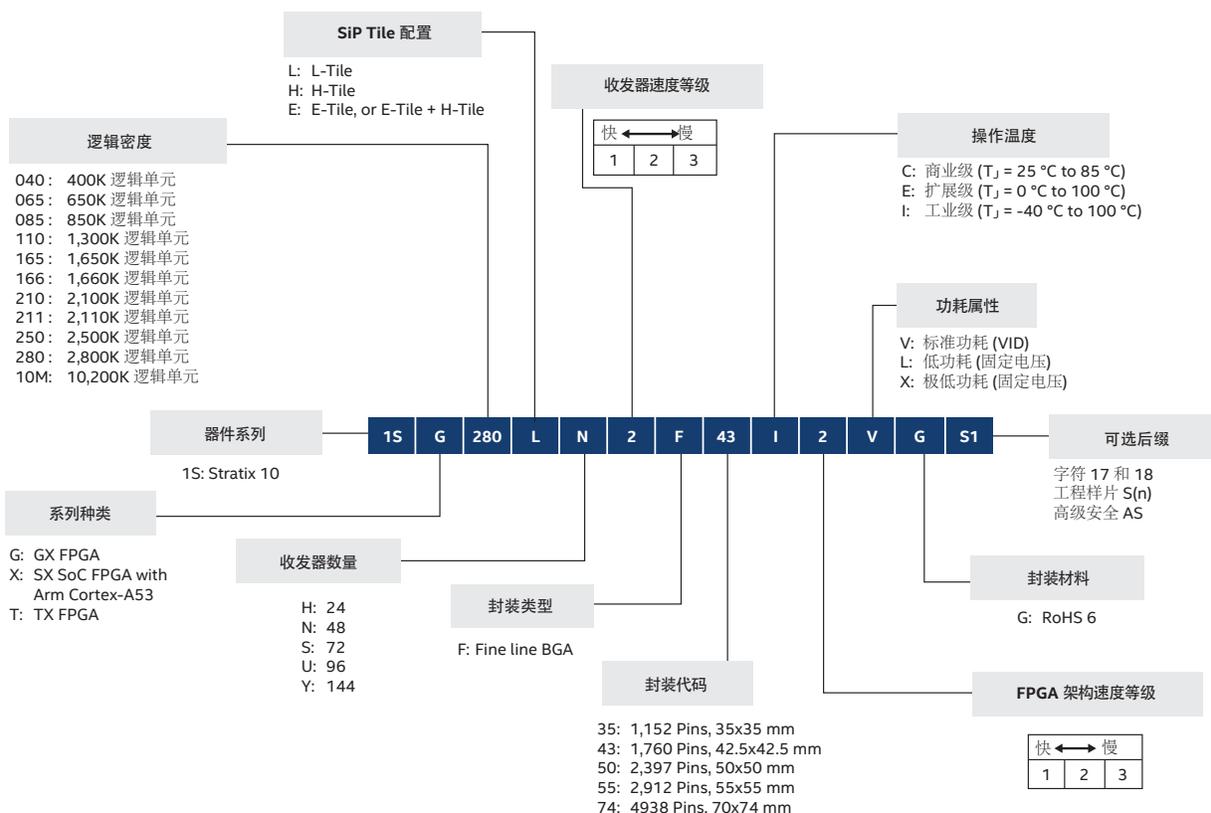
订购码

英特尔 Agilex 7 FPGA F 系列、I 系列和 M 系列的订购信息

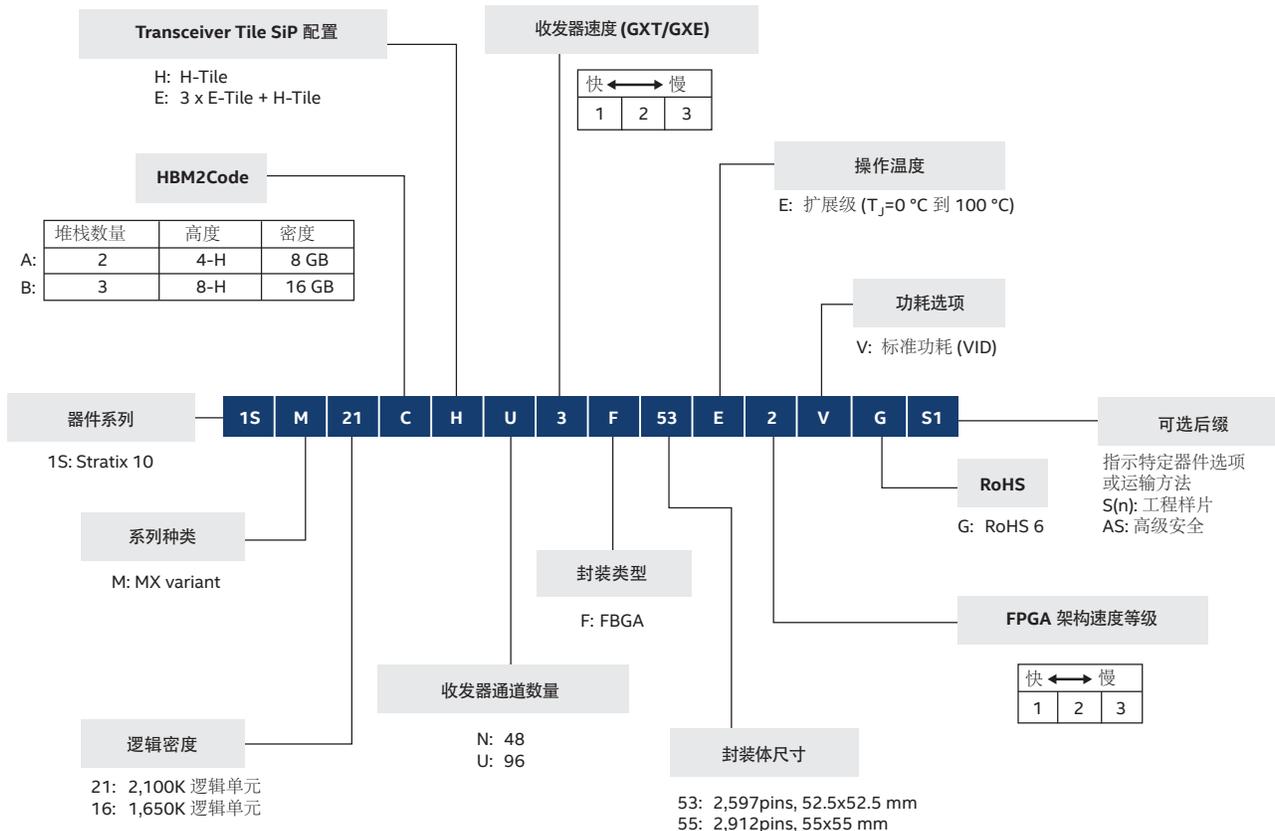


¹ 仅在019, 023, 035, 040逻辑密度器件中支持的Hard Crypto模块

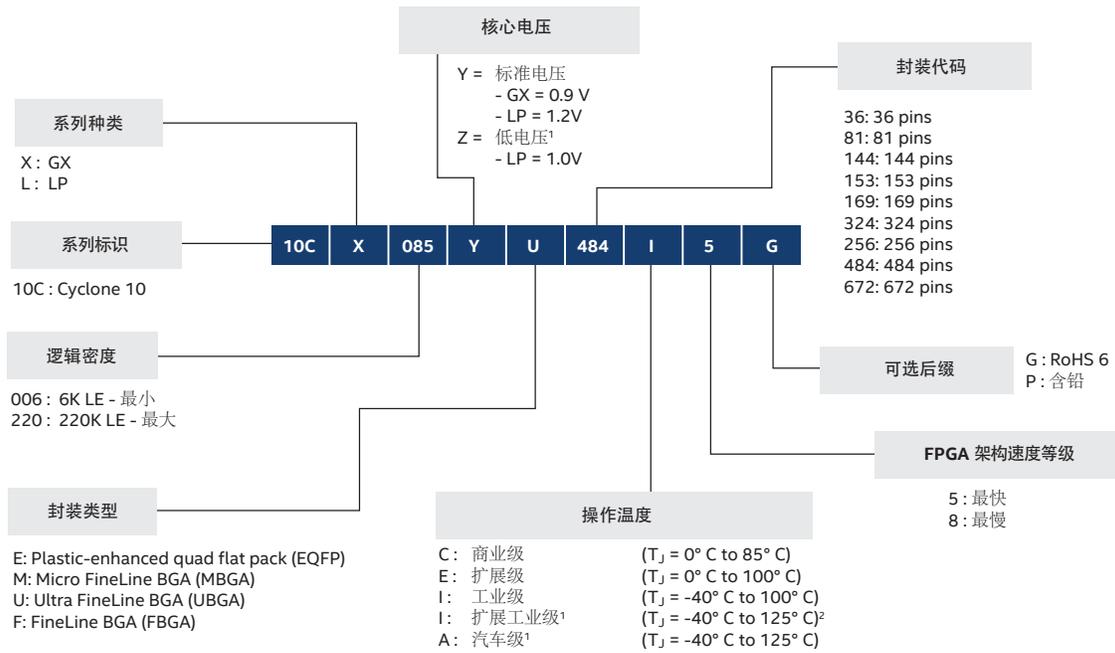
英特尔 Stratix 10 (GX, SX, TX) 器件的订购信息



英特尔 Stratix 10 (MX) 器件的订购信息



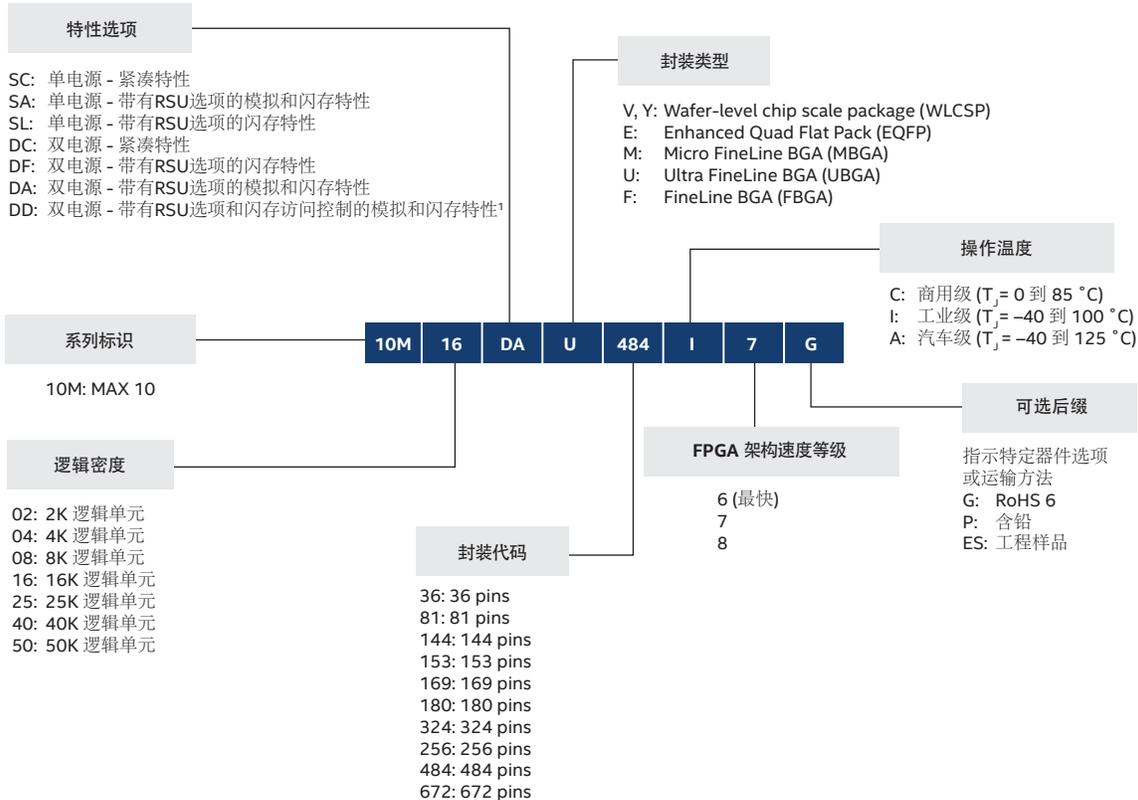
英特尔 Cyclone 10 器件的订购信息



¹ 仅在英特尔 Cyclone 10 LP 上可用。

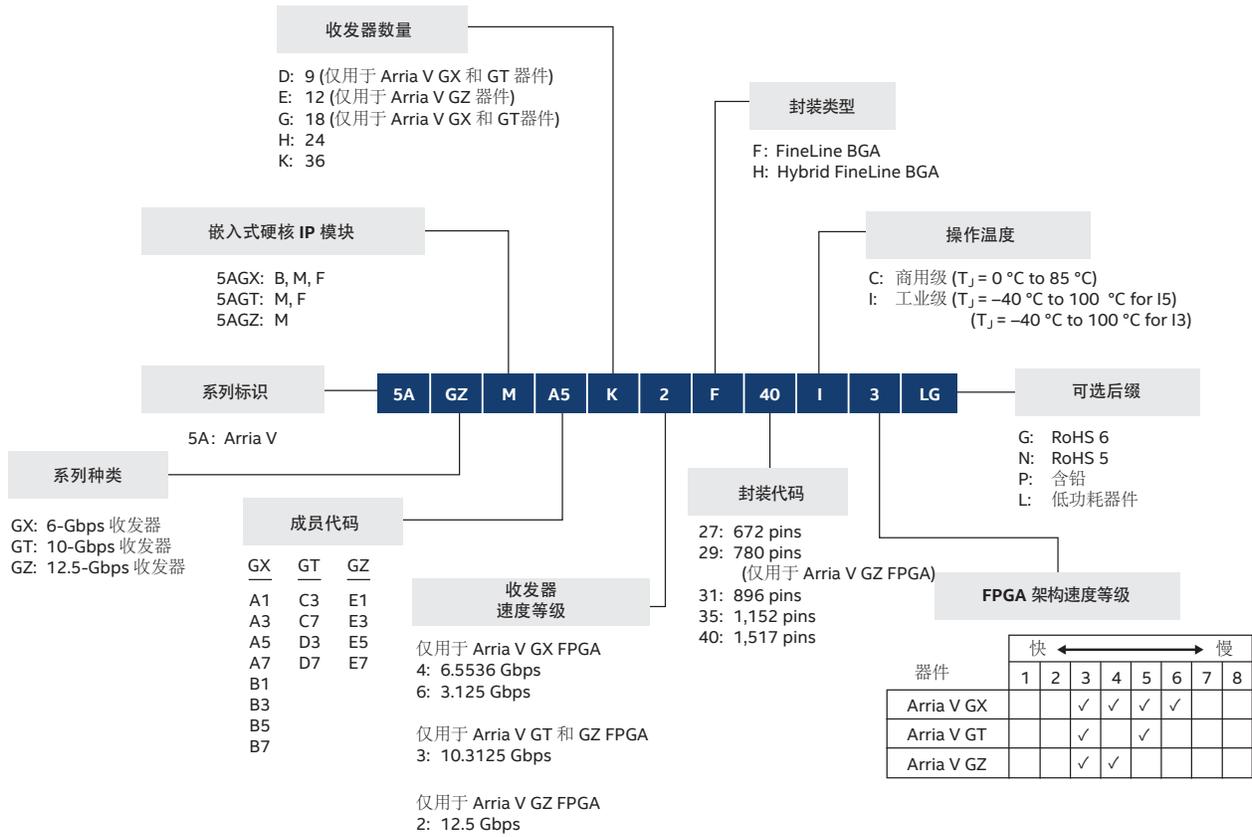
² 关于详细信息，请参考 [Extended Temperature Device Support](#) 网页。

英特尔 MAX 10 器件的订购信息

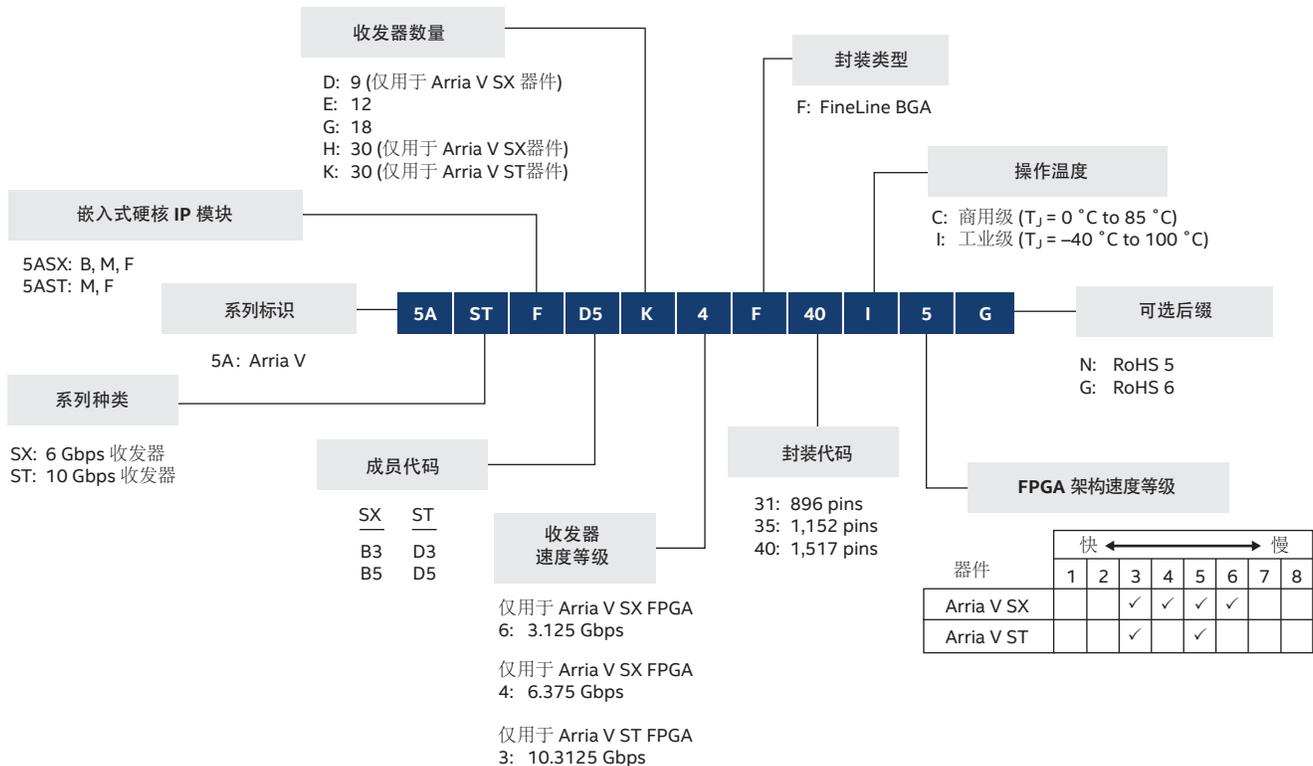


¹ DD OPN 仅在 F256, F484 和 F762 封装的 10M40 和 10M50 器件上可用。

Arria V (GT, GX, GZ) 器件的订购信息



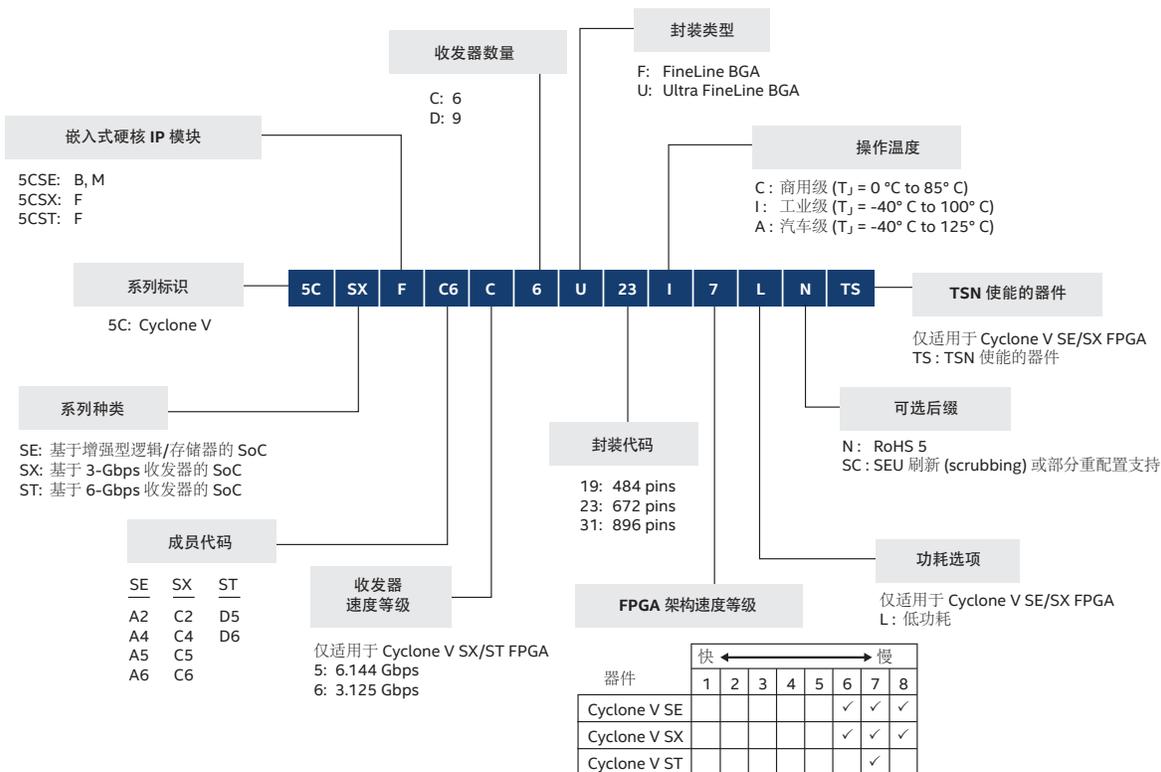
Arria V (SX, ST) SoC 的订购信息



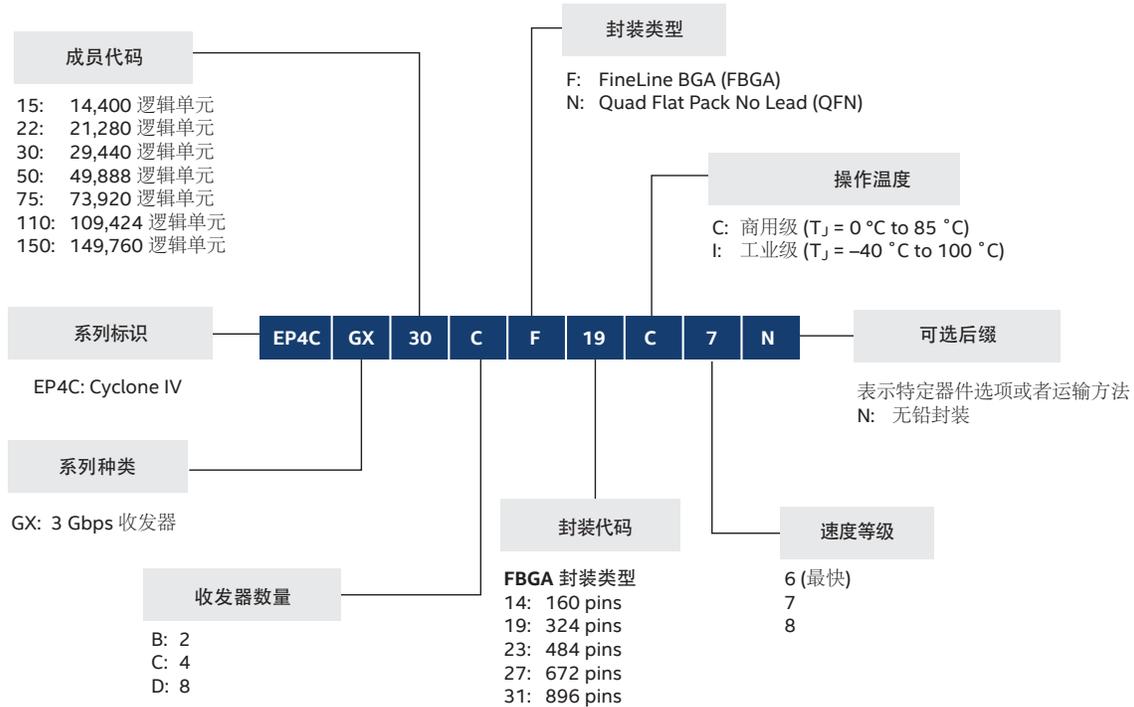
Cyclone V (E, GX, GT) 器件的订购信息



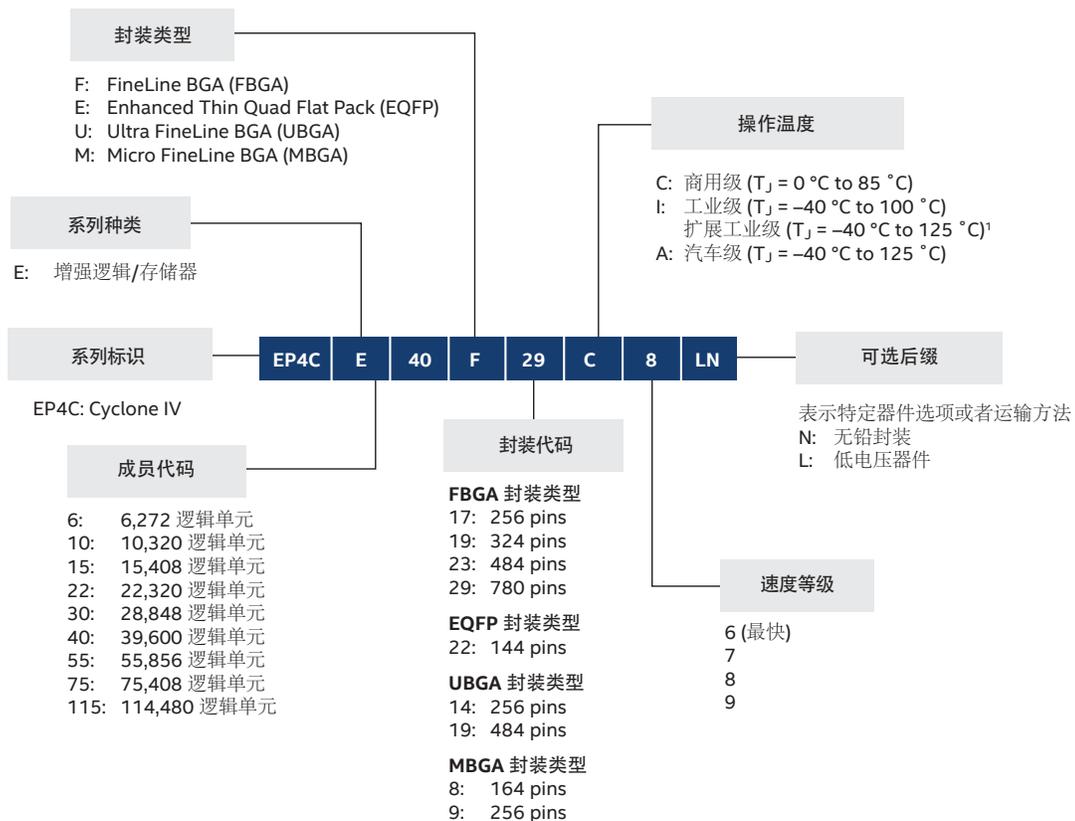
Cyclone V (SE, SX, ST) SoC 的订购信息



Cyclone IV GX 器件的订购信息

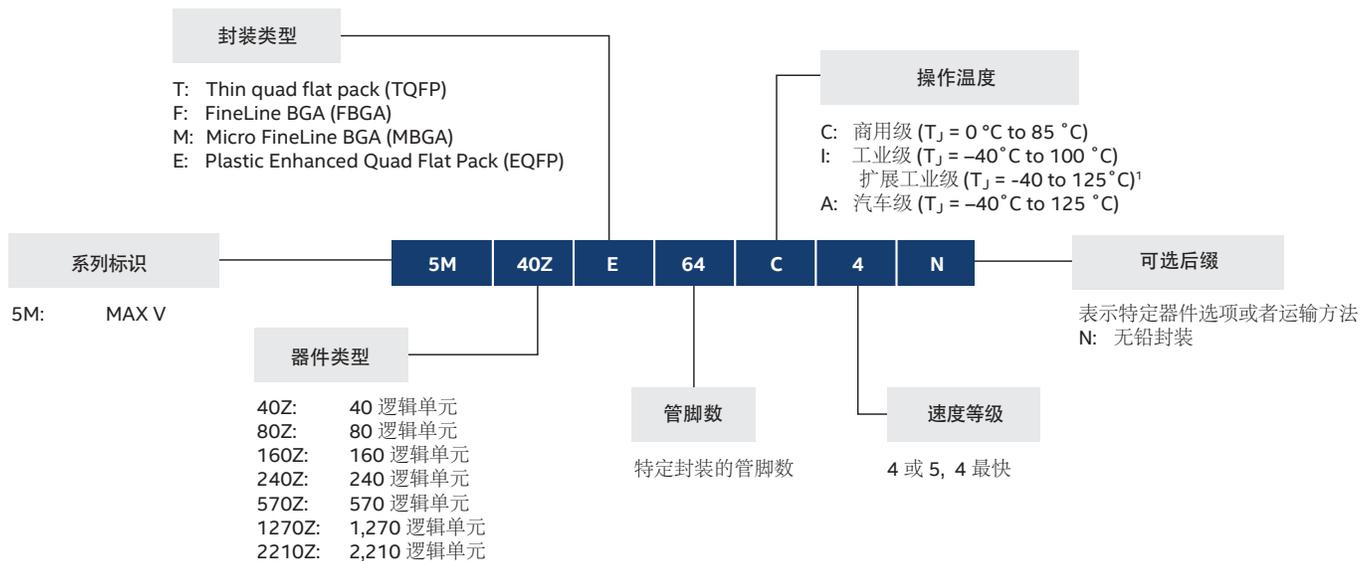


Cyclone IV E 器件的订购信息



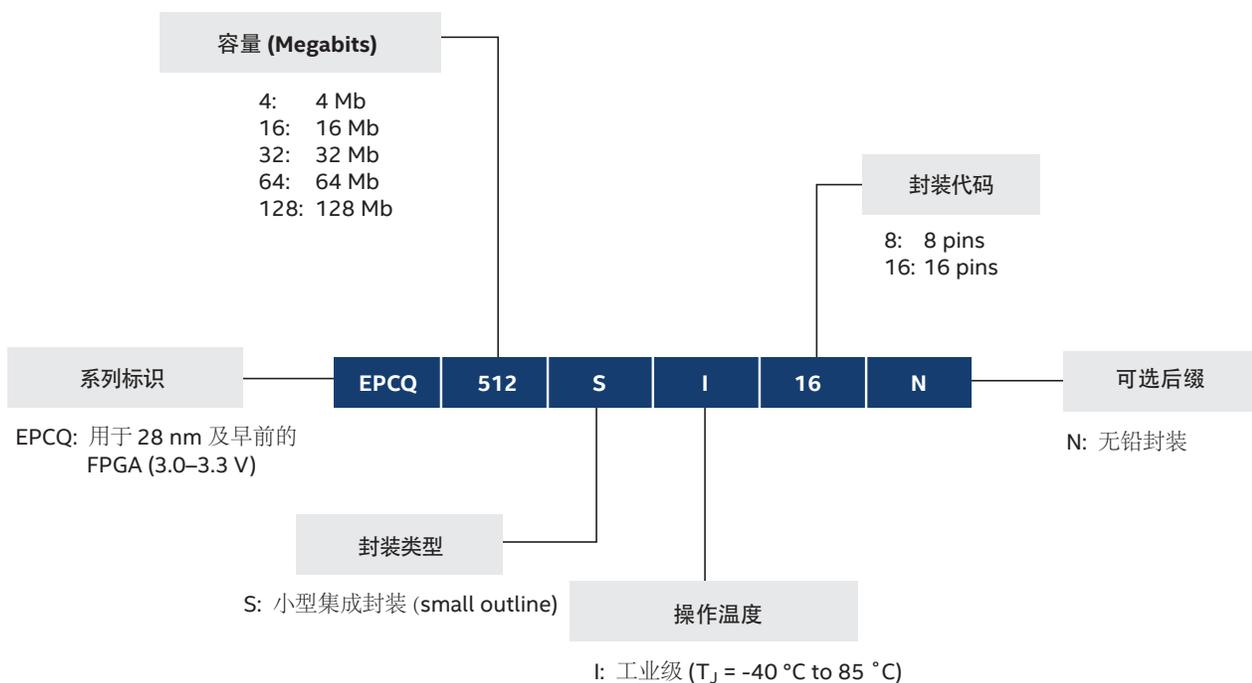
¹ 关于详细信息，请参考 [Extended Temperature Device Support](#) 网页。

MAX V 器件的订购信息



¹ 关于详细信息，请参考 [Extended Temperature Device Support](#) 网页。

串行配置器件的订购信息

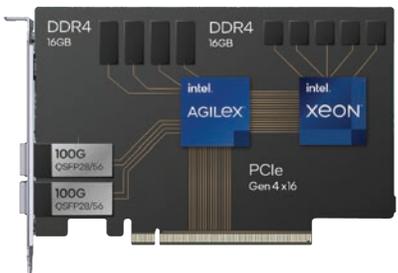


英特尔 FPGA 加速卡解决方案

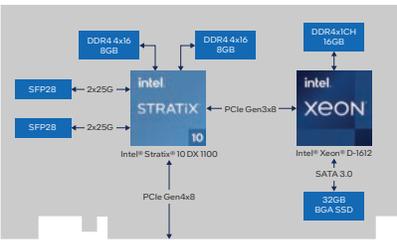
使用英特尔及其合作伙伴提供的基础架构处理单元 (IPU)、SmartNIC 和 PAC 系列组合来加速数据中心，云和网络基础架构。这些加速解决方案是基于英特尔的最新 FPGA 技术实现的，对大规模部署进行了设计和验证。诸如英特尔 FPGA PAC N3000 的现有英特尔® PAC 平台受 Intel® Acceleration Stack for Intel® Xeon® CPU with FPGAs 的支持。新的英特尔、第三方或者专有卡 (例如 Silicom FPGA SmartNIC N5010 Series 或者英特尔 FPGA SmartNIC N6000-PL Platform) 受下一代平台软件—英特尔® Open FPGA Stack (英特尔® OFS) 的支持。英特尔的平台、卡和软件解决方案的广泛系列组合可以使您的工作负载得到有效地开发，扩展和部署。

英特尔® FPGA SmartNIC 和 IPU 平台

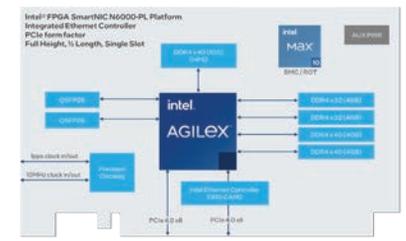
英特尔正向 ODM 合作伙伴授权 FPGA SmartNIC 和 IPU 平台设计。Acceleration Development Platforms (ADPs) 可通过英特尔获得，生产就绪型解决方案 (production-ready solutions) 可通过合作伙伴获得。



Intel® FPGA IPU F2000X-PL Platform 是一款用于实现高性能云加速的基于英特尔® Agilex™ FPGA 的平台。它提供 2x100 GbE 网络接口并加速云基础架构工作负载，例如：Open vSwitch (OvS)，Non-Volatile Memory Express over Fabrics (NVMe-oF) 和 Remote Direct Memory Access (RDMA) over Converged Ethernet v2。通过英特尔 OFS 以及 Infrastructure Programmer Development Kit (IPDK)，Data Plane Development Kit (DPDK) 或者 Storage Performance Development Kit (SPDK) 来利用 FPGA 可编程性。



Intel® FPGA IPU C5000X-PL Platform 是一款具有 2x25GbE 网络接口的基于英特尔 Stratix 10 FPGA 和英特尔 Xeon 处理器的云基础架构加速平台。生产就绪型解决方案 (production-ready solutions) 可通过 Silicom 和 Inventec 获得。



Intel® FPGA SmartNIC N6000-PL Platform 是一款具有 2x100GbE 网络接口的基于 Intel Agilex FPGA 和 Intel® Ethernet Controller E810 的 SmartNIC 平台。生产就绪型解决方案 (production-ready solutions) 可通过 Silicom 和 Winston NeWeb Corporation (WNC) 获得。

合作伙伴 FPGA SmartNIC 和 IPU 产品



Silicom FPGA SmartNIC N5010 是首款硬件可编程的 4X 100GE FPGA SmartNIC，能够使下一代基于 IA 的服务器满足 4/5G Core User Plane Function/Access Gateway Function (UPF/AGF) 的性能需求。它的可再编程特性可支持 Virtual Broadband Network Gateway、Virtualized Evolved Packet Core、Internet Protocol Security、vFirewall、Segment Routing Version 和 Vector Packet Processing 工作负载功能。



基于英特尔 FPGA IPU C5000X-PL 平台

Silicom FPGA IPU C5010X 和 Inventec FPGA IPU C5020X 适配器 是英特尔® Xeon® D 处理器，SoC + FPGA 卡，提供一个具有 50G 连接特性的硬件可编程数据通路。通过使用这些 IPU，云服务提供商能够通过使用 IA 优化的 DPDK 和 SPDK 来卸载 vSwitch 和存储，从而提高服务器内核利用率。



基于英特尔 FPGA SmartNIC N6000-PL 平台

Intel® FPGA SmartNIC N6010/N6011 和 WNC FPGA SmartNIC WSN6050 系列 是基于英特尔 Agilix FPGA 的高性能 SmartNIC。这些平台提供 2x100 GbE 连接，用于通信工作负载的加速，例如：4G/5G Virtualized Radio Access Network (vRAN)、Virtual Network Functions (VNFs) 和 Professional Media over Managed IP Networks。

合作伙伴提供的 SmartNIC 和 IPU 加速平台的产品说明和数据表没有包含在此产品目录中，您可以在 [Intel® Solution Marketplace](#) 或者 [Silicom](#)，[Inventec](#) 和 [WNC](#) 网站上找到。

英特尔 SmartNICs 和可编程加速卡

英特尔在 2022 停产了这些卡。请参阅官方的产品停产通知书 ([Product Discontinuance Notification PDN2211](#)) 或者联系您当地的 Intel 销售代表来了解更多信息。



Intel® FPGA PAC N3000 将网络流量速度提升至高达 100 Gbps，以支持低延迟、高带宽 5G 应用。该 SmartNIC 支持您创建面向核心网络工作负载和 vRAN 的定制解决方案，凭借行业标准编排和开源工具支持快速上市。



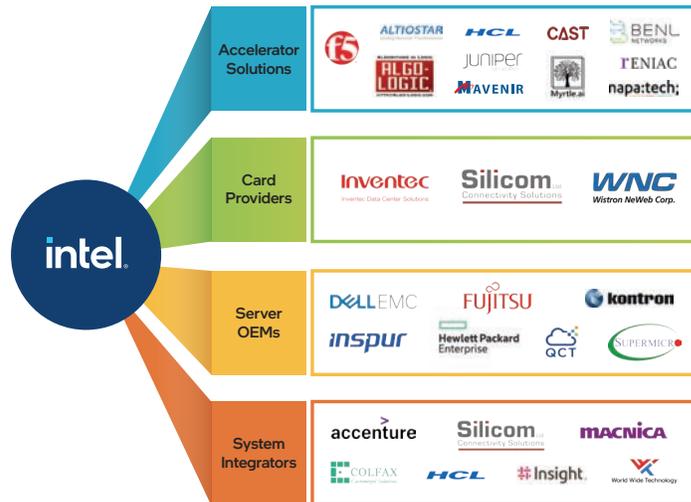
Intel® PAC with Intel® Arria® 10 GX FPGA 以一种低功耗，小巧外形尺寸来提供 FPGA 加速，并对高达 40 Gbps 的速度提供内联加速。它的性能和多功能性使您能够在数据中心和企业应用加速中实施各种解决方案。



Intel® FPGA PAC D5005 提供一个具有高达 100 Gbps 高速接口的高密度 Intel Stratix 10 FPGA，用于各种数据中心和企业应用的旁路 (look aside) 和内联 (inline) 加速—数据分析，AI，数据包监控，等等。

英特尔合作伙伴提供的加速工作负载解决方案

英特尔与领先的提供商开展紧密合作，他们的虚拟设备和加速器功能可与 FPGA 加速相得益彰。这些合作伙伴构建了预先设计的加速器功能，这些加速器功能无缝集成到通用库，软件框架和定制的软件应用中，以最大程度地减少开发投资并缩短上市时间。我们的合作伙伴专门致力于 5G，网络功能虚拟化 (NFV)，数据中心等应用。您只需要选择一个卡，确定要加速的工作负载并让我们的合作伙伴帮助您进行设计。因此，您将获得完整的解决方案和设计服务，以最大程度地减少开发投资并缩短产品上市时间。



Partners listed in the figure are examples and not all partners are represented.

平台软件

英特尔® OFS 是最新的平台软件，可以实现英特尔，第三方或者专有卡和平台的定制和加速。英特尔 OFS 是一种通过 git 存储库实现的可扩展的，可通过源访问的硬件和软件基础架构，当前正被英特尔和选定的第三方平台使用，这些平台采用了我们的 英特尔 Stratix 10 FPGA、英特尔 Agilex FPGA 和未来的英特尔 FPGA 系列。英特尔 OFS 通过提供 FPGA、网络、存储器、标准接口、板级管理、库 (等等)，为基于 FPGA 的定制平台开发提供了一条有效的途径。您可以对所提供的参考壳和源代码进行修改，以便开发一个独特的加速平台，或者原样使用以加快开发速度。

为什么对加速应用选择 Intel FPGA?

	<p>易于部署</p>		<p>标准化</p>		<p>广泛的解决方案</p>
<p>通过多个领先的原始设备制造商 (OEM) 查找经过验证的合格 Intel® FPGA Programmable Acceleration Card (Intel® FPGA PAC)。</p>		<p>充分利用英特尔平台或卡软件提供的标准硬件和软件接口，消除复杂性，并实现应用可移植性。</p>		<p>了解技术专家提供的广泛加速解决方案产品组合以及 FPGA 可为您带来的业务优势。</p>	
	<p>可定制性</p>		<p>更快速部署</p>		<p>可移植性</p>
<p>使用可访问的英特尔® OFS 硬件和软件代码创建客户平台或卡解决方案。</p>		<p>通过领先的开源软件分发供应商提供对英特尔 OFS 的本地支持，可实现更快速部署。</p>		<p>通过行业标准接口支持和可重复使用的 OFS Standard API，可实现更高的设计可移植性。</p>	

英特尔开放式 FPGA 堆栈

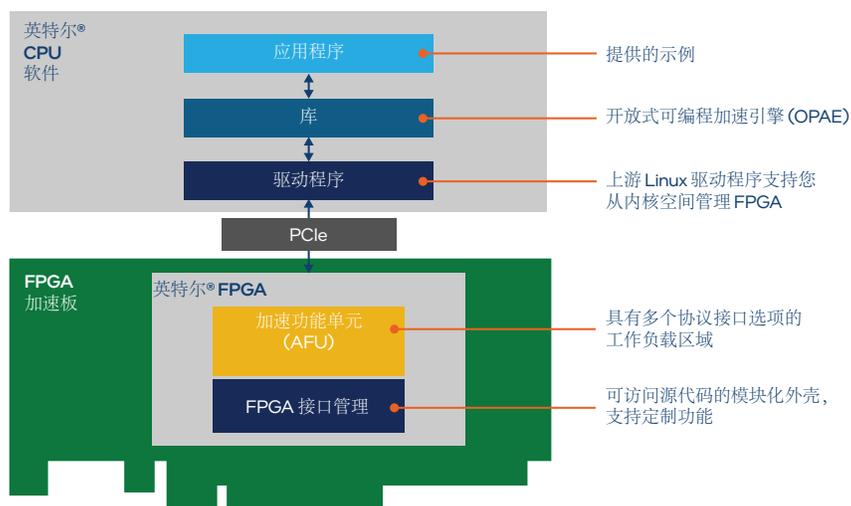
英特尔开放式 FPGA 堆栈 (英特尔® OFS) 是一种通过 git 存储库实现的可扩展的, 可通过源访问的硬件和软件基础架构, 使您能够定制自己的独特加速平台或者卡解决方案。英特尔 OFS 提供标准接口和 API, 使用开放源方法进行开发, 对可通过源访问的基础架构进行开放式访问。英特尔 OFS 代码是通过使用英特尔 FPGA PAC D5005 和英特尔 N6000 Acceleration Development Platform (ADP) 作为英特尔 Stratix 10 和英特尔 Agilex FPGA 的硬件参考平台进行开发和验证的。我们鼓励用户在对初始代码进行修改和移植到定制硬件中之前利用这些参考平台进行初始代码的引入。

英特尔 OFS 为硬件, 软件 and 应用程序工程师带来了诸多好处:

英特尔® OFS 功能	板级开发人员	软件开发人员	应用程序开发人员
继承采用由英特尔®开放式 FPGA 堆栈主板、工作负载和分布式操作系统的生态系统	✓	✓	✓
通过利用上行至 Linux 内核及开放式可编程加速引擎 (OPAE) 软件和存储库的软件驱动程序来加快软件开发		✓	✓
采用行业标准 Arm AMBA AXI 和符合 Avalon 要求的总线接口、工作负载示例及仿真功能来加快工作负载的开发	✓		✓
借助自动化构建脚本、统一验证方法 (UVM) 环境和一套单元测试案例来加快验证和确认	✓		
借助可组合的模块化源代码来定制您的 FPGA 设计 (FIM)	✓		

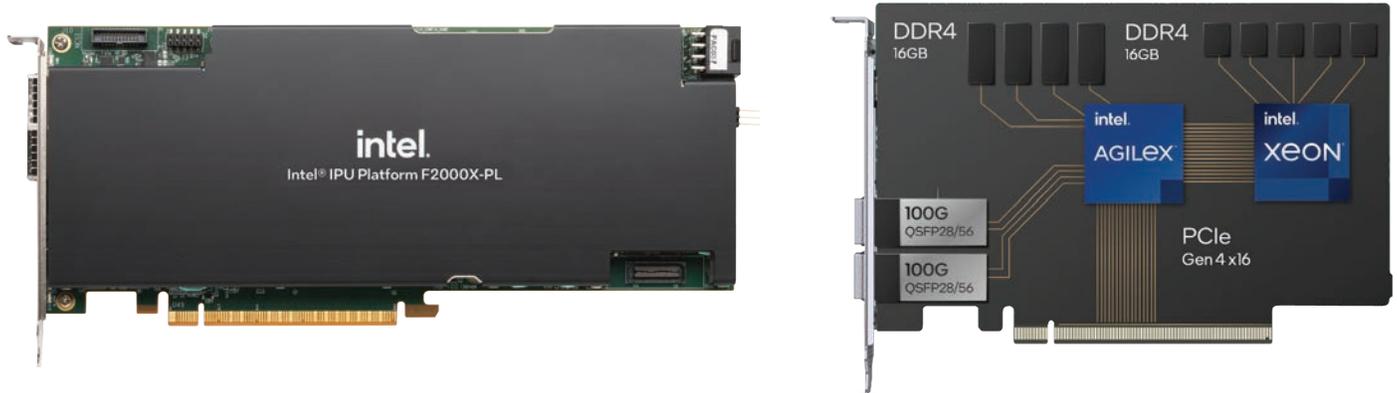
今天就开始使用英特尔 OFS

请联系您本地的英特尔销售代表或者填写我们在 intel.com/ofs 上的调查问卷来申请访问 GitHub 上的英特尔 OFS 源代码和文档。关于硬件和软件架构的更多信息, 请查看 [Intel OFS Product Brief](#)。



英特尔 FPGA IPU F2000X-PL

英特尔 FPGA IPU F2000X-PL 是一款基于英特尔 Agilex FPGA 的高性能 IPU 平台，为云和通信服务提供商提供网络和存储加速。F2000X-PL 提供 2x100GbE 网络接口，并且加速云工作负载 (例如：Open vSwitch、NVMe over Fabrics 和 RDMA over Converged Ethernet)，以及配备了硬件加密模块来增强安全性。该平台通过 IPDK、DPDK、SPDK 和英特尔 OFS 实现了 FPGA 的重新编程。



目标工作负载

- Open vSwitch (OvS)
- NVMe-oF
- RDMA over Converged Ethernet v2 (RoCEv2)
- 数据包处理
- 加密加速
- 安全

硬件

英特尔 Agilex 7 FPGA F 系列

- 2,300K 个逻辑单元
- 222 Mb 片上存储器
- 3,200 个 DSP 模块

板载存储器

- 16 GB DDR4 (到 FPGA 和处理器)

接口

- PCIe 4.0 x16
- 8 core Intel Xeon D 处理器
- 支持高达 2x100 GbE 配置的 2X QSFP

形状因数

- ¾ 长度，全高；单一插槽

板级管理

- 英特尔 Cyclone 10 LP FPGA Board Management Controller (BMC)
 - 温度和电压读数 Platform Level Data Model (PLDM)
- 使用英特尔 MAX 10 FPGA 作为 RoT 的全面安全实现
- FPGA 闪存和 BMC 的远程更新功能

电源管理

- 智能系统电源管理，支持实时遥测和系统健康状态监控

软件

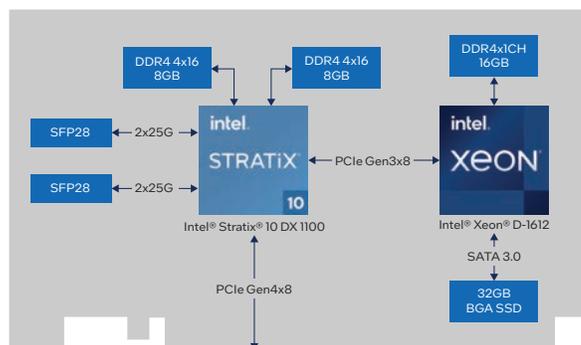
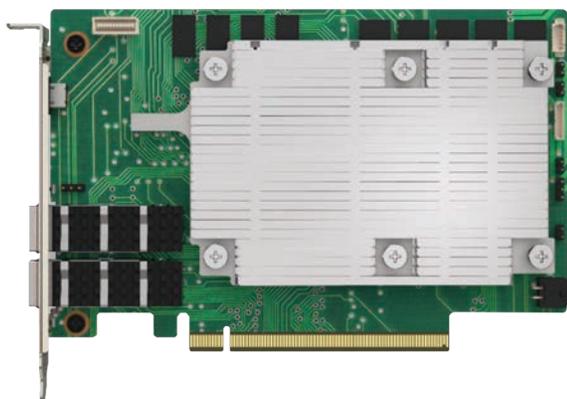
- IPDK
- DPDK
- SPDK
- OPAE
- Intel OFS
- FPGA Interface Manager

订购信息

关于订购信息，请联系[英特尔销售代表](#)。

英特尔 FPGA IPU C5000X-PL

英特尔 FPGA IPU C5000X-PL Platform 是一款高性能，基于英特尔 Xeon D 处理器和英特尔 Stratix 10 FPGA 的云基础架构加速平台。它支持高达 50G 的网络连接，并且加速云和电信云基础架构工作负载，例如：Open vSwitch、NVMe over Fabrics 和 RDMA over Converged Ethernet v2。云服务提供商可以利用大型软件生态系统 (包括诸如 Virtio-net 和 DPDK 或者 SPDK 的软件工具) 的优势。工作负载可以在裸机、虚拟化的云和裸机虚拟化部署中进行优化。开发平台可从英特尔获得，而生产就绪型合作伙伴解决方案可从 Silicom 和 Inventec 获得。



目标工作负载

- Open vSwitch
- NVMe-oF
- RDMA over Converged Ethernet v2 (RoCEv2)
- Security

硬件

英特尔 Stratix 10 DX FPGA

- 1,325K 个逻辑单元
- 114 Mb 片上存储器
- 5,184 个 DSP 模块

板载存储器

- 20 GB DDR4
- 1.25 Gb 闪存

接口

- PCIe 3.0 x8 或者 4.0 x8
- 4-8 core Intel Xeon D 处理器
- 高达 2x25 GbE 配置

形状因数/热能/功率

- 1/2 长度，全高
- 75 W，用于关键应用

板级管理

- 使用 BMC 作为 RoT 的全面安全实现
- FPGA 闪存和 BMC 的远程更新功能

电源管理

- 智能系统电源管理，支持实时遥测和系统健康状态监控。

软件

- DPDK/BBDev
- SPDK
- OPAE

设计输入工具

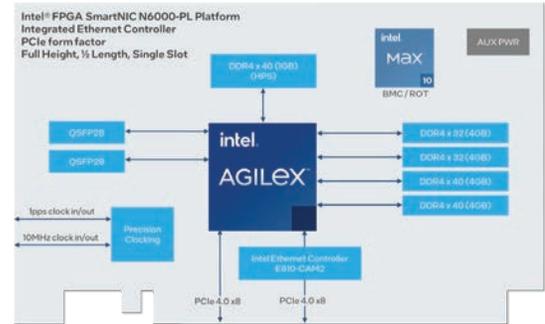
- Intel Quartus Prime Pro Edition Software

订购信息

现在可以从 [Inventec](#) 和 [Silicom](#) 购买

英特尔 FPGA SmartNIC N6000-PL Platform

英特尔 FPGA SmartNIC N6000-PL Platform 是面向网络加速的下一代 FPGA SmartNIC。这款基于 FPGA 的高性能 SmartNIC 支持通信工作负载的硬件可编程加速，例如：4G/5G vRAN、虚拟蜂窝基站路由器 (vCSR)、5G 用户平面功能 (UPF)、托管 IP 网络上的 SMPTE ST2110 专业媒体等等。与前几代英特尔 vRAN 和 O-RAN 加速卡 (包括英特尔 FPGA PAC N3000) 相比，此开发平台具有更高的性能，TCO 优化和可扩展性。此平台集成了一个英特尔 Agilex 7 FPGA F 系列、2x 100GbE 连接、一个四核 Arm Cortex-A53 处理器以及与下一代平台软件-英特尔 OFS 的兼容性。此开发平台可以从英特尔获得，同时还可以从 Silicom 和 WNC 获得生产就绪型的合作伙伴解决方案。



目标工作负载

- vRAN/Open RAN (O-RAN)
- 5G UPF
- vCSR
- 托管 IP 网络上的 SMPTE ST2110 专业媒体

硬件

Intel Agilex 7 FPGA F 系列

- 高性能 F 系列，高达 58 Gbps 的数千兆比特 SERDES 收发器
- 1,437K 个逻辑单元
- 190 Mb 片上存储器
- 4,510 个 DSP 模块

板载存储器

- 16 GB DDR4 to FPGA
- 1 GB DDR4 to HPS

接口

- PCIe 4.0 bifurcated x8/x8 (N6000)
- PCIe 4.0 x16 (N6001)
- Intel® Ethernet Controller E810
- 支持高达 2x100 GbE 的 2X QSFP (2x1x100G, 2x2x50G, 2x4x25G, 2x4x10G)
- 支持 SyncE, CPRI, eCPRI
- 面向 IEEE1588 1pps/10 MHz 和主时钟的前面板 SMA
- O-RAN LLS-C1, -C2, -C3 支持

形状因数/热能/功率

- FHHL, 单一插槽; 被动冷却
- N6000 < 100W, N6001 < 75W
- NEBS Class 1 合规性支持

板级管理

- 英特尔 MAX 10 FPGA BMC
- 使用英特尔 MAX 10 FPGA 作为 RoT 的全面安全实现
- FPGA 闪存和 BMC 的远程更新功能
- 通过 SMBus 和 PCIe VDM 的完整卡 BMC 解决方案主机通信

电源管理

- 智能系统电源管理，支持实时遥测和系统健康状态监控

软件

- DPDK/BBDev
- FlexRAN
- OPAE
- Intel OFS

设计输入工具

- Intel Quartus Prime Pro Edition Software

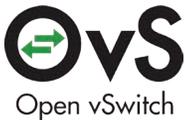
订购信息

现在可以从 [Silicom](#) 和 [WNC](#) 购买

加速的工作负载解决方案

英特尔的广泛生态系统使领先的提供商能够提供最适合 FPGA 加速的各种加速器功能。这些中的一部分提供商提供用于基于英特尔 FPGA 的 PAC 和 SmartNIC 的完整解决方案，包括 NFV，网络安全和监视，数据分析，AI 等等。

VNF 和 NFV 基础架构加速工作负载

 <p>Open vSwitch (OvS)</p>	 <p>Contrail CN2 Contrail Classic</p>	 <p>分段路由版本 (SRv6)</p>	
 <p>虚拟应用程序交付控制器 (vADC)</p>	 <p>应用程序访问网关</p>	 <p>网络切片</p>	 <p>L4 服务器负载均衡加速</p>

无线应用工作负载

 <p>虚拟无线接入网 (VRAN)</p>	 <p>前传网关 (FHGW)</p>	 <p>虚拟蜂窝基站路由器</p>
--	--	--

企业和云的应用工作负载

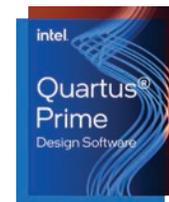
 <p>数据分析</p>	 <p>人工智能</p>	 <p>数据包监控和网络安全</p>	 <p>媒体处理</p>
 <p>基因组学</p>	 <p>金融服务 (FSI)</p>	<p>请浏览 Intel® Solutions Marketplace</p>	

或者通过浏览以下网页来了解各个合作伙伴的加速解决方案：
www.intel.com/content/www/us/en/products/details/fpga/platforms.html

英特尔 FPGA 加速卡比较

特性		Silicom FPGA SmartNIC N5010	Intel IPU C5000X-PL Platform	Intel FPGA SmartNIC N6000-PL Platform	Intel FPGA IPU F2000X-PL Platform
产品类别	目标市场	SmartNIC for Communications	IPU for CSP	SmartNIC for Communications	IPU for CSP
	类型	Partner card	Partner card	Intel SmartNIC Platform	Intel FPGA IPU
FPGA 资源	FPGA	Intel Stratix 10 DX	Intel Stratix 10 DX	Intel Agilex 7 FPGA F-Series	Intel Agilex 7 FPGA F-Series
	逻辑单元	2,073K	1,325K	1,437K	2,300K
	片上存储器	240 Mb + 8 GB (HBM2)	114 Mb	190 Mb	222 Mb
	DSP 模块	7,920	5,184	4,510	3,200
处理器	类型	-	Intel Xeon D-1612 Processor	Quad-core 64-bit Arm Cortex-A53 Processor	8-core Intel Xeon-D SoC
存储器	DDR4	32 GB	20 GB	16 GB FPGA, 1 GB Processor	16 GB FPGA, 16 GB SoC
	SRAM	144 Mb QDR IV	-	-	-
	HBM	8 GB (2 x 4 GB)	-	-	-
	Flash	2 Gb	1.25 Gb	-	2 Gb
接口和模块	PCI Express	4.0 x16 edge connector	3.0 x8, 4.0 x8 (Option)	4.0 x8 FPGA & 4.0 x8 to E810 Ethernet controller (N6000)	4.0 x16
		4.0 x16 over cable (N5000)		4.0 x16 to FPGA (N6001)	
	网络接口	4 x100 Gbps	2 x25 Gbps	2 x 100 Gbps	2x 100 Gbps
		Dual Intel Ethernet Controller E810 (N5000)			
	Intel MAX 10 FPGA Board Management Controller	Yes	Option	Yes	Yes
FPGA Interface Manager	Yes	-	Yes	Yes	
机械, 热和功耗	外形因数	全高, 3/8 长	全高, 1/2 长	全高, 1/2 长	全高, 3/4 长
		全高, 全长 (N5000)			
	宽度	单一插槽 (主动式冷却)	单一插槽	单一插槽	单一插槽
最大功耗 (TDP)	194 W	36 W (FPGA) + 22/30 W (Intel Xeon D processor 4C/8C)	100 W (N6000), 75 W (N6001)	100 W	
工具支持	Intel Open FPGA Stack (Intel OFS)	Yes	No	Yes	Yes
	Intel Quartus Prime Software	Yes	Yes	Yes	Yes
	Intel OneAPI Toolkits	TBD	No	TBD	No
	Data Plane Developer Kit (DPDK)	Yes	Yes	Yes	No
	Infrastructure Programmer Development Kit (IPDK)	No	No	No	Yes
	Storage Performance Development Kit (SPDK)	No	Yes	No	Yes
	P4 Programmable	No	No	Yes	Yes
	Intel Distribution of OpenVINO™ Toolkit	No	No	No	No
如何购买	Contact	Silicom	Inventec, Silicom	Silicom, Winston NeWeb Corporation (WNC)	Intel

英特尔 Quartus Prime 设计软件

intel.cn/quartus


对于 FPGA、CPLD 和 SoC 设计，英特尔 Quartus Prime 是一款在性能及效能方面具有革命性的设计软件，能够以最快的方式将您的构思转变为现实。英特尔 Quartus Prime 软件为综合、静态时序分析、板级仿真、信号完整性和正式验证提供第三方工具支持。

英特尔 Quartus Prime 设计软件		版本			
		专业版 (PRO EDITION) (\$)	标准版 (STANDARD EDITION) (\$)	精简版 (LITE EDITION) (免费)	
器件支持 (Device Support)	Intel Agilex FPGAs	✓			
	Intel Stratix series	IV, V		✓	
		10	✓		
	Intel Arria series	II		✓ ¹	
		10	✓	✓	
	Intel Cyclone series	IV, V		✓	✓
		10 LP		✓	✓
10 GX		✓ ²			
Intel MAX series		✓	✓		
设计流程 (Design Flow)	Partial reconfiguration	✓	✓ ³		
	Block-based design	✓			
	Incremental optimization	✓			
设计入口/规划 (Design Entry/Planning)	IP Base Suite	✓	✓	可供购买	
	Intel® HLS Compiler	✓	✓	✓	
	Platform Designer (Standard)		✓	✓	
	Platform Designer (Pro)	✓			
	Design Partition Planner	✓	✓		
	Chip Planner	✓	✓	✓	
	Interface Planner	✓			
	Logic Lock regions	✓	✓		
	VHDL	✓	✓	✓	
	Verilog	✓	✓	✓	
	SystemVerilog	✓	✓ ⁴	✓ ⁴	
功能仿真 (Functional Simulation)	Questa*-Intel® FPGA Starter Edition software	✓	✓	✓	
	Questa-Intel FPGA Edition software	✓ ⁵	✓ ⁵	✓ ⁵	
编译 (综合和布局布线)	Fitter (Place and Route)	✓	✓	✓	
	Register retiming	✓	✓		
	Fractal synthesis	✓			
	Multiprocessor support	✓	✓		
时序和功耗验证 (Timing and Power Verification)	Timing Analyzer	✓	✓	✓	
	Design Space Explorer II	✓	✓	✓	
	Power Analyzer	✓	✓	✓	
	Power and Thermal Calculator	✓ ⁶			
在系统调试 (In-System Debug)	Signal Tap Logic Analyzer	✓	✓	✓	
	Transceiver toolkit	✓	✓		
	Intel Advanced Link Analyzer	✓	✓		
操作系统 (OS) 支持	Windows/Linux 64 bit support	✓	✓	✓	

注释:

1. 唯一支持的 Arria II FPGA 是 EP2AGX45 器件。
2. 在 Pro Edition 软件中免费提供英特尔 Cyclone 10 GX 器件支持。
3. 仅用于 Cyclone V 和 Stratix V 器件，需要一个部分重配置许可。
4. 关于语言支持，请参考英特尔 Quartus Prime Standard Edition User Guide 的 [Verilog and SystemVerilog Synthesis Support](#) 部分。
5. 需要一个额外的许可。
6. 集成在英特尔 Quartus Prime 软件中，可作为独立工具使用。仅支持英特尔 Agilex 和英特尔 Stratix 10 器件。

英特尔 FPGA 产品目录

其他开发工具

工具	说明
Intel FPGA SDK for OpenCL	<ul style="list-style-type: none"> 不需要额外许可。 受英特尔 Quartus Prime Pro/Standard Edition 软件支持。 软件安装文件包括英特尔 Quartus Prime Pro/Standard Edition 软件和 OpenCL 软件。
Intel HLS Compiler	<ul style="list-style-type: none"> 不需要额外许可。 现在可以单独下载。 受英特尔 Quartus Prime Pro Edition 软件所有版本的支持。
DSP Builder for Intel FPGAs	<ul style="list-style-type: none"> 需要额外许可。 DSP Builder for Intel FPGAs (仅 Advanced Blockset) 受英特尔 Quartus Prime Pro Edition 软件支持，用于英特尔 Agilix、英特尔 Stratix 10、英特尔 Arria 10 和英特尔 Cyclone 10 GX 器件。
Nios II Embedded Design Suite	<ul style="list-style-type: none"> 不需要额外许可。 受所有版本的英特尔 Quartus Prime 软件支持。 包括 Nios II 软件开发工具和库文件。
Intel SoC FPGA Embedded Development Suite (SoC EDS)	<ul style="list-style-type: none"> 需要 Arm* Development Studio for Intel® SoC FPGA (Arm* DS for Intel® SoC FPGA) 的额外许可。 SoC EDS Standard Edition 受英特尔 Quartus Prime Lite/Standard Edition 软件支持，SoC EDS Pro Edition 受英特尔 Quartus Prime Pro Edition 软件支持。

英特尔 Quartus Prime 设计软件特性汇总

Interface Planner	支持用户使用实时合法性检查，快速创建 I/O 设计的接口规划工具。
Pin planner	对于高密度和使用大量管脚的设计，简化了管脚分配和管理过程。
Platform Designer	使用分层方法和基于片上网络体系结构的高性能互联，集成 IP 功能和子系统 (IP 功能的集合)，加速系统开发。
即时可用的 IP 内核	使您能够使用英特尔及英特尔的第三方 IP 合作伙伴提供的 IP 内核来构建您的系统级设计。
综合	具有对 System Verilog 和 VHDL 2008 的扩展语言支持。
脚本支持	支持命令行操作和 Tcl 脚本。
增量式优化	提供一种更快的方法来实现收敛，设计验收。将传统的装配阶段划分为更精细的阶段，以便能更有效地控制设计流程。
部分重配置	在 FPGA 上创建一块物理区域，此物理区域能被重配置以执行不同的功能。对在此区域中实现的功能进行综合，布局，布线，时序收敛并生成配置比特流。
基于模块的设计流程	为跨工程和团队中重用时序关闭模块或设计模块提供了灵活性。
Intel Hyperflex FPGA Architecture	对英特尔 Stratix 10 器件提供了更高的内核性能和功耗效率。
物理综合	利用设计中的布局布线后的延迟信息来提高性能。
设计空间管理器 (DSE)	通过英特尔 Quartus Prime 软件设置组合，寻找最佳结果，自动迭代，提高性能。
大范围交叉探测	支持验证工具和设计源文件之间交叉探测。
优化顾问	提供专门的设计建议，以改进设计性能、资源占用和功耗。
芯片规划器	通过迅速实现小规模修改布局布线后的设计来缩短验证时间，同时保持时序收敛。
Timing Analyzer	提供原生的 Synopsys* Design Constraint (SDC) 支持，使您能够建立、管理并分析复杂时序约束，迅速完成高级时序验证。
Signal Tap logic analyzer	支持嵌入式逻辑分析工具可提供的最多的通道数、最快的时钟速率、最大的采样深度以及最先进的触发功能。
System Console	使您能够通过读写操作实时方便地调试您的 FPGA。您还可以利用它迅速建立 GUI，有助于监视并向 FPGA 发送数据。
Power Analyzer	帮助您精确地分析以及优化动态功耗和静态功耗。
Design Assistant	一种设计规则检查工具，通过减少所需的迭代次数，并通过在编译的各个阶段由此工具提供的目标指导实现更快的迭代，以使您能够更快地完成设计。
分形综合 (Fractal synthesis)	使英特尔 Quartus Prime 软件能够有效地将算术运算整合在 FPGA 的逻辑资源中，从而使性能得到显著的提高。
EDA 合作伙伴	为综合、功能和时序仿真、静态时序分析、板级仿真、信号完整性分析和形式验证提供 EDA 软件支持。如需了解合作伙伴的完整列表，请访问 intel.cn/fpgaedapartners 。

入门步骤

第 1 步: 下载免费的英特尔 Quartus Prime Lite Edition 软件
intel.cn/quartus

第 2 步: 通过英特尔 Quartus Prime 软件交互式教程获得帮助。
 安装后, 打开欢迎窗口中的交互式教程。

第 3 步: 注册培训
intel.cn/fpgatraining

购买英特尔 Quartus Prime 软件, 从现在开始提高您的效能。

英特尔 Quartus Prime 软件

英特尔 Quartus Prime 软件 (标准和专业版) 和 Questa*-Intel® FPGA Edition 软件捆绑在一个订购部件号中, 自 2021 年 10 月 15 日起生效。

SW-ONE-QUARTUS Price: \$3,645

此购买可应用于固定 (Fixed) 或浮动 (Floating) 或续订 (Renewal) 许可。

有关更多信息, 请参考以下产品建议:

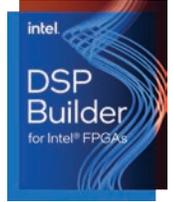
- [ADV 2127 Single Ordering Part Number for Intel Quartus Prime Software](#)

Questa-Intel FPGA 版软件	Questa-Intel FPGA 入门版软件
SW-QUESTA-PLUS	SW-QUESTA
\$1,995	免费
Questa-Intel FPGA 版软件售价 \$1,995	Questa-Intel FPGA 入门版软件是免费的, 但需要在 Self-Service Licensing Center 生成的一个许可。它的性能是 Questa-Intel FPGA 版软件性能的 40%。

有关更多信息, 请参考以下产品建议:

- [ADV 2122 Replacement of ModelSim*-Intel® FPGA Edition Software](#)

DSP Builder for Intel FPGAs

intel.cn/dspbuilder


DSP Builder for Intel FPGAs 是一款 DSP 开发工具，支持从 MathWorks Simulink 环境中按键直接产生 DSP 算法的 HDL 代码。此工具在现有的 Simulink 库的基础上增添了额外的库，包括 DSP Builder for Intel FPGAs (Advanced Blockset) 和 DSP Builder for Intel FPGAs (Standard Blockset)。Intel 建议对新设计使用 DSP Builder for Intel FPGAs (Advanced Blockset)。DSP Builder for Intel FPGAs (Standard Blockset) 不建议用于新设计，除非用作 DSP Builder for Intel FPGAs (Advanced Blockset) 的封装器 (wrapper)。

DSP Builder for Intel FPGAs 特性

DSP Builder for Intel FPGAs (Advanced Blockset) 具有以下特性：

- 算术逻辑单元 (ALU) 折叠，从一个普通数据速率的设计构建定制的 ALU 处理器体系结构
- 高级综合优化，自动流水线插入与均衡和目标硬件映射
- 具有矢量处理功能的高性能定点和浮点 DSP
- 自动存储器映射
- 单一系统时钟数据通路
- 灵活的 'white-box' 快速傅里叶变换 (FFT) 工具套件，具有开放的库和模块层次结构，使用户能够构建定制的 FFT

为所有设计生成资源使用表，无需进行英特尔 Quartus Prime 软件编译。

为英特尔 Quartus Prime 软件、Questa*-Intel FPGA 软件、Timing Analyzer 和 Platform Designer 自动生成工程或者脚本。

特性	DSP Builder for Intel FPGAs (Standard Blockset)	DSP Builder for Intel FPGAs (Advanced Blockset)
高级优化		✓
自动流水线插入		✓
浮点模块		✓
资源共享		✓
IP 级模块	✓	✓
低级模块	✓	✓
系统集成	✓	✓
硬件协同仿真	✓	✓

立刻购买 DSP Builder for Intel FPGAs 来满足高性能的 DSP 设计要求。

价格	操作系统
\$1,995 首次购买	Windows/ Linux
\$1,995 续订	
一年期订购	

DSP Builder for Intel FPGAs 入门

第 1 步：下载英特尔 Quartus Prime Pro 或者 Standard Edition 软件 (intel.cn/quartus):

- **Pro Edition**，以最新的英特尔 Stratix 10、英特尔 Arria 10 和英特尔 Cyclone 10 GX 器件为目标。
- **Standard Edition**，以英特尔 Arria 10、英特尔 Cyclone 10 LP、英特尔 MAX 10、Stratix V 和 Cyclone V 器件为目标。

第 2 步：购买额外的 DSP Builder for Intel FPGAs 和 MATLAB 软件许可：

- [DSP Builder for Intel FPGAs 软件许可](#)
- [MATLAB 软件许可](#)

第 3 步：请遵循如下安装顺序：

- 英特尔 Quartus Prime 软件
- MathWorks MATLAB 软件
- DSP Builder for Intel FPGAs

第 4 步：请访问 [DSP Builder for Intel FPGAs 版本历史和软件要求](#) 页面来查看 DSP Builder for Intel FPGAs 版本历史和软件要求。

第 5 步：请参考 [Installing and Licensing DSP Builder for Intel FPGAs](#) 页面来了解如何将 DSP Builder for Intel FPGAs 许可添加至 MATLAB 安装。

Intel FPGA SDK for OpenCL

intel.cn/opencl


通过使用 Intel FPGA SDK for OpenCL¹，用户可以抽象出复杂的 FPGA 开发流程，加速 FPGA 的应用实现。OpenCL 是一种 ANSI C-based 语言，具有额外的 OpenCL 架构，扩展了并行功能和程序

异构平台，软件工程师可以基于它开发硬件加速内核函数。FPGA 是异构系统的理想加速器，与 CPU 和 GPU 相比，FPGA 实现了低功耗，高性能和高功率效率。

Intel FPGA SDK for OpenCL 软件特性汇总

Offline Compiler	<ul style="list-style-type: none"> 基于 GCC 的 OpenCL 内核代码模型编译
OpenCL Utility	<ul style="list-style-type: none"> 电路板安装的诊断 闪存或编程 FPGA 映像 安装电路板驱动程序 (通常为 PCI Express)
Intel Code Builder for OpenCL API	<ul style="list-style-type: none"> 编辑，构建和调试 OpenCL 内核 搜集运行时性能 查看生成的报告
操作系统	<ul style="list-style-type: none"> Microsoft Windows 10 Red Hat Enterprise Linux 6 Red Hat Enterprise Linux 7 SUSE SLE 12 Ubuntu 14.04 LTS Ubuntu 16.04 LTS Ubuntu 18.04 LTS
内存要求	<ul style="list-style-type: none"> 计算机配备至少 32 GB RAM

OpenCL™ 和 OpenCL 标志是 Apple Inc. 的商标，经 Khronos 许可授权使用。

注释：
1. 产品基于已发布的 Khronos 规范，并且已通过 Khronos Conformance Testing Process (Khronos 一致性测试)。当前的一致性状态可以在 www.khronos.org/conformance 上找到。

Intel FPGA SDK for OpenCL 入门

第 1 步: 下载 [Intel Quartus Prime Pro Edition 软件](#)，用于最新的英特尔 Agilex、英特尔 Stratix 10、英特尔 Arria 10 和英特尔 Cyclone 10 器件。

注意: 软件安装文件包含 OpenCL 软件和英特尔 Quartus Prime Pro Edition 软件。英特尔 Quartus Prime 软件需要购买许可，但 Intel FPGA SDK for OpenCL 不需要额外的许可。

第 2 步: 下载运行 OpenCL 应用程序所需要的 Intel Board Support Package (BSP)。您也可以 [购买合作伙伴提供的 BSP](#)，或者 [创建自定义的 BSP](#)。

第 3 步: 关于更多信息，请参阅 [Intel FPGA SDK for OpenCL Getting Started Guide](#)。

面向英特尔 SoC FPGA 的嵌入式软件和工具

intel.cn/soceds

英特尔 SoC FPGA 嵌入式开发套件 (SoC EDS) 是一套全面的工具套件，适用于在英特尔 SoC FPGA 上进行嵌入式软件开发工作。它包含开发工具、实用程序及设计示例，可帮助您快速开始固件和应用软件开发。SoC EDS 包括在标准版 (Standard Edition) 和专业版 (Pro Edition) 中。标准版 (Standard Edition) 包括对 28 nm SoC FPGA 器件系列的广泛支持，而专业版 (Pro Edition) 经过优化能够支持下一代 SoC FPGA 器件系列中的高级特性。此外，SoC EDS 与 Arm Development Studio for Intel SoC FPGA Edition (Arm DS for Intel SoC FPGA) 配合使用。此套件使嵌入式开发人员能够在基于 Eclipse 的 IDE 上进行编码、构建、调试和优化。Arm DS for Intel SoC FPGA Edition 许可分为两种：30 天评估许可和付费的 Arm DS for Intel SoC FPGA 许可。英特尔 SoC FPGA 开发套件提供免费的 Arm DS for Intel SoC FPGA 许可。

英特尔 SoC FPGA 嵌入式开发套件

主要特性		版本			
		标准版 (Standard)		专业版 (Pro)	
		评估许可	付费许可	评估许可	付费许可
受支持的器件系列	Cyclone V SoC	✓	✓		
	Arria V SoC	✓	✓		
	Intel Arria 10 SoC	✓	✓	✓	✓
	Intel Stratix 10 SoC			✓	✓
	Intel Agilex SoC			✓	✓
编译器工具	Linaro Compiler ¹	✓	✓	✓	✓
	Arm Compiler 5 (included in the Arm DS for Intel SoC FPGA)		✓		
	Arm Compiler 6 (included in the Arm DS for Intel SoC FPGA)		✓		✓
库	Hardware Libraries (HWLIBs)	✓	✓	✓	✓
	Quartus Prime Programmer	✓	✓	✓	✓
其他工具	Signal Tap Logic Analyzer	✓	✓	✓	✓
	Intel FPGA Boot Disk Utility	✓	✓	✓	✓
	Device Tree Generator	✓	✓	✓	✓
	Golden Hardware Reference Design (GHRD) for SoC development kits	✓	✓	✓	✓
设计示例	Triple-Speed Ethernet (TSE) with Modular Scatter-Gather Direct Memory Access (mSG-DMA) ²	✓	✓	✓	✓
	PCI Express Root Port with Message Signal Interrupts (MSI) ²	✓	✓	✓	✓
	Partial Reconfiguration design example ³			✓	✓
	Windows 7 64 bit	✓	✓	✓	✓
Host OS 支持	Windows 10 64 bit	✓	✓	✓	✓
	Red Hat Linux 6 64 bit	需要 32 bit 库	需要 32 bit 库	需要 32 bit 库	需要 32 bit 库
Ubuntu 18		✓	✓	✓	✓

Arm Development Studio for Intel SoC FPGA

Arm DS for Intel SoC FPGA	通过 Ethernet 进行 Linux 应用程序调试	✓	✓	✓	✓
	通过英特尔 FPGA Download Cable II 进行调试				
	· 电路板启动		✓		✓
	· 器件驱动程序开发				
	· 操作系统 (OS) 移植				
· 裸机编程					
· Arm CoreSight 跟踪支持					
通过 DSTREAM 进行调试					
· 电路板启动		✓		✓	
· 器件驱动程序开发					
· OS 移植					
· 裸机编程					
· Arm CoreSight 跟踪支持					
FPGA 自适应调试					
· 自动外围寄存器发现		✓		✓	
· CPU 与 FPGA 域之间的交叉触发					
· Arm CoreSight 跟踪支持					
· 访问 System Trace Module (STM) 事件					
Streamline Performance Analyzer 支持	限定	✓	限定	✓	

注释:

1. 您需要下载 Linaro Compiler.

2. 这些设计实例仅由 Rocketboards.org 提供。

3. 仅适用于英特尔 Arria 10 SoC。

4. SoC EDS 的单独组件现在可以从 GitHub 进行下载。

5. 英特尔已迁移到 Arm DS for Intel SoC FPGA。Arm DS for Intel SoC FPGA 不再是 SoC EDS 的一部分，可以从 www.intel.com 单独下载。

SoC FPGA 操作系统支持

英特尔和我们的生态系统合作伙伴对支持 Arm Cortex-A9 处理器的英特尔 SoC FPGA 开发板提供全面的操作系统支持。

操作系统	公司
Abassi	Code Time Technologies
Android	MRA Digital
AUTOSAR MCAL	Intel
Bare-Metal/Hardware Libraries	Intel
Carrier Grade Edition 7 (CGE7)	MontaVista
DEOS	DDC-I
eCosPro	eCosCentric
eT-Kernel	eSOL
FreeRTOS	FreeRTOS.org
INTEGRITY RTOS	Green Hills Software
Linux	Open Source (rocketboards.org)
Nucleus	Mentor Graphics

操作系统	公司
OSE	Enea
PikeOS	Syngo
QNX Neutrino	QNX
RTEMS	RTEMS.org
RTXC	Quadros System
ThreadX	Express Logic
uC/OS-II, uC/OS-III	Micrium
uC3 (Japanese)	eForce
VxWorks	Wind River
Wind River Linux	Wind River
Windows Embedded Compact 7	Microsoft (Witekio)

更多信息

关于对英特尔 SoC 的最新 OS 支持，请访问
intel.cn/socecosystem

Nios[®] V 处理器

Nios[®] V 处理器是基于开源行业标准 RISC-V 指令集架构的面向英特尔 FPGA 的下一代软核处理器，在英特尔 Quartus Prime Pro Edition Software 21.3 及更新版本中可使用该处理器。Nios V 处理器系列中的第一个内核是 Nios V/m 微控制器。在未来版本中的其他内核将是 Nios V/g 通用处理器、应用类处理器和支持 Linux 的处理器。

在英特尔 SoC 中，Nios V 处理器同 Arm 处理器一起使用能够创建高效的多处理器系统。

通过使用 Nios V 处理器，您可以：

- 通过将外部处理器集成到 FPGA 中来降低整体系统成本和复杂度。
- 使用英特尔 Agilex、英特尔 Stratix 10、英特尔 Arria 10、英特尔 Cyclone 10 目标器件，或者英特尔 Agilex、英特尔 Stratix 10 和英特尔 Arria 10 SoC 器件的 FPGA 部分。即将支持英特尔 Quartus 软件标准器件。
- 通过为您的软件开发选择最新的现代工具链、调试器和实时操作系统 (RTOS)，利用社区维护的生态系统将您的设计更快地推向市场
- 利用免费的 Nios V/m 微控制器内核，立即开始您的设计

硬件开发

- 英特尔 Quartus Prime Pro Edition Software
- Platform Designer
- Signal Tap 逻辑分析器
- 用于 Platform Designer 系统低级调试的 System Console

软件开发

- 从英特尔 Quartus Prime Pro Edition Software v21.3 开始，通过使用开源生态系统可以支持初始开发
- 用于同构和异构调试功能的统一调试器

许可

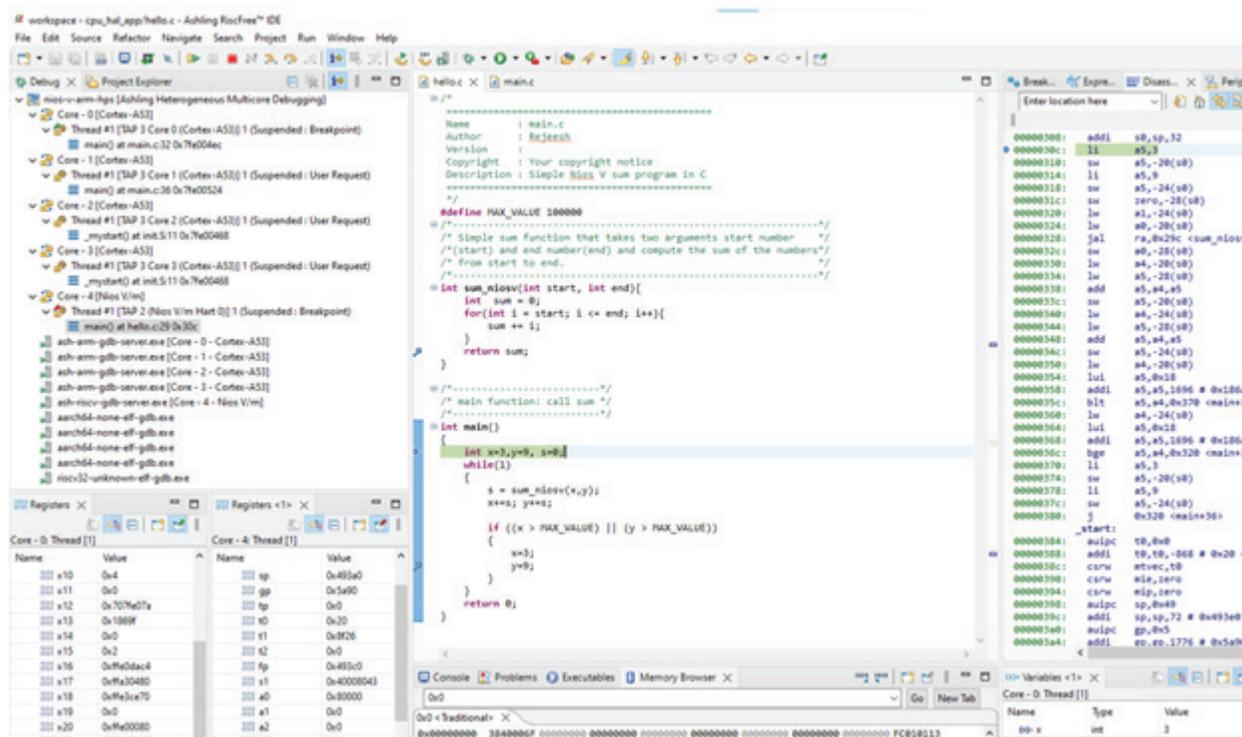
Nios V 处理器需要一个许可。Nios V/m 嵌入式处理器许可可从 [Self-Service Licensing Center](#) 免费获得。

入门

关于 Nios V 处理器的更多信息，请访问 www.intel.com/content/www/us/en/products/details/fpga/nios-processor/v.html。

RiscFree* IDE for Intel® FPGAs

RiscFree* IDE for Intel® FPGAs 是由面向 Intel® FPGAs 的 Ashling 进行开发的。该集成开发环境 (IDE) 为基于 RISC-V ISA 的 Nios V 处理器提供软件开发和调试支持，包括完整工具链、IDE、编译器和调试器。



RiscFree* IDE with Intel Quartus Prime Software v22.2 可以给您带来什么？

- 免费的，开箱即用的独立安装程序，或者作为英特尔 Quartus Prime Software 一部分提供
- 对英特尔 Agilex、英特尔 Stratix 10、英特尔 Arria 10 和英特尔 Cyclone 10 GX 器件的初步支持
- Project Manager 和 Build Manager，包括 Make 和 CMake 支持以及快速导入，构建和调试英特尔 Quartus 软件所创建的应用程序
- 完全集成到 RiscFree* IDE 中的目标 Nios V GCC 编译器工具链，支持 newlib 和 picolibc 运行时库，使用 Nios V Hardware Abstraction Layer (HAL) 应用程序编程接口 (API) 进行硬件访问
- 支持英特尔® FPGA Download Cable II 的运行时调试
- 对 Nios V 和 Arm 处理器内核的同构和异构同步多内核调试支持
- 面向 Arm 存储器内核的寄存器可视化

硬件开发工具

- 英特尔 Quartus Prime Pro Edition Software
- Platform Designer
- Signal Tap 逻辑分析器
- 用于 Platform Designer 系统的低级调试的 System Console

入门

RiscFree* IDE for Intel® FPGAs 可以作为一个独立的安装程序从 [FPGA Software Download Center](#) 进行下载，或者作为英特尔 Quartus Prime Pro Edition Software 下载的一部分提供。欲了解更多关于 Nios V 处理器和 RiscFree* IDE for Intel® FPGAs 的信息，请访问 intel.com/content/www/us/en/products/details/fpga/nios-processor/v.html。

Nios® II 处理器

在所有的英特尔 FPGA 中，Nios® II 处理器提供一种定制系统解决方案，不但具有软件灵活性，也具有硬件高性能。通过革新设计，Nios II 处理器利用器件中的逻辑资源实现了前所未有的硬核和软核实时性能。

在英特尔 SoC 中，Nios II 处理器同 Arm 处理器一起使用能够创建高效的多处理器系统。

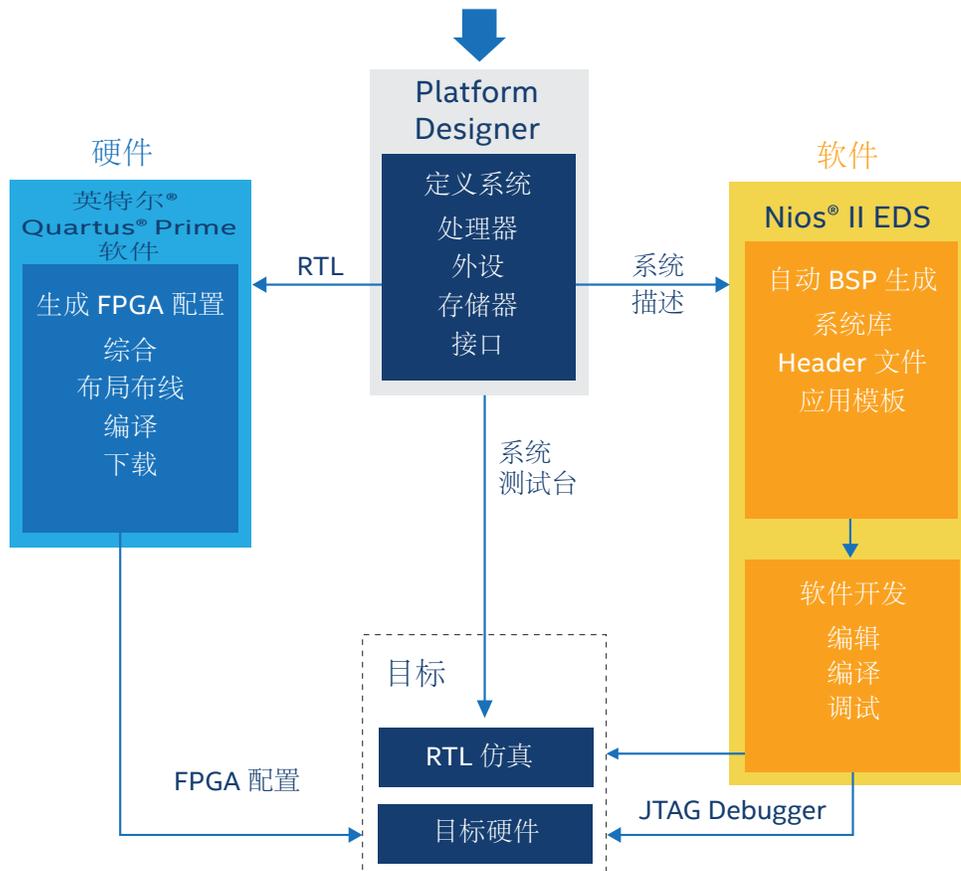
通过使用 Nios II 处理器，您可以：

- 通过将外部处理器集成到 FPGA 中，降低系统总成本和复杂度。

- 通过多处理器、定制指令 (软件功能的硬件加速) 或者协处理器模块在软核处理器旁边设置硬件加速器来提高性能。
- 使用英特尔 Stratix、英特尔 Arria、英特尔 Cyclone 或英特尔 MAX 10 FPGA，或者英特尔 Stratix 10、英特尔 Arria 10、Arria V 或者 Cyclone V SoC 的 FPGA 部分。
- 消除了处理器和 ASSP 器件过时的风险。

利用免费的 Nios II 经济型内核，免费的 Nios II Embedded Design Suite (EDS) 和免费的 NicheStack TCP/IP Network Stack - Nios II Edition 软件开始您的设计吧。

Nios II 处理器开发流程



Nios II 处理器嵌入式设计套件

根据 Gartner Research，Nios II 处理器是世界上最通用的处理器，也是 FPGA 业界应用最广泛的软核处理器。Nios II 处理器非常灵活，满足了您的低成本、实时、安全关键 (DO-254) 以及应用处理需求。所有英特尔 FPGA 系列都支持 Nios II 处理器。

Nios II EDS 组成

面向 Eclipse 的 Nios II 软件构建工具 (Nios II SBT for Eclipse)，用于软件开发

- 基于 Eclipse IDE
- 新工程向导
- 软件模板
- 源代码浏览器和编辑器

Compiler for C and C++ (GNU)

Software Debugger/Profiler

Flash Programmer

嵌入式软件

- 硬件抽象层 (HAL)
- MicroC/OS-II RTOS (完整评估版)
- Newlib ANSI-C 标准库
- 简单文件系统

其他的英特尔命令行工具和应用程序

设计示例

硬件开发工具

- 英特尔 Quartus Prime 标准版和专业版设计软件
- Platform Designer
- 用于 Nios II 处理器的 Signal Tap logic analyzer 插件
- 用于 Platform Designer 系统的低级别调试的 System Console

许可

现在，使用 Nios II 处理器变得更加容易。不仅 Nios II EDS 是免费的，Nios II 经济型内核 IP 也是免费提供的。

Nios II 快速内核 IP 的许可可以单独提供 (IP-NIOS)，也可以作为嵌入式 IP 套件 (IPS-EMBEDDED) 的一部分来提供。嵌入式 IP 套件是一套有价值的系列组合产品，其中包括 Nios II Processor IP 内核，DDR1/2/3 Memory Controller IP 内核，Triple-Speed Ethernet MAC IP 内核和 16550 兼容的 UART IP 内核。这些许可支持 Nios II Classic 以及 Gen2 处理器。这些免版税的许可永不过期，可以对任何的 Intel FPGA 进行处理器设计。

Nios II EDS：您能免费获得什么！

Nios II 嵌入式套件 (EDS) 为 Nios II 处理器的代码开发提供了所需的全部工具和软件。

使用 Nios II EDS，您可以：

- 使用 **Nios II SBT for Eclipse** 进行软件开发：
基于工业标准 Eclipse，Nios II SBT 是一个用于编辑、编译、调试软件代码和闪存编程的集成开发环境。
- **管理板级支持包 (BSP)：**
Nios II EDS 使管理您的 BSP 变得更加容易。Nios II EDS 自动将 Intel FPGA 提供的 IP 的器件驱动程序添加到您的 BSP 中。BSP Editor 对您的构建选项提供完全控制。
- **评估 RTOS：**
Nios II EDS 包含一个评估版本的 Micrium MicroC/OS-II RTOS。您可以从 Micrium 直接购买产品许可。

加入 Nios II 处理器社区！

通过访问英特尔 FPGA Wiki、英特尔 FPGA Community 和 Rocketboards.org 网站成为成千上万的 Nios II 处理器开发人员之一。英特尔 FPGA Wiki 和 Rocketboards.org 网站上有来自全球各地的 Nios II 处理器开发人员提供的设计实例和设计技巧。现在就加入英特尔 FPGA Community 的 Nios II 处理器部分中正在进行的讨论，以了解关于 Nios II 处理器的 Linux，硬件和软件开发的详细信息。

请访问以下网站：

community.intel.com
forums.intel.com
rocketboards.org
FPGA Design Store

开发套件

关于嵌入式开发套件的信息，请参考第 88 页。

Nios II 处理器操作系统支持

英特尔和我们的生态系统合作伙伴对 Nios II 处理器提供了全面的操作系统支持。

OS	相关网站
ChibiOS/RT	emb4fun.com
eCos	ecoscentric.com
eCos (Zylin)	opensource.zylin.com
embOS	segger.com
EUROS	euros-embedded.com
FreeRTOS	freertos.org
Linux	windriver.com
Linux	rocketboards.org
oSCAN	vector.com
TargetOS	blunkmicro.com
ThreadX	threadx.com
Toppers	toppers.jp
μC/OS-II, μC/OS-III	micrium.com
Zephyr	zephyrproject.org

软核处理器汇总

类别	处理器	供应商	说明
性能优化处理	Nios V 微控制器内核	英特尔	基于 RISC-V: RV32IA 。Nios V 处理器对实现嵌入式设计所需的精确性能提供了最大灵活性，而无需为高时钟频率、耗电的现有处理器支付过高的费用。由于在架构上的改进，Nios V 处理器比 Nios II 处理器更具有性能上的优势。
功耗和成本优化的处理	Nios II 经济型内核	英特尔	具有独特、实时的硬件特性，例如定制指令、能够使用 FPGA 硬件来加速实现一个函数、矢量中断控制器、紧耦合存储器等，以及对业界一流实时操作系统 RTOS 的支持，Nios II 处理器内核满足了您对硬件和软件的实时要求，并对实时处理提供了一个通用的解决方案。
实时处理	Nios II 快速型内核 ¹	英特尔	
应用处理	Nios II 快速型内核	英特尔	通过简单配置选项，Nios II 快速型内核可以使用存储器管理单元来运行嵌入式 Linux。可以为 Nios II 处理器提供开放源代码和商业版的 Linux 支持。
安全关键处理	Nios II SC	HCELL	使用 Nios II Safety Critical 内核以及 HCELL 提供的 DO-254 兼容设计服务，对您的设计进行 DO-254 兼容性认证。
锁步解决方案 (Lockstep Solution)	Nios II Lockstep 双核	英特尔	提供完全符合功能安全标准 IEC 61508 和 ISO 26262 的高诊断覆盖率、自检和高级诊断功能，同时不再需要进行困难的诊断软件测试库的开发和评估。
安全认证套件 (Qkit)	Nios II 快速型、标准型和经济型内核	Validas AG	支持软件设计人员在其安全应用中对 Nios II Toolchain 工具链的使用进行鉴定，以满足 IEC 61508 最高等级 SIL 4 和 ISO 26262 最高等级 ASIL D 的要求。

注释：

1. 使用 Nios II Gen2 产品时标准型内核不可用作预配置的选项。然而，Gen2 快速型内核在 Platform Designer 中进行配置时可以设置为与标准型内核相同的性能。
2. 从 Nios II EDS v19.1 开始，Nios II EDS 要求手动安装 Eclipse IDE 组件。有关安装 Eclipse IDE 的详细信息，请参考 [Nios II Software Developer Handbook](#)。

开始使用

如需了解关于英特尔可定制处理器及如何开始使用的详细信息，请访问 intel.com/content/www/us/en/products/details/fpga/nios-processor.html。

可定制处理器系列概述

英特尔 FPGA 器件上支持的主要处理器的性能和特性汇总

类别	性能优化内核	对成本和功耗敏感的处理器	实时处理器	应用处理器		
特性	Nios V/m Microcontroller	Nios II Economy	Nios II Fast	28 nm ¹ Dual-Core Arm Cortex-A9	20 nm ² Dual-Core Arm Cortex-A9	14 nm ² Quad-Core Arm Cortex-A53
最大频率 (MHz) ³	~ 566 MHz (Intel Agilex FPGA) ⁴	400 (Stratix V)	330 (Stratix V)	925 MHz (Cyclone V SoC) 1.05 GHz (Arria V SoC)	1.5 GHz (Intel Arria 10 -1 speed grade)	1.5 GHz (Intel Stratix and Intel Agilex FPGAs)
最大性能 (MIPS at MHz) 英特尔 Agilex 器件系列	268 (at 566 MHz)	-	-	-	-	-
最大性能 (MIPS ⁵ at MHz) 英特尔 Stratix 系列	167 (at 360 MHz)	52 (at 400 MHz)	363 (at 330 MHz)	-	-	-
最大性能 (MIPS ⁵ at MHz) 英特尔 Arria 系列	141 (at 305 MHz)	44 (at 340 MHz)	319 (at 290 MHz)	2,625 MIPS per core at 1.05 GHz	3,750 MIPS per core at 1.5 GHz	-
最大性能 (MIPS ⁵ at MHz) 英特尔 Cyclone 系列	-	30 (at 230 MHz)	187 (at 170 MHz)	2,313 MIPS per core at 925 MHz	-	-
最大性能效率 (MIPS ⁵ per MHz)	0.464	0.13	1.1	2.5	2.5	2.3
16/32/64 比特指令集支持	32	32	32	16 and 32	16 and 32	16/32/64
Level 1 指令高速缓存	-	-	可配置	32 KB	32 KB	32 KB
Level 1 数据高速缓存	-	-	可配置	32 KB	32 KB	32 KB
Level 2 高速缓存	-	-	-	512 KB	512 KB	1 MB
存储器管理单元	-	-	可配置	✓	✓	✓(+System MMU)
浮点单元	-	-	FPH ⁶	双精度	双精度	双精度
矢量中断控制器	-	-	可选	-	-	-
紧耦合存储器	-	-	可配置	-	-	-
定制指令接口	-	Up to 256	Up to 256	-	-	-
等价 ALM	1,500	600	1,800 – 3,200	HPS	HPS	HPS

注释:

- 28 nm SoC 包括 Cyclone V SoC 和 Arria V SoC。
- 20 nm SoC 包括 Intel Arria 10 SoC。
- 在 Stratix V FPGA 上测试的最大性能。
- Nios V 处理器 Fmax 基于最高速度等级器件。
- Dhrystone 2.1 基准测试。请注意：性能的高低将取决于系统和软件的配置。
- 浮点硬件 – Nios II 处理器定制指令。

英特尔和英特尔合作伙伴联盟提供的 IP 功能

intel.cn/fpgaip

关于英特尔和英特尔合作伙伴联盟提供的 IP 功能的完整列表，请访问 intel.cn/fpgaip。

产品名称	供应商	产品名称	供应商
运算		视频和图像处理 (续)	
Floating Point Intel FPGA IP	Intel	JPEG Encoders	CAST, Inc.
Floating Point Arithmetic Co-Processor	Digital Core Design	Ultra-fast, 4K-compatible, AVC/ H.264 Baseline Profile Encoder	CAST, Inc.
Floating Point Arithmetic Unit	Digital Core Design	Low-Power AVC / H.264 Baseline Profile Encoder	CAST, Inc.
错误检测/纠正		H.265 Main Profile Video Decoder	CAST, Inc.
Reed-Solomon Encoder/Decoder II	Intel	硬核/软核处理器	
Viterbi Compiler, High-Speed Parallel Decoder	Intel	Nios II Embedded Processors	Intel
Viterbi Compiler, Low-Speed/ Hybrid Serial Decoder	Intel	Arm Cortex-A9 MPCore Processor in Intel SoC	Intel
Turbo Encoder/Decoder	Intel	Arm Cortex-A53 MPCore Processor in Intel SoC	Intel
High-Speed Reed Solomon Encoder/Decoder	Intel	通信	
BCH Encoder/Decoder	Intel	Optical Transport Network (OTN) Framers/Deframers	Intel
Low-Density Parity Check Encoder/Decoder	Intel	SFI-5.1	Intel
Zip-Accel-C: GZIP/ZLIB/Deflate Data Compression Core	CAST, Inc.	Ethernet	
Zip-Accel-D: GUNZIP/ZLIP/Inflate Data Decompression Core	CAST, Inc.	Low-Latency 10 Gbps Ethernet Media Access Controller (MAC) with 1588	Intel
滤波和变换		Triple-Speed Ethernet (10/100/1000 Mbps) MAC and PHY with 1588 Option	Intel
Fast Fourier Transform (FFT)/ Inverse FFT (IFFT)	Intel	1 / 2.5 / 5 / 10G Multi-Rate PHY and Backplane Options	Intel
Cascaded Integrator Comb (CIC) Compiler	Intel	10G Base-X (XAUI) PHY	Intel
Finite Impulse Response (FIR) Compiler II	Intel	25G MAC and PHY with RS-FEC option	Intel
SHA-1	CAST, Inc.	40G Ethernet MAC and PHY with 1588 and Backplane Options	Intel
SHA-256	CAST, Inc.	50G MAC and PHY	Intel
AES CODECs	CAST, Inc.	100G Ethernet MAC and PHY with 1588 and RS-FEC options	Intel
调制/解调		1G/10Gb Ethernet PHY	Intel
Numerically Controlled Oscillator Compiler	Intel	High-Performance Gigabit Ethernet MAC	IFI
ATSC and Multi-Channel ATSC 8-VSB Modulators	Commsonic	高速	
DVB-T Modulator	Commsonic	JESD204B	Intel
DVB-S2 Modulator	Commsonic	JESD204C	Intel
视频和图像处理		Common Public Radio Interface (CPRI)	Intel
Video and Image Processing Suite	Intel	Interlaken	Intel
Stereo Vision IP Suite	Fujisoft Incorporated	Interlaken Look-Aside	Intel
Infinivision	Gidel	SerialLite II/III/IV	Intel
HD JPEG 2000 Encoders/Decoders	IntoPIX	SATA 1.0/SATA 2.0	Intelliprop, Inc.
TICO Lightweight Video Compression	IntoPIX	RapidIO Gen3	Mobiveil
Multi-Channel JPEG 2000 Encoder and Decoder Cores	Silex Insight	QDR Infiniband Target Channel Adapter	Polybus
VC-2 High Quality Video Decoder	Silex Insight		
VC-2 High Quality Video Encoder	Silex Insight		

产品名称	供应商
PCI Express / PCI	
PCI Express Hard-IP Controller 3.0, 2.0, 1.0 x1 x2 x4 x8 x16 Controller with SR-IOV on Intel Stratix 10 GX FPGA	Intel
PCI Express Hard-IP Controller 4.0, 3.0, 2.0, 1.0 x16 x8, x4 x2 x1 Controller with SR-IOV on Intel Stratix 10 DX FPGA	Intel
PCI Express Hard-IP Controller 5.0, 4.0, 3.0, 2.0, 1.0 x16 x8, x4 x2 x1 Controller with SR-IOV on Intel Agilex FPGA	Intel
PCI Express Memory-mapped bridge/ DMA IP on Intel Stratix 10 GX, Intel Stratix 10 DX, and Intel Agilex FPGAs	Intel
PCI Express 4.0, 3.0, 2.0, 1.0 Scalable Switch IP with 1 UP port and up to 32 DN ports for Intel Stratix 10 and Intel Agilex FPGAs	Intel
Multichannel DMA IP for Intel Stratix 10 GX, Intel Stratix 10 DX, and Intel Agilex FPGAs	Intel
Expresso 3.0 PCI Express Core (1.0 -4.0)	Rambus (Northwest Logic)
XpressRICH3 PCI Express 1.0, 2.0, 3.0, and 4.0	PLDA
CXL	
XpressLINK-SOC Controller IP for CXL 3.0, 4.0, 5.0 Endpoint & Rootport for Intel Agilex FPGAs	PLDA
串行	
Generic QUAD SPI Controller	Intel
Avalon® I ² C (Master)	Intel
I ² C Slave to Avalon-MM Master Bridge	Intel
Serial Peripheral Interface (SPI)/Avalon Master Bridge	Intel
UART	Intel
JTAG UART	Intel
16550 UART	Intel
JTAG/Avalon Master Bridge	Intel
CAN 2.0/FD	CAST, Inc.
Local Interconnect Network (LIN) Controller	CAST, Inc.
H16550S UART	CAST, Inc.
MD5 Message-Digest	CAST, Inc.
Smart Card Reader	CAST, Inc.
DI2CM I ² C Bus Interface-Master	Digital Core Design
DI2CSB I ² C Bus Interface-Slave	Digital Core Design
D16550 UART with 16-Byte FIFO	Digital Core Design
DSPI Serial Peripheral Interface Master/ Slave	Digital Core Design
Secure Digital (SD)/MMC SPI	El Camino GmbH
Secure Digital I/O (SDIO)/SD Memory/ Slave Controller	Eureka Technology, Inc.
SDIO/SD Memory/ MMC Host Controller	Eureka Technology, Inc.
Nios II Advanced CAN	IFI
I ² C Master/Slave/PIO Controller	Microtronix, Inc.
I ² C Master and Slave	SLS

接口和协议 (续)

产品名称	供应商
串行 (续)	
USB High-Speed Function Controller	SLS
USB Full-/Low-Speed Function Controller	SLS
Embedded USB 3.0 / 3.1 Gen 1 Host and Device Controllers	SLS
USB 3.0 SuperSpeed Device Controller	SLS
音频和视频	
Character LCD	Intel
Pixel Converter (BGR0 to BGR)	Intel
Video Sync Generator	Intel
SD/HD/3G-HD Serial Digital Interface (SDI)	Intel
DisplayPort 1.1 and 1.2	Intel
HDMI 1.4 and 2.0	Intel
Bitec HDMI 2.0a IP core	Bitec
DisplayPort 1.3 IP Core	Bitec
HDCP IP Core	Bitec
MIPI CSI-2 Controller Core	Rambus (Northwest Logic)
MIPI DSI-2 Controller Core	Rambus (Northwest Logic)
AC'97 Controller	SLS
DMA	
DMA Controllers	Eureka Technology, Inc.
Lancero Scatter-Gather DMA Engine for PCI Express	Microtronix, Inc.
AXI DMA back-End Core	Rambus (Northwest Logic)
Expresso DMA Bridge Core	Rambus (Northwest Logic)
Express DMA Core	Rambus (Northwest Logic)
Flash	
CompactFlash (True IDE)	Intel
EPCS Serial Flash Controller	Intel
Flash Memory	Intel
NAND Flash Controller	Eureka Technology, Inc.
Universal NVM Express Controller (UNEX)	Mobiveil, Inc.
ONFI Controller	SLS
Enhanced ClearNAND Controller	SLS
SDRAM	
DDR/DDR2 and DDR3/DDR4 SDRAM Controllers	Intel
LPDDR2 SDRAM Controller	Intel
RLDRAM 2 Controller	Intel
Streaming Multi-Port SDRAM Memory Controller	Microtronix, Inc.
HyperDrive Multi-Port DDR2 Memory Controller	Microtronix, Inc.
Avalon Multi-Port SDRAM Memory Controller	Microtronix, Inc.
SRAM	
SSRAM (Cypress CY7C1380C)	Intel
QDR II/II+/II+Xtreme/IV SRAM Controller	Intel

接口和协议 (续)

存储器和存储控制器

Design Store

fpgacloud.intel.com/devstore

Design Store 网站包含英特尔和合作伙伴 FPGA 设计实例，帮助您使用英特尔 FPGA 和相关开发工具进行设计。设计实例按照开发套件、Quartus 软件版本和 IP 进行了分类以便于搜索查找。这些设计实例展现了各种接口 IP，内核功能 IP，配置，嵌入式和终端应用。本网站对所有产品系列进行不断地更新并增添新的内容。包含英特尔 FPGA 内容(例如 rocketboards.org 嵌入式 Linux 网站)的附属网站也通过 Design Store 进行了分类。

现在就浏览 [Design Store](#)。

设计示例搜索

Intel® FPGA Support Resources / FPGA Design Store

Search Intel.com

438 Results

Filter by

FPGA Device Family

- CLEAR
- Intel® MAX® (172)
- Intel® Cyclone® (122)
- Intel® Arria® (83)
- Intel® Stratix® (53)
- Intel® Agilex™ FPGAs and SoC FPGAs (7)

Intel Quartus Prime Version

- CLEAR
- Intel® Quartus® Prime Standard Edition (369)
- Intel® Quartus® Prime Pro Edition (69)

EXPAND ALL | COLLAPSE ALL

Newest

This website contains Intel's confidential information, which may only be used and disclosed in accordance with the applicable non-disclosure agreement between you or your company and Intel

Title	ID	Date	Version
New			
Stratix 10 - JTAG Remote Debugging Over a PCIe Interface Design Example	733510	06/10/22	1.0
MAX 10 - IO Module Design Example on Intel MAX10 for OPC UA	714783	10/04/21	17.0std.2 Standard
MAX 10 - DC-DC Converter Design Example (AN959)	714606	09/23/21	17.0.2 Standard

英特尔 FPGA 以及合作伙伴提供的开发套件

intel.com/devkits

英特尔 FPGA 开发套件为工程师提供完整的，高质量的设计环境。这些套件帮助简化了设计过程并缩短了面市时间。开发套件包括软件、参考设计、电缆和编程硬件。下面列出了英特尔 FPGA 及其合作伙伴提供的开发套件。要获得关于这些开发套件或者其他较早的开发套件的详细信息，请参考我们的在线开发套件页面 intel.com/devkits。

产品和供应商	描述
Intel Agilex FPGA 套件	
Intel Agilex 7 FPGA F-Series Development Kit Intel	此套件使您能够设计和开发英特尔 Agilex 7 F 系列 FPGA 设计，包括使用带 E-Tile 和 P-Tile 英特尔 Agilex 7 F 系列 FPGA 的性能和功能时所需的全部硬件和软件。此 PCIe 外形板级可用于开发和测试 PCI Express 4.0 设计以及由 DDR4 和 QDR IV 存储器组成的外部存储器子系统。此套件也包含两个支持光接口和电接口的 QSFPDD 连接器。
Intel Stratix 10 FPGA 套件	
Intel Stratix 10 GX FPGA Development Kit Intel	此套件提供一个完整的系统设计环境，包括使用英特尔 Stratix 10 GX FPGA 的功能和性能时所需的全部硬件和软件。此套件可用于开发和测试 PCI Express 3.0 设计，由 DDR4、DDR3、QDR IV 和 RLDRAM III 存储器组成的存储器子系统，通过使用 FPGA 夹层卡 (FMC) 连接器开发模块化和可扩展的设计。
Intel Stratix 10 GX Transceiver Signal Integrity Development Kit Intel	此套件提供一个完整的系统设计环境，包括使用英特尔 Stratix 10 GX FPGA 的功能和性能时所需的全部硬件和软件。此套件可用于评估收发器通道性能，生成并验证伪随机二进制序列 (PRBS)，动态地更改通道的差分输出电压 (VoD)，预加重和均衡设置。
Intel Stratix 10 SX SoC Development Kit Intel	此套件为开发定制的基于 Arm 处理器的 SoC 设计提供了一个快速简单的方法。此套件提供了诸如 HiLo DDR4 和 DDR4 SODIMM 的存储器选项。此套件也包括用于实现收发器通道高性能的两个 FMC+ 低管脚数连接器和两个四通道小型可插拔 (QSFP) 连接器。更重要的是，此套件包括两个用于实现功能扩展的 HPS 外设子卡。
Intel Stratix 10 TX Signal Integrity Development Kit Intel	此套件提供了用于在英特尔 Stratix 10 TX FPGA 上进行开发的完整设计环境。此套件可以对高达 58 Gbps PAM4 和 30 Gbps NRZ 的 E-Tile 收发器通道性能进行评估。电路板上有不同的 QSFP-DD、FMC+、MXP 和 SMA 连接器，可用于不同的网络应用。此套件也可用于抖动分析和验证 10/25/50G/100G/200G/400G Ethernet 和其他主要标准的物理介质连接 (PMA) 符合性。
Intel Stratix 10 MX FPGA Development Kit Intel	此套件可以对使用英特尔 Stratix 10 MX FPGA 的设计 (包含 High-Bandwidth Memory (HBM)) 进行测试和开发。由于此电路板包含一个 PCIe 端点连接器和一个 PCIe 根端口连接器，因此可以对 PCIe 3.0 设计进行开发。此电路板还包含一个用于扩展存储器功能的 DIMM 插槽和 HiLo 连接器。
S10VG4 BittWare Inc.	此 PCI Express 卡基于英特尔 Stratix 10 FPGA，是高密度数据中心应用的理想选择。BittWare 的 Viper 平台支持大型 FPGA 负载，高达 32 GB 的 DDR4 SDRAM 和 4x100 Gbps Ethernet。此卡通过四个前板 QSFP+ 接插件 (每个支持 40/100GbE 或者四个 10/25GbE 通道) 对高速网络连接进行支持。通过两个 UltraPort SlimSAS 连接器可实现串行扩展。一个 1GbE 接口，一个 pulse-per-second (PPS) 输入和一个 USB 接口可用于调试和支持。此电路板的灵活存储器配置包括四个支持 DDR4 SDRAM 和 QDR 的 DIMM 站。
Nallatech 520 Nallatech	这是一块基于英特尔 Stratix 10 FPGA 的 PCI Express 加速卡，旨在用于广泛的计算密集型和延迟关键型应用，包括机器学习，基因测序，石油和天然气以及实时网络分析。此卡采用了开创性的每器件高达 10 TFLOPS 的单精度浮点性能。

产品和供应商	描述
Intel MAX 10 FPGA 套件	
Intel MAX 10 FPGA Nios II Embedded Evaluation Kit (NEEK) Terasic	该套件是一款基于英特尔 MAX 10 器件系列的全功能嵌入式评估套件。该套件提供一个集成的平台，包括用于开发多种应用的硬件、设计工具、IP 和参考设计。此套件使开发人员能够快速定制处理器和 IP 以满足他们的特定需求，而不是使他们的软件受限于处理器的固定特性。此套件包括一个电容式 LCD 多媒体彩色触摸板，该触摸屏支持多点触控。一个八百万像素的数字图像传感器、环境光传感器和三轴加速度计一起组成了丰富的功能集合，并包括用于连接此套件到外面的物联网 (IoT) 应用的各种接口。
Intel MAX 10 FPGA Development Kit Intel	该套件提供一个全面通用的开发平台，应用于众多市场及多方面应用，例如：工业和汽车产业。该全功能开发套件包括 10M50DAF484C6G 器件、DDR3 存储器、2X 1 GbE、高速夹层卡 (HSMC) 连接器、四路串行外围接口、16 比特数模转换器 (DAC)、闪存和 2X Digilent Pmod* 兼容头。
Intel MAX 10 FPGA Evaluation Kit Intel	10M08 评估电路板为英特尔 MAX 10 FPGA 设计提供了高性价比的切入点。该卡与 Arduino 头插座完整配套，可实现各种子卡连接。其它的功能包括一个 MAX 10 10M08SAE144C8G 器件、Arduino 屏蔽扩展、80 个 I/O 通孔的访问和原型设计区域。
DECA Intel MAX 10 FPGA Evaluation Kit Arrow	DECA 是一款包含 10M50DAF484C6G 器件的全功能评估套件。该套件包括用于进一步 I/O 扩展的 BeagleBone 兼容头，各种感应器 (手势/湿度/温度/CMOS)、MIPI CSI-2 摄像头接口、LED、按钮和板载 Intel FPGA Download Cable II。
Mpression Odyssey Intel MAX 10 FPGA IoT Evaluation Kit Macnica	Macnica Intel MAX 10 FPGA 评估套件使用 Mpression Odyssey Smartphone 应用程序通过蓝牙连接和控制您的 FPGA 设计。该套件也包括 10M08U169C8G 器件、SDRAM、Arduino 域扩展性能以及 Bluetooth SMART 连接性模块。
Stratix V FPGA 套件	
Stratix V Advanced Systems Development Kit Intel	该套件提供一个完整的系统设计环境，包括使用 Stratix V FPGA 进行体系结构开发和系统设计所需要的硬件和软件。基于 PCI Express x16 的接口，通过高存储带宽实现与 DDR3、QDR II+ 以及串行存储器的连接。通过 FMC 和 HSMC 连接可访问多种高速协议。此套件包括英特尔 Quartus Prime 设计软件的一年期许可。
Stratix V GX FPGA Development Kit Intel	该套件为 Stratix V GX FPGA 高速串行接口原型设计和测试提供全功能硬件开发平台。该套件提供 PCI Express x8 接口，用于扩展功能的 2 个 HSMC 连接器以及以太网，USB 和 SDI 接口。存储器包括 1 个 x72 DDR3 SDRAM，1 个 RLD RAM II x18 QDR II+ SRAM 和闪存。该套件还包括用于差分收发器输出的两个 SMA 连接器。还提供几个可编程振荡器，其他用户接口包括 3 个用户按键、1 个 8 位置 DIP 开关、16 个用户 LED、1 个 LCD 显示屏，以及功耗和温度测量电路。
Transceiver Signal Integrity Development Kit, Stratix V GX Edition Intel	该套件对收发器信号完整性和器件互操作性进行全面评估。该套件特性包括 7 个基于 SMA 连接器的全双工收发器通道，2 个 14G 背板连接器 (来自 Amphenol 和 Molex)，4 个可编程时钟振荡器，4 个用户按键，1 个 8 位置 DIP 开关，8 个用户 LED，一个 7 段 LCD 显示屏，功耗和温度测量电路，以太网，嵌入式 Intel FPGA Download Cable 和 JTAG 接口。
Transceiver Signal Integrity Development Kit, Stratix V GT Edition Intel	Stratix V GT Transceiver Signal Integrity Development Kit 提供了用于电气兼容测试和互操作性分析的平台。系统具备多通道访问能力，可以通过 SMA 接口以及时下常用的背板接口访问收发器通道，实现实际分析。这一开发套件可用于评估高达 25.7 Gbps 的收发器链路性能，通过简单易用的 GUI (不要求 Quartus Prime 软件) 产生并检查伪随机二进制序列 (PRBS) 码型，访问高级均衡器来微调链路设置，从而达到最佳的误码率 (BER)，对 Stratix V GT FPGA 的目标协议执行抖动性能分析，验证物理介质附加层 (PMA) 互操作性，例如：CEI-25/28G、CEI-11G、PCI Express Gen 3.0、10GBASE-KR、10 Gigabit Ethernet、XAUI、CEI-6G、Serial RapidIO、HD-SDI 等。可以使用嵌入式高速背板连接器来评估定制背板性能以及链路 BER。
100G Development Kit, Stratix V GX Edition Intel	该套件用于对 100G 设计进行全面评估。它通过光模块支持 10G/40G 线路接口，通过一个 x18 QDR II 和六个 x32 DDR3 存储器块支持需要外部存储器接口的应用。通过使用此套件，您可以评估速率高达 12.5 Gbps 的收发器性能，并验证 PMA 与 10G/40G/100G Internet、Interlaken、CEI-6G/11G、Serial RapidIO、PCI Express (1.0, 2.0 和 3.0) 等标准以及其他主要标准的兼容性。该套件也验证诸如 SFP、SFP+、QSFP 和 CFP 的光模块之间的互操作性。
DSP Development Kit, Stratix V Edition Intel	DSP Development Kit, Stratix V Edition 提供了完整的设计环境，包括开发 DSP 密集型 FPGA 设计所需的所有硬件和软件。此开发套件是 RoHS 兼容的。您可以通过此开发套件在高达 3.0 的数据速率上开发和测试 PCI Express 设计，开发和测试 DDR3 SDRAM 或 QDR II SRAM 存储器的存储器子系统，并使用 HSMC 连接器来连接由 Intel 合作伙伴提供的 35 个不同 HSMC 中的一个，支持的协议包括：Serial RapidIO、10 Gbps Ethernet、SONET、CPRI、OBSAI 等。

产品和供应商	描述
Intel Arria 10 FPGA 套件	
Intel Arria 10 FPGA Development Kit Intel	该套件提供一个完整的设计环境，包括用于设计，测试英特尔 Arria 10 GX FPGA 的高速串行接口以及相关的硬件设计。该套件包含 PCI Express x8，两个用于扩展的 FMC 连接器、Ethernet、USB 和 SDI。电路板包括一个 HiLo 连接器，可插入 DRAM 和 SRAM 子卡。支持的子卡格式包含 DDR4 x72 SDRAM、DDR3 x72 SDRAM、RLDRAM 3 x36 和 QDR IV x36 SRAM。该电路板也包含 SMA 连接器，可用于收发器输出、时钟输出和时钟输入。系统提供几个可编程的振荡器，以及其他的用户接口，包括：用户按钮、双列直插封装 (DIP) 开关、双色用户 LED、一个 LCD 显示器、功耗和温度测量电路。此开发套件附带了一年期使用许可的英特尔 Quartus Prime 设计软件。
Intel Arria 10 FPGA Signal Integrity Kit Intel	该套件可对收发器信号完整性和器件互操作性进行全面评估。该套件具有以下特点：6 个配备 2.4 mm SMA 接口的全双工收发器通道，4 个配备 Amphenol Xcede+ 背板连接器的全双工收发器通道，4 个配备 C 型可插拔 (CFP2) 光接口的全双工收发器通道，4 个配备小型可插拔 (QSFP+) 光接口的全双工收发器通道，1 个配备 SFP+ 光接口的收发器通道以及 10 个配备 Samtec BullsEye 高密度接口的全双工收发器通道。该电路板也包含几个可编程的时钟振荡器、用户按钮、DIP 开关、用户 LED、7 段 LCD 显示器、功耗和温度测量电路、Ethernet、一个嵌入式 Intel FPGA Download Cable II 和 JTAG 接口。此开发套件附带了一年期使用许可的英特尔 Quartus Prime 设计软件。
Intel Arria 10 SoC Development Kit Intel	该套件提供了一个基于 Arm 处理器的 SoC 器件进行设计开发的简单快速的途径。英特尔 Arria 10 SoC 与上一代 SoC 在软件上完全兼容，并提供一种广泛适用的 Arm 软件和工具以及增强型 FPGA 和 DSP 硬件设计流程。此套件包括一个英特尔 Arria 10 10AS066N3F40I2SG SoC，PCIe 3.0 协议支持，一个双通道的 FMC 扩展头，两个 10/100/1000 SGMII Ethernet 端口，一个 10/100/1000 RGMII Ethernet 端口，两个 10GbE 小型可插拔 (SFP) 接插件，两个 1GB DDR4 HPS HILO 存储器卡，DDR4 SDRAM，NAND，quad SPI，SD/MICRO 启动闪存卡，字符型 LCD，显示端口和 SDI 端口。
Attila Instant-Development Kit Intel Arria 10 FPGA FMC IDK REFLEX	该套件为您提供最佳的开箱即用经验，结合了一流的紧凑型硬件平台和最高效的直观软件环境。此套件专为使用英特尔 Arria 10 GX 1150 KLE 的高性能串行收发器应用而设计，其中包括硬件、软件设计工具、IP 和预验证的参考设计。此套件的独特安装和 GUI 支持立即启动，其参考设计实现了快速周转设计，从而缩短了开发周期并对开发进行了保护。
Alaric Instant-Development Kit Intel Arria 10 SoC FMC IDK REFLEX	该套件为您提供最佳的开箱即用经验，结合了一流的紧凑型硬件平台和最高效的直观软件环境。此套件专为使用英特尔 Arria 10 SoC with 660 KLEs 和 Arm dual-core Cortex-A9 MPCore nment 的高性能串行收发器应用而设计。此套件的独特安装和 GUI 支持立即启动，其参考设计实现了快速周转设计，从而缩短了开发周期并对开发进行了保护。
Nallatech 510T Nallatech	Nallatech 510T 是一种 FPGA 协处理器，旨在实现计算密集型数据中心应用的每瓦极限性能。510T 是一种 GPU 大小的 16 通道 PCI Express 3.0 卡，包括两个 Intel 具有浮点计算功能的 Intel Arria 10 FPGA，性能高于上一代 16 倍 ¹ 。应用程序能够达到总共 3 TFLOPS 的持续性能。
Intel Cyclone 10 FPGA 套件	
Intel Cyclone 10 LP Evaluation Kit Intel	该套件为英特尔 Cyclone 10 LP FPGA 技术和英特尔 Enpirion 稳压器的评估提供了一个易用平台。此评估板使您能够通过 Arduino UNO R3 shield，Digilent Pmod Compatible card，GPIO 或者 Ethernet connector 对英特尔 Cyclone 10 LP FPGA 进行设计开发。此套件也可测量关键的英特尔 Cyclone 10 LP FPGA 电源和重新使用套件的 PCB 示意图作为设计的模型。
Intel Cyclone 10 GX FPGA Development Kit Intel	该套件是开发诸如嵌入式视觉，工厂自动化和监控等应用的理想起点套件。通过使用此开发套件，您能够开发基于英特尔 Cyclone 10 GX FPGA 的设计，并通过 PCIe 2.0、USB 3.1、SFP+ 和 RJ-45 进行扩展。

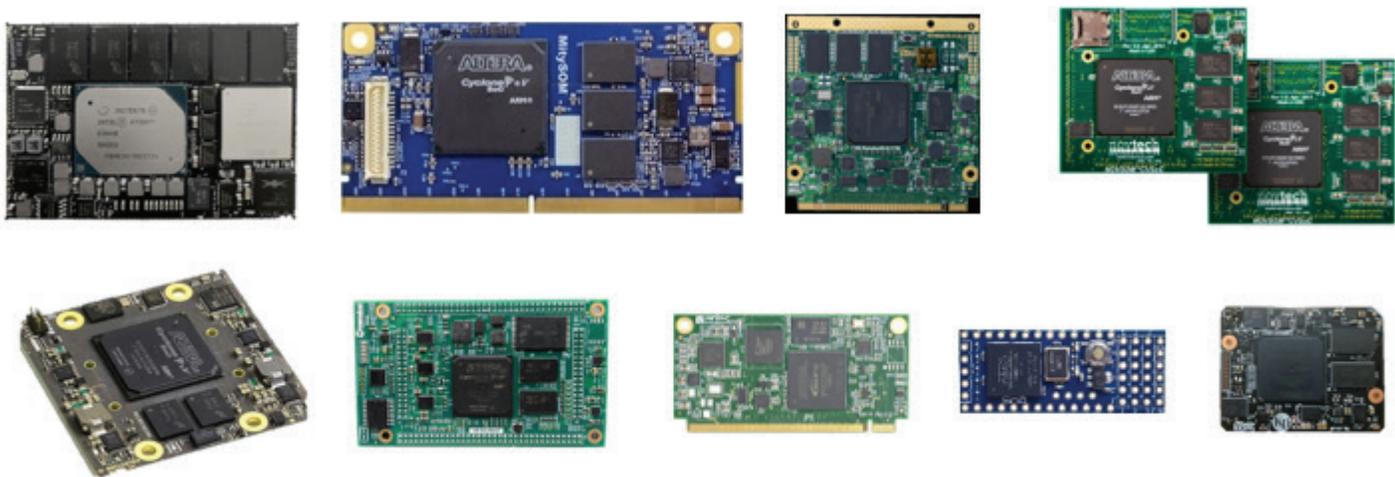
产品和供应商	描述
Arria V FPGA 和 SoC 套件	
Arria V GX Starter Kit, Arria V GX Edition Intel	此套件为基于收发器 I/O 的 Arria V GX FPGA 设计开发提供了低成本平台。该套件包括 PCI Express x8 连接器，一个 HSMC 连接器，一个 32 bit DDR3 SDRAM 器件，连接至 SMA 的 1 通道高速收发器输入和输出，HDMI 输出，SDI 输入和输出，16x2 LCD 显示屏以及闪存等。
Arria V SoC Development Kit and SoC Embedded Design Suite Intel	Arria V SoC Development Kit 为基于传统的 Arm 处理器 SoC 器件设计提供了快速简单的方法。英特尔的 Arria V 器件是一款中端的基于收发器的 FPGA 器件，在很多中端应用中，该器件保证了最低的功耗，同时提供了最高的带宽，例如：远程射频单元、10G/40G 链路卡、医疗成像、广播演播室设备以及加速图像和视频处理应用。该套件包括 SoC 嵌入式设计套件软件开发工具。开发电路板含有 PCI Express 2.0 x4 通道 (端点和根节点)、两个 FMC 扩展插头、双 Ethernet PHY 以及不同的 DRAM 和闪存。
Cyclone V FPGA 和 SoC 套件	
Cyclone V E FPGA Development Kits Intel	Cyclone V E Development Kit 为众多市场和应用程序提供了完整通用的开发平台，包括工业、网络、军事和医疗应用。该套件具有 Intel Cyclone V 器件和大量的板上资源，包括多个 DDR3 和 LPDDR2 存储器组、LCD 字符式显示屏、LED、用户开关、USB 和 RJ-45 连接器。Cyclone V E FPGA Development Kit 为工业设备设计人员提供更大的灵活性，使用工业 Ethernet IP 核实现实时 Ethernet 通信。
Cyclone V GT FPGA Development Kit Intel	此套件可用于 Cyclone V GT FPGA 或者 Cyclone V GX FPGA 应用的原型设计。它提供快速而简单的方法来开发低成本和低功耗的系统级设计，并快速地实现结果。此套件支持许多功能，例如：FPGA 原型设计、FPGA 功率测量、高达 5 Gbps 的收发器 I/O 性能、PCI Express 2.0 x4 (每通道 5 Gbps)，端点或者根节点支持。
Cyclone V SoC Development Kit Intel	Cyclone V SoC Development Kit 为基于 Cyclone V FPGA (英特尔的一款低成本，低功耗的 FPGA 器件) 开发定制的基于 ARM 处理器的 SoC 设计提供了快捷简单的方法。该套件支持广泛的功能，例如：处理器和 FPGA 原型设计和功率测量，工业网络协议、电机控制应用、图像和视频处理加速应用、~1,000 MBps 传输速率的 PCI Express x4 通道 (端点或根端口)。
Cyclone V GX Starter Kit Terasic Technologies	Cyclone V GX Starter Kit 基于 Cyclone V GX FPGA 提供可靠的硬件设计平台。此套件可以优化收发器应用，使其实现最低成本和功耗要求，并具有业界领先的可编程逻辑可以实现高度的设计灵活性。Cyclone V Starter Kit 开发电路板包括例如 Arduino 接头，板载 Intel FPGA Download Cable 电路，音频和视频性能以及具有高速收发器的板上 HSMC 连接器的硬件，从而实现硬件设置的更好阵列。
DE0-Nano-SoC Kit Terasic Technologies	DE0-Nano-SoC Kit 将一个功能强大并基于 Cyclone V SoC 的开发板和迭代参考设计组合成一个强大的开发平台。这款低成本的套件具有很强的互动性，配备网页向导，使您快速学习并掌握 SoC 开发的基本知识，同时为您的自主开发设计提供了杰出的平台。电路板包括一个 Gigabit Ethernet 端口，USB 2.0 OTG 端口，SD 卡闪存，1 GB DDR3 SDRAM，一个 Arduino 头，两个 40-pin 扩展头，板载 Intel FPGA Download Cable 电路，8-channel A/D 转换器，加速度计，等等。
MAX V CPLD 套件	
MAX V CPLD Development Kit Intel	这一低成本的平台将帮助您迅速开始低成本、低功耗的 CPLD 设计的开发。此套件可以作为单独的电路板使用，也可以结合第三方的多种子卡来使用。通过此平台，您可以进行 5M570Z CPLD 的设计开发，并根据提供的实例设计进行构建。
Stratix IV FPGA 套件	
100G Development Kit, Stratix IV GT Edition Intel	此套件可对 100G 设计进行全面的评估。它通过光模块支持 10G/40G 线路接口，通过四个 x18 QDR II 和四个 x32 DDR3 存储器块支持需要外部存储器接口的应用。通过此套件，您可以评估速率高达 11.3 Gbps 的收发器性能，验证 PMA 与 10G/40G/100G Ethernet、Interlaken、CEI-6G/11G、Serial RapidIO、PCI Express (1.0、2.0 和 3.0) 和其他主要标准的兼容性，验证 SFP、SFP+、QSFP 和 CFP 等光模块之间的互操作性。

产品和供应商	描述
Cyclone IV FPGA 套件	
Cyclone IV GX FPGA Development Kit Intel	该套件提供全面的设计环境，支持您迅速开发低成本和低功耗 FPGA 系统级设计。此套件包括 PCIe 短卡接口、两个 HSMC 连接器以及一个 10/100/1000 Mbps Ethernet 接口。板载存储器包括 128 MB DDR2 SDRAM、64 MB 闪存和 4 MB SSRAM。此套件还包括 SMA 连接器，50 MHz、100 MHz 和 125 MHz 时钟振荡器，以及含有按键、LED 和 7 段 LCD 显示屏的用户接口。
DE0-Nano Development Board Terasic Technologies	DE0-Nano Development Board 是一种紧凑型 FPGA 开发平台，适用于诸如机器人和“便携式”工程的原型电路设计。此电路板旨在用于具有高达 22,320 LE 的 Cyclone IV 目标器件的最简单实现中。此套件通过两个外部通用 I/O (GPIO) 头使您能够实现超越 DE0-Nano 电路板的设计，并通过板上存储器件 (包括 SDRAM 和 EEPROM) 使您能够处理更大的数据存储以及帧缓存。此套件具备轻量化和可重配置特性，适用于无需大量硬件的移动设计。此套件提供带有 LED 和按钮的增强型用户外设，以及三种电源方案，包括一个 USB Mini-AB 端口，2 管脚外部电源头和两个 DC 5-V 管脚。
Industrial Networking Kit Terasic Technologies	Industrial Networking Kit (INK) 为工业自动化和应用提供一个全面的开发平台。此套件的 DE2-115 电路板含有 Cyclone IV 器件，具有两路 10/100/1000-Mbps Ethernet、128 MB SDRAM、8 MB 闪存、2 MB SRAM、HSMC 和 GPIO 连接器、USB 2.0、SD 卡插槽、开关和按钮、LED、16x2 显示、并具备音频、视频和 VGA 输出。此套件还包括一个工业通信电路板 (ICB-HSMC)，支持 RS-485、RS-232、CAN 和其他 I/O 等扩展功能。
DE2-115 Development and Education Board Terasic Technologies	此电路板是 DE2 教学开发电路板系列的一部分，采用了 Cyclone IV E EP4CE115 FPGA。DE2-115 在低成本和低功耗上实现了最佳平衡，提供丰富的逻辑、存储器和 DSP，还支持 GbE 等主流协议接口。提供 HSMC 连接器来支持其他功能，通过 HSMC 子卡和电缆进行连接。
MAX II CPLD 套件	
MAX II/MAX IIZ Development Kit System Level Solutions	此电路板为设计和开发基于 MAX II 或 MAX IIZ 器件的简单低端系统提供了一个硬件平台。此电路板采用了一个 MAX II 或 MAX IIZ EPM240T100Cx 或 EPM240ZM100Cx 器件，具有 240 个 LE 和 8,192 比特的用户闪存 (UFM)。此电路板还支持纵向移植到 EPM570T100Cx 器件，它具有 570 个 LE 和 8,192 比特 UFM。

基于英特尔 FPGA 的 SoM 合作伙伴生态系统

intel.cn/fpgasoms

模块化系统 (SoM) 提供一个紧凑, 预配置的 FPGA、存储器和软件解决方案, 用于实现原型设计, 概念验证和初始系统开发和生产。SoM 使您能够集中在 IP、算法和人机界面, 而不是集中在 SoC 和电气系统以及软件启动的基本原理。在很多情况下, SoM 也可应用于完整的系统产品。



客户获得的好处

- 通过去除复杂的电路板设计快速面市
- 实现立即部署的产品级硬件
- 不同合作伙伴提供的通用产品设计和应用
- 最小化组件供应商管理

目标应用

- 通用嵌入式应用
- 工业 PC、工厂自动化和控制应用
- 机器视觉、监控摄像头和零售应用
- 网络和安全应用
- 测试和测量设备

合作伙伴	合作伙伴层级	SoM 产品名称	英特尔器件	处理器	FPGA 逻辑单元	目标应用	尺寸 (mm)
Exor International	Titanium	microSOM us02	Cyclone® V SoC (SE)	Dual-core Arm Cortex-A9 MPCore processor	25K/110K LEs	Industrial, 5G, AI	48x35
		GigaSOM gS01	Intel® Cyclone® 10 GX + Intel Atom® E39xx	Intel Atom x5-E3930 / x5-E3940 / x7-E3950	220K LEs		
Mantaro / HITEK systems	Titanium	Agilex HPC SOM	Intel® Agilex™	Quad-core 64-bit Arm Cortex-A53	1,437K LEs	HPC	174x138
		Agilex eSOM	Intel Agilex	Quad-core 64-bit Arm Cortex-A53	1,437K LE	Embedded Designs, Edge Appliances	120 x 120
Reflex CES	Titanium	COMXpress Stratix® 10 SoC	Intel® Stratix® 10 SX	Quad-core 64-bit Arm Cortex-A53	2,753K LEs	HPC, Video & Vision	125x95
		Achilles Arria® 10 SoM	Intel® Arria® 10 SoC	Dual-core Arm Cortex-A9 MPCore processor	270K/660K LEs	Industrial, Video & Vision, Radar Systems	85x95
Terasic	Titanium	Apollo Agilex SoM	Intel Agilex	Quad-core 64-bit Arm Cortex-A53	1,437K LEs	AI Edge, HPC	145x133
		Apollo S10 SoM	Intel Stratix 10 SX	Quad-core 64-bit Arm Cortex-A53	2,753K LEs	General purpose	151x185
		TSoM	Cyclone VSoC (SE)	Dual-core Arm Cortex-A9 MPCore processor	110K LE	General purpose	50 x 70

合作伙伴	合作伙伴层级	SoM 产品名称	英特尔器件	处理器	FPGA 逻辑单元	目标应用	尺寸 (mm)
Alorium Technology	Gold	Sno	Intel® MAX® 10		16K LEs	MCU replace	18x43
		Evo M51	Intel MAX 10	Atmel SAMD51 32-bit Arm Cortex-M4 processor	25K LEs	Motor Control	23x56
Critical Link	Gold	MitySOM-A10S	Intel Arria 10 SoC	Dual-core Arm Cortex-A9 MPCore processor	270K LEs	General purpose	82x39
		MitySOM-5CSX	Cyclone V SoC (SX)		Up to 110K LEs		
Enclustra	Gold	Mercury+ AA1	Intel Arria 10 SoC	Dual-core Arm Cortex-A9 MPCore processor	270K/480K LEs	Industrial	TBD
		Mercury SA1	Cyclone V SoC (SX)		110K LEs		56x54
		Mercury+ SA2	Cyclone V SoC (ST)		110K LEs		74x54
		Mars MA3	Cyclone V SoC (SX)		110K LE		68x30
		Mercury CA1	Cyclone® IV		75K/115K LEs		General purpose
GEB Enterprise	Gold	PICO SOM CARD MAX10	Intel MAX 10		Up to 50K LEs	Industrial	TBD
iWave System Technologies	Gold	iW-Rainbow- G24M	Intel Arria 10 SoC / GX	Dual-core Arm Cortex-A9 MPCore processor	660K LEs / 1150K LEs	ASIC prototyping, General Purpose	95x75
		iW-RainboW- G17M	Cyclone V SoC (SX)		Up to 110K LEs		70x70
Kondo Electronics	Gold	KEIm-08	Intel MAX 10		8K LEs	MCU replacement	70x35
		KEIm-25	Intel MAX 10		25K LEs	General purpose	
		KEIm-CVSoC	Cyclone V SoC (SX)	Dual-core Arm Cortex-A9 MPCore processor	85K LEs	Video & Vision, AI, Industrial	
MRA Digital	Gold	C5SOC-SOM- PROCESSOR	Cyclone V SoC (SX)	Dual-core Arm Cortex-A9 MPCore processor	110K LEs	Video & Vision, Industrial	66x56
		MAX 10-SOM- 50	Intel MAX 10		50K LE	General purpose	64x66
NDR	Gold	N-EMB-100/110	Cyclone V SoC (SX)	Dual-core Arm Cortex-A9 MPCore processor	110K LEs	Industrial networking	TBD
		N-EMB-120	Intel MAX 10		50K LEs	Industrial networking	TBD
Novtech	Gold	NOVSOM CVL	Cyclone V SoC (SE)	Dual-core Arm Cortex-A9 MPCore processor	Up to 110K LEs	General purpose	68x35
		NOVSOM CV	Cyclone V SoC (SE, SX, ST)		Up to 110K LEs		73x64
Falcon Nano	Gold	MAX 10-System on Module 256 pin	Intel MAX 10		8K LE	Industrial IoT	81x81
Aries	Member	MAX	Intel Arria 10 SoC	Dual-core Arm Cortex-A9 MPCore processor	480K/660K LEs	General purpose	60x110
		MCXL	Intel Cyclone 10 LP		16K/40K/ 55K LEs		37x90
		MCV	Cyclone V SoC (SE, SX)	Dual-core Arm Cortex-A9 MPCore processor	25K/40K/85K/ 110K LEs		74x42
		MCVS (SMARC2.0)	Cyclone V SoC (SE, SX)	Dual-core Arm Cortex-A9 MPCore processor	25K/40K/85K/ 110K LE		82x50
		MX10	Intel MAX 10		4K/8K/16K/ 50KLE		70x35
		SpiderSOM	Intel MAX 10		2K/8K LEs		70x35
Macnica	Distributor	Borax SOM	Cyclone V SoC (SE)	Dual-core Arm Cortex-A9 MPCore processor	Up to 110K LEs	General purpose	95x55

英特尔合作伙伴联盟计划



intel.cn/partneralliance

英特尔®合作伙伴联盟 (Intel® Partner Alliance) 是一项计划,旨在增强我们向合作伙伴提供的价值,相关性和体验。之前英特尔合作伙伴计划 (例如: Design Solutions Network 和 FPGA Partner Program) 的统一将使英特尔及其合作伙伴能够继续推动行业,通过强大的技术对解决方案进行创新。这些投资将有助于在一个以数据为中心的世界中实现颠覆并加速新的市场机会。从领先的技术到复杂的销售支持和强大的合作伙伴网络, Intel Partner Alliance 将把合作伙伴连接到一个创新的世界。

[加入 Intel Partner Alliance](#)

请访问 Intel® Solutions Marketplace, 与数以千计的合作伙伴建立联系, 打开匹配机会的大门来发展业务及创新。请访问 Intel Solutions Marketplace 产品目录和合作伙伴目录 (Partner Directory), 这是找到满足您业务需求的产品、解决方案和 Intel Partner Alliance 合作伙伴的最快方式。

[访问 Intel® Solutions Marketplace](#)

The screenshot shows the Intel Solutions Marketplace homepage. At the top, it says "Intel® Solutions Marketplace" and "Connect with Intel® partners and discover products and solutions to solve your business needs." Below this is a search bar. The main section is titled "Featured Offerings" and has three tabs: "Intel® IoT Market Ready Solutions", "Intel® IoT RFP Ready Kits", and "Intel® Select Solutions". The "Intel® IoT Market Ready Solutions" tab is active. It displays four featured offerings in a grid:

- Indra Active Grid Management (AGM) Suite**: Industrial IoT based real time monitoring & control infrastructure. The distribution of electricity is undergoing a fundamental... by INDRA SISTEMAS, S.A. Solution. Intel® IoT Market Ready Solutions. Add To Compare. QUICK VIEW
- Qualitas EagleEye® Platform**: Qualitas EagleEye® Platform (QEP) is a complete solution for developing highly accurate machine vision solutions with minimal integration effort... by Qualitas Technologies Pvt Ltd Solution. Intel® IoT Market Ready Solutions. Add To Compare. QUICK VIEW
- Cisco Digital Utilities (Distribution Automation) - Smart Grid and Network Solutions Enable Security**: Cisco's Distribution Automation solutions integrate distribution grid control and protection solutions (devices and head-end... by CISCO SYSTEMS Solution. Intel® IoT Market Ready Solutions. Add To Compare. QUICK VIEW
- V-Series VigitSIGN**: Cloud Digital Signage Solutions It's specialized form of silver casting in which video or multimedia content is displayed in public place... by V-series International Sdn Bhd. Solution. Intel® IoT Market Ready Solutions. Add To Compare. QUICK VIEW

At the bottom of the grid, there are navigation icons and a link: "View all Intel® IoT Market Ready Solutions →".



Intel® Network Builders

Deliver New 5G Core, vRAN, Edge Networking Solutions with Intel® Partners

Intel's partners who are recognized to be leaders in delivering end to end networking solutions, systems and services with customer and with partners are called Network Specialty partners.

Check here the list of commercially available, ready to deploy solutions that are networking solutions from network builders.

[Explore →](#)

培训简介

intel.cn/fpgatraining

英特尔 FPGA 技术培训提供多种学习途径。今天就开始磨练您的 FPGA 设计技能吧! 所有的公开培训都是免费参加的。

按需在线培训	跟着专家讲师学习 FPGA 设计主题，全部免费!	短视频
<p>预先录制的演讲和演示，通常为 30 分钟。在线课程是免费的，您可以随时从一台联网的并装有非限制性防火墙上参加。您可以在 Intel FPGA Technical Training YouTube Channel 上找到其中的一些在线培训课程。</p>	<p>大多数课程都是两节半天的课程。您在工作中或在家里都可参加线上课程。上课期间可以访问远程实验室环境，无需设置即可参加。</p>	<p>这些简短的 how-to YouTube 视频对一些特定技能进行了讲解以帮助您解决问题。请参考 Intel FPGA Quick Videos page 或者 Engineer to Engineer: How-To YouTube Channel。</p>

培训

教师指导和虚拟教室课程

课程分类	概述
高级设计 (High-Level Design)	使用高级设计工具 (如 High-Level Synthesis Compiler 和 Intel® FPGA Add-On for oneAPI Base Toolkit)，通过 C 和 C++ 进行快速设计，从而提高工作效率。
设计语言 (Design Languages)	掌握可编程逻辑 Verilog HDL 和 VHDL 设计方法。
英特尔 Quartus Prime 软件	通过学习如何使用英特尔 Quartus Prime 软件的基本及高级功能，掌握设计输入、编译、编程、验证和优化方法。
设计优化技术 (Design Optimization Techniques)	通过学习设计方法和英特尔 Quartus Prime 软件特性来提高设计性能。 请注意：虽然此课程的重点放在英特尔 Stratix 10 器件系列，您将学到的很多方法同样可以用于提高其他器件体系结构中的性能。
系统集成 (System Integration)	通过集成 IP 和定制逻辑构建层次化系统。
嵌入式系统设计 (Embedded System Design)	学习在英特尔 FPGA 中设计基于 Arm 处理器系统。
系统设计 (System Design)	利用英特尔技术来解决 DSP 和视频系统设计难题。
连接性设计 (Connectivity Design)	使用高端 FPGA 系列中的嵌入式收发器构建高速、千兆比特接口。

† 测试在特定系统中对特定测试中的组件性能进行测量。硬件、软件或者配置上的不同都将影响实际性能。当您考虑购买时，请进行多方咨询以评估性能。关于性能和基准结果的更多信息，请访问 www.intel.com/benchmarks。

© Intel Corporation. Intel、Intel 徽标、Intel Inside 标志和徽标、Intel Experience What's Inside 标志和徽标、Altera、Arria、Cyclone、Enpirion、Intel Atom、Intel Core、Intel Xeon、MAX、Nios、Quartus、Stratix 和 Agilex 均为 Intel 公司或其子公司在美国和/或其他国家的商标。请参见 intel.com 上的 Trademarks 来获得 Intel 商标的完整列表。其他徽标和品牌属于各自所有者资产。